

**PERANCANGAN DAN IMPLEMENTASI
SISTEM INFORMASI AKADEMIK SEKOLAH
DENGAN METODE *STRUCTURED ANALYSIS AND DESIGN
TECHNIQUE* (SADT)**

**DARMA FAUZI
10353023027**

Tanggal Sidang : 02 Februari 2010
Tanggal Wisuda : 25 Februari 2010

Jurusan Sistem Informasi
Fakultas Sains dan Teknologi
Universitas Islam Negeri Sultan Syarif Kasim Riau
Jl. Soebrantas No. 155 Pekanbaru

ABSTRAK

Sistem informasi akademik yang sedang berjalan pada SMP N 32 Pekanbaru adalah sebuah aplikasi *microsoft excel*, yang mana dalam proses pengolahan dan pencarian data kurang *efektif* karena membutuhkan waktu lama untuk proses pencarian data akademik seperti pencarian data siswa, data guru, data pelajaran, data wali kelas dan data rekap nilai siswa.

Sistem informasi akademik sekolah (SIAS) yang dibangun merupakan sistem informasi untuk menangani pengolahan dan penyajian data-data akademik yang dibutuhkan oleh kepala sekolah, siswa dan guru yang membutuhkan data dan informasi yang disediakan oleh sistem.

Sistem informasi akademik sekolah ini dibangun untuk mengelola dan menyajikan data-data akademik dengan mudah, adapun data akademik yang diolah meliputi data siswa, data guru, data pelajaran, data kelas, data wali kelas dan data nilai siswa. Untuk mendukung hal ini maka digunakan teknologi pemrograman dan *database* sebagai media penyimpanan yang diyakini hingga kini masih sangat berguna dan membantu mengklasifikasikan data dan informasi. Bahasa pemrograman *Visual basic 6.0* sebagai bahasa pemrograman yang menawarkan kemudahan akses bagi pemakainya yang berbasis *desktop*.

Metode yang digunakan untuk analisis dan perancangan sistem adalah *Structure Analysis And Design Technique* (SADT). Perancangan basis data menggunakan relasi dengan memanfaatkan *tool Entity Relationship Diagram* (ER-Diagram) dan sistem diimplementasikan dengan menggunakan metode Pembangunan *Sistem Development Life Cycle* (SDLC).

Kata kunci : SADT, Sistem Informasi Akademik Sekolah (SIAS)

**DESIGN AND IMPLEMENTATION
INFORMATION SYSTEM OF ACADEMIC SCHOOL WHICH
METHOD STRUCTURED ANALYSIS AND DESIGN
TECHNIQUE (SADT)**

**DARMA FAUZI
10353023027**

*Date of final exam : February 02th 2010
Date of graduation ceremony : February 25th 2010*

*Information System Engineering Departement
Faculty of Sciences and Technology
State Islamic University of Sultan Syarif Kasim Riau
Soebrantas Street No. 155 Pekanbaru*

Abstract

Information system of Academic which is walk at SMP N 32 Pekanbaru is a application of microsof excel, which in course of processing and seeking of data less be effective because requiring old time to process seeking of data academic of like seeking of student data, teacher data, Iesson data, data of sponsor of class and data summarize student value.

Information system of Academic school develop represent information system to handle data Academic presentation and processing required by headmaster, teacher and student requiring information and data provided by system.

This Information system of Academic school is develop to manage and present data of Academic easily. as for data Academic processed cover student data, teacher data, Iesson data, class data, data and class sponsor data assess student . To support this matter is hence used by technology of pemograman and database as storage media believed up to now still very good for and assist clasification of data and information. language Pemograman of visual basic 6.0 as language pemograman offering amenity access for user being based on desktop.

Method used to analyse and scheme of system is Structured Analysis And Design Technique (SADT). scheme of Bases data use relationship exploitedly is tool Entity Relationship Diagram (ER-DIAGRAM) And implementation system by using method of System Development Life Cycle (SDLC).

Keyword : SADT, Information System of Academic School (SIAS)

DAFTAR ISI

	Halaman
LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN	iii
LEMBAR HAK ATAS KEKAYAAN INTELEKTUAL	iv
LEMBAR PERNYATAAN	v
LEMBAR PERSEMBAHAN	vi
ABSTRAK	vii
ABSTRACT	viii
KATA PENGANTAR	ix
DAFTAR ISI	xi
DAFTAR GAMBAR	xvi
DAFTAR TABEL	xviii
DAFTAR RUMUS	xix
DAFTAR SINGKATAN	xx
DAFTAR LAMPIRAN	xxi

BAB I PENDAHULUAN

1.1 Latar Belakang	I-1
1.2 Rumusan Masalah	I-1
1.3 Batasan Masalah	I-3
1.4 Tujuan Penelitian	I-3
1.4.1 Tujuan Umum	I-3
1.4.2 Tujuan Khusus	I-3
1.5 Sistematika Penulisan	I-4

BAB II TINJAUAN PUSTAKA

2.1 Konsep Dasar Sistem Informasi	II-1
2.1.1 Pengertian Sistem	II-1
2.1.2 Pengertian Informasi	II-2
2.1.3 Pengertian Sistem Informasi	II-3

2.1.4	Analisa Sistem	II-4
2.2	Pengertian Akademik Sekolah	II-12
2.2.1	Kerangka Dasar Kurikulum	II-13
2.2.2	Struktur Kurikulum SMP/MTs	II-14
2.3	<i>System Development Life Cycle</i> (SDLC)	II-15
2.3.1	Identifikasi dan Seleksi Proyek	II-15
2.3.2	Inisiasi dan Perencanaan Proyek	II-16
2.3.3	Tahapan Analisa	II-16
2.3.4	Tahapan Desain	II-16
2.3.5	Implementasi	II-17
2.3.6	<i>Maintances</i>	II-18
2.4	Pendekatan Pengembangan Sistem	II-18
2.4.1	<i>Data-flow oriented methodologies</i>	II-18
2.5	<i>Structured Analysis and Design Technique</i> (SADT)	II-20
2.5.1	Pengertian SADT	II-20
2.5.2	Diagram SADT	II-20
2.6	Software yang digunakan	II-22
2.6.1	<i>Visual Basic 6.0</i>	II-22
2.6.2	<i>Microsoft Access</i>	II-27
2.6.3	<i>Crystal Report</i>	II-31

BAB III METODOLOGI PENELITIAN

3.1	Jenis Data Penelitian	III-1
3.1.1	Data Primer	III-1
3.1.2	Data Sekunder	III-1
3.2	Alat Penelitian	III-1
3.2.1	Perangka Lunak (<i>Software</i>)	III-2
3.2.2	Perangkat Keras (<i>Hardware</i>)	III-2
3.3	Diagram Alur Data Penelitian	III-3
3.3.1	Tahap Pendahuluan	III-5
3.3.2	Tahap Pengumpulan Data	III-5
3.3.3	Tahap Analisa	III-6

3.3.4 Tahap Perancangan	III-6
3.3.5 Tahap Pengcodingan	III-7
3.3.6 Tahap Implementasi dan Pengujian	III-8
3.3.7 Tahap Pembuatan Laporan	III-8

BAB IV ANALISA

4.1 Gambaran Umum	IV-1
4.2 Profil Sekolah	IV-1
4.3 Visi dan Misi SMP N 32 Pekanbaru	IV-2
4.3.1 Indikator Visi	IV-2
4.3.2 Indikator Misi	IV-2
4.4 Struktur Organisasi	IV-3
4.5 Analisa Sistem Berjalan	IV-4
4.5.1 Identifikasi Masalah	IV-6
4.5.2 Identifikasi Personil Kunci	IV-7
4.5.3 Identifikasi Waktu Pekerjaan	IV-7
4.5.4 Identifikasi Keandalan	IV-7
4.5.5 Observasi Keandalan	IV-7
4.5.6 Analisis Teknologi	IV-7
4.5.7 Analisis Kebutuhan informasi	IV-7
4.5.8 Analisis Distribusi Pekerjaan	IV-8
4.5.9 Analisis Pengukuran Pekerjaan	IV-8
4.5.10 Analisis Keandalan	IV-8
4.6 Analisa PIECES	IV-8
4.7 Study Kelayakan Sistem	IV-9
4.7.1 Kelayakan Teknik	IV-10
4.7.2 Kelayakan Operasional	IV-10
4.7.3 Kelayakan Hukum	IV-10
4.7.4 Kelayakan Biaya dan Manfaat	IV-11
4.7.5 Flowchart sistem baru	IV-18

BAB V PERANCANGAN

5.1 Perancangan Sistem Informasi Global	V-1
5.1.1 Model Sistem	V-1
5.1.2 Arsitektur Model Sistem	V-1
5.1.3 Diagram Data SADT	V-4
5.1.4 Diagram Kegiatan SADT	V-5
5.1.5 Diagram Kegiatan SADT Level 1 proses 1	V-6
5.1.6 Diagram Kegiatan SADT Level 1 proses 2	V-7
5.1.7 Diagram Kegiatan SADT Level 1 proses 3	V-8
5.1.8 Diagram Kegiatan SADT Level 1 proses 4	V-9
5.2 ER-Diagram	V-10
5.3 Analisa Kebutuhan Data	V-11
5.4 Kamus Data	V-11
5.5 Perancangan Tabel	V-13
5.6 Perancangan Program Sistem	V-17
5.6.1 Perancangan Struktur Menu Program	V-18
5.6.2 Struktur Menu	V-20
5.6.3 Perancangan Antarmuka Program	V-21

BAB VI IMPLEMENTASI DAN PENGUJIAN

6.1 Implementasi Sistem	VI-1
6.1.1 Lingkungan Implementasi	VI-1
6.2 Hasil Implementasi	VI-2
6.2.1 Implementasi Sistem Informasi Akademik Sekolah (SIAS)	VI-2
6.2.2 Hasil Implementasi Modul	VI-3
6.3 Pengujian Sistem	VI-16
6.3.1 Lingkungan Pengujian	VI-17
6.3.2 Identifikasi Pengujian	VI-17
6.3.3 Kesimpulan Pengujian	VI-17

BAB VII KESIMPULAN DAN SARAN

7.1 Kesimpulan VII-1

7.2 Saran VII-1

DAFTAR PUSTAKA

LAMPIRAN

DAFTAR RIWAYAT HIDUP

BAB I

PENDAHULUAN

1.1 Latar Belakang

Salah satu tujuan Pendidikan Nasional adalah meningkatkan kualitas manusia Indonesia, yaitu manusia yang beriman dan bertaqwa terhadap Tuhan Yang Maha Esa, berbudi pekerti luhur, berkepribadian, berdisiplin, bekerja keras, tangguh, bertanggung jawab, mandiri, cerdas dan terampil serta sehat jasmani dan rohani (*Sumber : Peraturan Menteri Pendidikan Nasional Republik Indonesia Nomor 22 tahun 2006*). Berbagai kegiatan telah dilakukan diantaranya dalam pengelolaan administrasi sekolah yang mencakup diantaranya dalam peningkatan jenis mutu prasarana dan sarana pendidikan.

Dalam rangka mewujudkan pencapaian tujuan Pendidikan Nasional dimaksud, maka kegiatan-kegiatan tersebut di atas harus ditunjang oleh pelayanan administrasi sekolah yang teratur, terarah, dan terencana. Pelayanan administrasi sekolah yang baik akan menunjang penyelenggaraan proses belajar dan mengajar yang baik pula. Penyelenggaraan proses belajar yang baik akan dapat meningkatkan hasil belajar siswa seperti yang diharapkan oleh tujuan Pendidikan Nasional yang hendak dicapai.

Pada umumnya sekolah saat ini dalam kegiatan operasionalnya masih menggunakan sistem atau cara yang bersifat manual, yang mana kegiatan operasionalnya dilakukan dengan cara manual. Adapun kekurangan dari penggunaan sistem manual adalah dengan menggunakan sistem manual maka kegiatan operasional akan sering terhambat atau terkendala dengan waktu dan kesalahan teknik baik penulisan maupun penyajian informasi yang diinginkan.

Oleh karena itu, perlu dilakukan perubahan dalam melaksanakan kegiatan operasional sekolah. Perubahan tersebut dapat berupa perubahan suatu sistem yang dapat mempermudah dan mempersingkat kegiatan dalam pelaksanaan ataupun penyajian sistem informasi akademis pada sekolah-sekolah, dan mampu memberikan segala sesuatu yang dibutuhkan dengan hasil yang maksimal dalam waktu yang singkat tanpa adanya rasa ragu akan kesalahan informasi yang akan diberikan.

Sistem akademik yang sudah berjalan pada Sekolah Menengah Pertama Negeri 32 Pekanbaru (SMP N 32 Pekanbaru) adalah sebuah aplikasi dari *microsoft excell* yang terdiri dari beberapa lembar (*sheet*), kelemahan dari sistem yang ada adalah kesulitan pencarian data berupa pencarian data siswa, data guru, data siswa per kelas dan data nilai siswa serta penjadwalan mata pelajaran, kerumitan pengoperasian dan tingginya tingkat kesalahan baik berupa *duplikasi* atau perubahan data, sehingga dirasakan kurang efektif untuk digunakan.

Untuk mengatasi berbagai kendala dan kesulitan diatas, maka dibutuhkan suatu sistem informasi akademik baru yang memudahkan dalam pengolahan dan pengaksesan data, kemudahan menjalankan program (*user friendly*), serta yang paling penting adalah mengurangi tingkat kesalahan yang diakibatkan *duplikasi* dan perubahan data. Sistem informasi yang akan dikembangkan adalah sistem informasi berbasis *windows*, sehingga bisa di kembangkan lebih lanjut demi kemajuan dan kepentingan sekolah seiring dengan perkembangan teknologi informasi yang ada. *Strucuter analysis and design technique* (SADT) merupakan alat yang digunakan dalam pengembangan sistem karena berfungsi sebagai alat komunikasi antara analisis sistem dengan pemakai sistem selama proses pengembangan sistem.

Adapun tugas akhir yang diangkat adalah dengan judul : “ **Perancangan dan Implementasi Sistem Informasi Akademik Sekolah dengan Metode *Structured Analysis and Design Technique* (SADT)**”.

1.2 Rumusan Masalah

Berdasarkan dengan latar belakang permasalahan yang telah diuraikan diatas maka penulis merumuskan masalah sebagai berikut:

Bagaimana merancang dan mengimplementasikan Sistem Informasi Akademik Sekolah dengan Metode *Structure Analysis and Design Technique* (SADT).

1.3 Batasan Masalah

Supaya tetap dapat fokus terhadap permasalahan dan tujuan penelitian, maka perlu dilakukan pembatasan terhadap masalah yang diteliti, antara lain:

- a. Sistem yang akan dibuat merupakan sistem akademik yang meliputi pengolahan data siswa, data guru, data pelajaran, data jadwal pelajaran, data kelas dan data nilai siswa.
- b. Tidak membahas seleksi siswa baru
- c. Dalam pembuatan sistem menggunakan Aplikasi *Microsoft Visual Basic 6.0*.
- d. Teknik analisa yang digunakan adalah teknik analisa PIECES (*Performance, Information, Efficiency, Control, Economic, Service*).
- e. Teknik analisa studi kelayakan juga digunakan dalam pembuatan sistem informasi akademik sekolah.

1.4 Tujuan Penelitian

Dalam tujuan penelitian penulis membagi menjadi dua tujuan yaitu tujuan umum dan tujuan khusus, uraian dan penjelasan secara singkat adalah sebagai berikut:

1.4.1 Tujuan Umum

- a. Untuk mengetahui dan mengembangkan ilmu yang selama ini didapat dibangku perkuliahan yang berhubungan dengan tujuan khusus yaitu pemahaman terhadap studi literatur yang ada pada Bab Tinjauan Pustaka.

- b. Mengetahui dan mempelajari perkembangan sistem informasi akademik yang ada di SMP N 32 Pekanbaru.

1.4.2 Tujuan Khusus

- a. Merancang dan membuat sistem informasi akademik yang memudahkan dalam mengolah data dan pembuatan laporan-laporan untuk memenuhi kebutuhan akan informasi pada Sekolah Menengah Pertama Negeri 32 Pekanbaru (SMP N 32 Pekanbaru).
- b. Mengimplementasikan sistem informasi akademik pada SMP N 32 Pekanbaru
- c. Menganalisa sistem menggunakan teknik analisa PIECES (*Performance, Information, Efficiency, Control, Economic, Service*).
- d. Teknik analisa studi kelayakan juga digunakan dalam pembuatan sistem informasi akademik sekolah.

1.5 Sistematika Penulisan

Penyusunan laporan ini dibagi dalam tujuh bab, uraian dan penjelasan secara singkat adalah Sebagai berikut :

BAB I Pendahuluan

- 1.1 Latar Belakang
- 1.2 Rumusan Masalah
- 1.3 Tujuan Penelitian
- 1.4 Pembatasan Masalah
- 1.5 Sistematika Penulisan

BAB II Tinjauan Pustaka

Berisikan tentang teori-teori yang berhubungan dengan penelitian serta teori pendukung dalam penelitian

BAB III Metodologi Penelitian

Berisikan penjelasan secara skematis langkah-langkah pembahasan yang digunakan dalam proses penelitian, sesuai dengan metodologi penelian yang sedang dibuat

BAB IV Analisis Sistem

Melakukan pengumpulan data dan menganalisa sistem informasi akademik sekolah pada Sekolah Menengah Pertama Negeri 32 Pekanbaru (SMP N 32 Pekanbaru), kemudian menganalisa kebutuhan sistem informasi akademik untuk selanjutnya di desain sistem informasi baru berdasarkan kebutuhan tersebut.

BAB V Perancangan Sistem

Merancang sistem informasi Akademik sekolah pada Sekolah Menengah Pertama Negeri 32 Pekanbaru (SMP N 32 Pekanbaru) berdasarkan hasil analisis sistem yang dibutuhkan.

BAB VI Implementasi dan Pengujian

Pada bab ini akan dibahas mengenai implementasi sistem, lingkungan implementasi, pengujian sistem baru yang dirancang, hasil pengujian dan kesimpulan pengujian.

BAB VII Kesimpulan dan Saran

Berisikan kesimpulan penelitian dan saran kepada pihak sekolah.

BAB II

TINJAUAN PUSTAKA

2.1 Konsep Dasar Sistem Informasi

Sistem informasi dapat didefinisikan sebagai suatu sistem di dalam suatu organisasi yang merupakan kombinasi dari orang-orang, fasilitas, teknologi, media, prosedur-prosedure dan pengendalian yang ditujukan untuk mendapatkan jalur komunikasi penting, memproses tipe transaksi rutin tertentu, memberi sinyal kepada manajemen dan lainnya terhadap kejadian-kejadian internal dan eksternal yang penting dan menyediakan suatu dasar informasi untuk pengambilan keputusan yang cerdas (Jogiyanto, 2005)

2.1.1 Pengertian Sistem

Setiap organisasi dalam melakukan suatu kegiatan yang bersifat rutin, memerlukan suatu sistem yang jelas dan mudah dimengerti. Sistem biasanya telah diterapkan oleh pihak manajemen dengan maksud untuk memperlancar arus pekerjaan sehingga akan mempermudah proses pencapaian tujuan organisasi. Ada beberapa definisi dari sistem, salah satunya adalah :

Sistem merupakan sekelompok elemen-elemen yang terintegrasi dengan maksud yang sama untuk mencapai suatu tujuan (Raymond Mc Leod, 1998).

Menurut Scott (1996) sistem terdiri dari unsur-unsur seperti masukan (*input*), pengolahan (*processing*), serta keluaran (*output*). Ciri pokok sistem menurut Gapsert ada empat, yaitu sistem ini beroperasi dalam suatu lingkungan, terdiri atas unsur-unsur, ditandai dengan saling berhubungan dan mempunyai satu fungsi atas tujuan utama.

1. Klasifikasi Sistem

Sistem dapat diklasifikasikan dari beberapa sudut pandang, diantaranya adalah sebagai berikut :

- a. Sistem diklasifikasikan sebagai sistem abstrak (*abstract system*) dan sistem fisik (*physical system*).
- b. Sistem diklasifikasikan sebagai sistem alamiah (*natural system*) dan sistem buatan manusia (*human made system*).
- c. Sistem diklasifikasikan sebagai sistem tertentu (*determinate system*) dan sistem tak tentu (*probabilistic system*).
- d. Sistem diklasifikasikan sebagai sistem tertutup (*closed system*) dan sistem terbuka (*open system*). (Jogiyanto, 2005)

2. Karakteristik Sistem

Untuk mengetahui atau mengembangkan suatu sistem, maka perlu membedakan unsur-unsur dari sistem yang membentuknya. Berikut ini adalah karakteristik sistem yang dapat membedakan suatu sistem dengan sistem lainnya :

Batasan (*boundary*), Lingkungan (*environment*), Masukan (*input*). Keluaran (*output*), Komponen (*component*), Peghubung (*interface*), Penyimpanan (*storage*). (Hanif Al Fatta, 2007)

2.1.2 Pengertian informasi

Informasi diperoleh dari data, tetapi tidak semua data merupakan informasi, ada kantor-kantor yang menyimpan data-data atau catatan-catatan yang sebenarnya tidak diperlukan. Oleh karena itu, data harus dibedakan dengan informasi. Data adalah kenyataan yang menggambarkan suatu kejadian-kejadian dan kesatuan nyata. Kejadian-kejadian adalah sesuatu yang terjadi pada saat yang tertentu. Definisi data dan informasi adalah sebagai berikut : (Raymaond McLeod, 1995)

- a. Data terdiri dari fakta-fakta dan angka-angka yang secara relatif tidak berarti bagi pemakai.
- b. Informasi adalah data yang telah diolah kedalam bentuk yang berarti bagi pemakai, mempunyai nilai guna atau manfaat dalam proses pengambilan keputusan.

1. Kualitas Informasi

Kualitas dari suatu informasi tergantung dari tiga hal, yaitu (Jogiyanto, 2005):

- a. Akurat, berarti informasi harus bebas dari kesalahan-kesalahan dan tidak menyesatkan.
- b. Tepat pada waktunya, berarti informasi yang datang pada penerimanya tidak boleh terlambat. Informasi yang sudah usang tidak akan mempunyai nilai lagi.
- c. Relevan, berarti informasi tersebut mempunyai manfaat untuk pemakainya.

2.1.3 Pengertian Sistem informasi

Untuk memahami pengertian sistem informasi, harus dilihat keterkaitan antara data dan informasi sebagai entitas penting pembentuk sistem informasi. Data merupakan nilai, keadaan, atau sifat yang berdiri sendiri lepas dari konteks apapun. Sementara informasi adalah data yang telah diolah menjadi sebuah bentuk yang berarti bagi penerimanya dan bermanfaat dalam pengambilan keputusan saat ini atau mendatang (Davis, 1995). McLeod (1995) mengatakan bahwa informasi adalah data yang telah diproses, atau data yang memiliki arti. (Hanif Al Fatta, 2007)

Sistem informasi dapat didefinisikan sebagai suatu sistem didalam suatu organisasi yang merupakan kombinasi dari orang-orang, fasilitas, teknologi, media, prosedur-prosedur dan pengendalian yang ditujukan untuk mendapatkan jalur komunikasi penting, memproses tipe transaksi rutin tertentu, memberi sinyal kepada manajemen dan yang lainnya terhadap kejadian-kejadian internal dan

eksternal yang penting dan menyediakan suatu dasar informasi untuk pengambil keputusan yang cerdas. (Jogiyanto, 2005)

1. Komponen Sistem Informasi

Stair (1992) menjelaskan bahwa sistem informasi komputer dalam suatu organisasi terdiri dari komponen-komponen berikut :

- a. Perangkat keras, yaitu perangkat keras komponen untuk melengkapi kegiatan masukan data, memproses data, dan keluaran data.
- b. Perangkat lunak, yaitu program dan instruksi yang diberikan ke komputer.
- c. Database, yaitu kumpulan data dan informasi yang diorganisasikan sedemikian rupa sehingga mudah diakses pengguna sistem informasi.
- d. Telekomunikasi, yaitu komunikasi yang menghubungkan antara pengguna sistem dengan sistem komputer secara bersama-sama ke dalam suatu jaringan kerja yang efektif.
- e. Manusia, yaitu personel dari sistem informasi, meliputi manajer, analis, programmer, dan operator, serta bertanggung jawab terhadap perawatan sistem.

Burch dan Grudnistki (1986) berpendapat, sistem informasi yang terdiri dari komponen-komponen di atas disebut dengan istilah blok bangunan (*building block*), yaitu blok masukan (*input block*), blok model (*model block*), blok keluaran (*output block*), blok teknologi (*technology block*) dan blok kendali (*control block*). (Hanif Al Fatta, 2007)

2.1.4 Analisis Sistem

Analisis sistem adalah sebuah istilah yang secara kolektif mendeskripsikan fase-fase awal pengembangan sistem. Analisis sistem adalah teknik pemecahan masalah yang menguraikan bagian-bagian komponen dengan mempelajari seberapa bagus bagian-bagian komponen tersebut bekerja dan berinteraksi untuk mencapai tujuan mereka. Analisis sistem merupakan tahapan awal dari pengembangan sistem yang menjadi fondasi menentukan keberhasilan sistem informasi yang dihasilkan nantinya. (Hanif Al Fatta, 2007)

1. Analisis PIECES (*Performance, Information, Efisien, Control, Economic, Service*)

a. Analisis Kinerja (*performance*)

Masalah Kinerja terjadi ketika tugas-tugas yang dijalankan oleh sistem mencapai sasaran. Kinerja diukur dengan jumlah produksi dan waktu tanggap. Jumlah produksi adalah jumlah pekerjaan yang dilaksanakan selama jangka waktu tertentu. Waktu tanggap adalah keterlambatan rata-rata antara suatu transaksi dengan tanggapan yang diberikan kepada transaksi tersebut.

b. Analisis Informasi (*information*)

Informasi merupakan komoditas yang penting bagi pemakai akhir. Karena Informasi yang akan dihasilkan dapat memenuhi keinginan dari pengguna dan juga dapat mengatasi masalah-masalah yang ada. Informasi yang ada ini pun dapat dimanfaatkan oleh pihak internal atau pihak external.

c. Analisis ekonomi (*economy*)

Ekonomi merupakan motivasi paling umum bagi suatu lembaga. Pijakan dasar bagi kebanyakan manajer adalah biaya yang murah.

d. Analisis Pengendalian (*control*)

Tugas-tugas dari suatu sistem informasi perlu di monitor dan dibetulkan jika ditemukan adanya kinerja yang di bawah standar. Kontrol dipasang untuk meningkatkan kinerja sistem, mencegah atau mendeteksi penyalahgunaan atau kesalahan sistem dan menjamin keamanan data.

e. Analisis efisiensi (*efficiency*)

Efisiensi berhubungan dengan bagaimana sumber tersebut digunakan dengan pemborosan yang minimal. Oleh karena itu, masalah efisiensi membutuhkan peningkatan output/hasil. Karena sistem yang ada telah dapat di daygunakan dengan baik dan juga telah dapat menghasilkan output sesuai dengan yang diharapkan.

f. Analisis Servis (*service*)

Pelayanan yang baik dapat mencerminkan suatu lembaga itu baik atau tidak baik, sehingga pelayanan harus juga diperhitungkan secara baik. (Sumber. www.ilmukomputer.net)

2. Analisis Kelayakan

Ketika sistem analisis selesai menyusun dokumen kebutuhan sistem, maka tahap desain sistem bisa dimulai. Namun tidak semua kebutuhan sistem yang didefinisikan pada tahapan analisis kebutuhan sistem layak untuk dikembangkan pada sistem informasi. Harus ada mekanisme untuk menjustifikasi apakah kebutuhan sistem yang dibuat layak untuk dilampirkan menjadi sistem atau tidak. Tahapan inilah yang sering kita sebut sebagai tahapan analisis kelayakan atau studi kelayakan.

a. Kelayakan Teknis

Kelayakan teknis menyoroti kebutuhan sistem yang telah disusun dari aspek teknologi yang akan digunakan. Jika teknologi yang dikehendaki untuk pengembangan sistem merupakan teknologi yang mudah didapat, murah dan tingkat pemakaiannya mudah, maka secara teknis usulan kebutuhan sistem bisa dinyatakan layak.

b. Kelayakan Operasional

Kelayakan operasional menyangkut beberapa aspek. Untuk disebut layak secara operasional usulan kebutuhan sistem harus benar-benar bisa menyelesaikan masalah yang ada di sisi pemesan sistem informasi. Di samping itu, informasi yang dihasilkan oleh sistem harus merupakan informasi yang benar-benar dibutuhkan oleh pengguna tepat pada saat pengguna menginginkannya.

c. Kelayakan Ekonomi

Aspek yang paling dominan dari aspek kelayakan yang lain adalah kelayakan ekonomi. Tak dapat disangkal lagi motivasi pengembangan sistem informasi pada perusahaan atau organisasi adalah motif keuntungan. Dengan demikian aspek untung rugi jadi pertimbangan utama dalam pengembangan sistem. Kelayakan ekonomi berhubungan dengan *return on investment* atau berapa lama biaya investasi dapat kembali. Analisis kelayakan ekonomi juga akan mempertimbangkan apakah bermanfaat melakukan investasi ke proyek ini atau kita harus melakukan sesuatu yang lain. Suatu proyek yang besar biasanya lebih menekankan kelayakan ekonomi karena umumnya berhubungan dengan biaya yang terbilang besar.

Untuk menganalisis kelayakan ekonomi digunakan kalkulasi yang dinamakan *Cost Benefit Analysis* atau analisa biaya dan manfaat. Tujuan dari analisa biaya dan manfaat adalah untuk memberikan gambaran kepada pengguna apakah manfaat yang diperoleh dari sistem baru lebih besar dibandingkan dengan biaya yang dikeluarkan. Ada beberapa metode kuantitatif yang digunakan untuk menentukan standar kelayakan proyek, metode kuantitatif yang dapat digunakan adalah :

1. Analisis *payback* (*payback period*)

Payback period adalah uji kuantitatif yang digunakan untuk menghitung jangka waktu yang diperlukan untuk membayar kembali biaya investasi yang telah dikeluarkan.

2. Analisis *Net Present Value* (NPV)

Ada beberapa terminologi yang perlu dipelajari, diantaranya :

- a. *Present Value*

Nilai sekarang dari penerimaan (uang) yang akan didapat pada tahun mendatang

- b. *Net Present Value*

Selisih antara penerimaan dan pengeluaran per tahun.

c. *Discount Rate*

Bilangan yang digunakan untuk mendiskon penerimaan yang akan didapat pada tahun mendatang menjadi nilai sekarang. Untuk menghitung nilai diskon (*discount rate*) dapat digunakan rumus berikut (Hanif Al Fatta, 2007) :

$$d = 1/(1+i)^t$$

d = *discount rate*

i = *interest rate*

t = tahun

NPV dapat dihitung dengan menggunakan rumus berikut:

$$NPV = \sum \frac{(B_t - C_t)}{(1+i)^t} - K_0 \dots\dots\dots 2.1.1$$

B_t = *benefit* tahun ke-t

C_t = *Cost* tahun ke-t

I = interest rate yang ditentukan

t = tahun

K₀ = investasi awal tahun ke-0 (sebelum proyek dimulai)

Kriteria :

NPV > 0 Feasible

NPV = 0 Indiffrent

NPV < 0 Unfeasible

d. *Return On Investment (ROI)*

ROI adalah besarnya keuntungan yang diperoleh (dalam %) selama periode waktu yang telah ditentukan untuk menjalankan proyek. Untuk menghitungnya digunakan rumus :

$$ROI = \frac{\text{total manfaat} - \text{total biaya}}{\text{total biaya}} \dots\dots\dots 2.1.2$$

Jika dinyatakan dalam persen (%)

Jika nilai ROI bernilai positif maka ROI akan dianggap layak.

e. *Internal Rate of Return (IRR)*

Merupakan metode yang memerlukan nilai waktu dari uang. Pada metode NPV, tingkat bunga yang diinginkan telah ditetapkan sebelumnya, sedang pada metode IRR justru tingkat bunga tersebut yang akan dihitung. Tingkat bunga yang akan dihitung ini merupakan tingkat bunga yang akan menjadikan jumlah nilai sekarang dari tiap-tiap *proceed* yang didiskontokan dengan tingkat bunga tersebut sama besarnya dengan nilai sekarang dari initial *cash outflow* (nilai proyek). Atau dengan kata lain tingkat bunga ini adalah merupakan tingkat bunga persis investasi bernilai impas, yaitu tidak menguntungkan dan juga tidak merugikan. Tingkat bunga impas inilah yang disebut sebagai internal rate of return. Dalam perbandingan antara IRR dengan tingkat bunga pengembalian (*rate return*), jika IRR lebih besar dari rate return, maka investasi disimpulkan menguntungkan. Perhitungan IRR dapat dirumuskan :

$$IRR = i_1 + \frac{(i_2 - i_1) \cdot NPV_1}{NPV_1 - NPV_2} \dots\dots\dots 2.1.3$$

Dimana :

i_1 = tingkat suku bunga pertama yang menyebabkan nilai NPV positif

i_2 = tingkat suku bunga kedua yang menyebabkan nilai NPV positif

NPV_1 = NPV positif dengan tingkat bunga i_1

NPV_2 = NPV positif dengan tingkat bunga i_2 .¹⁰

3. Alat Bantu Perancangan Sistem

Ada beberapa alat bantu perancangan sistem yaitu Diagram Aliran Data (*Data Flow Diagram (DFD)*), Bagan Alir (*Flowchart*), Diagram hubungan Entitas (*entity Relationship Diagram (ERD)*), dan Kamus Data (*Data Dictionary*).

a. Pengertian Data Flow Diagram

Dataflow diagram (DFD) adalah alat pembuatan model yang memungkinkan profesional sistem untuk menggambarkan sistem sebagai suatu

jaringan proses fungsional yang dihubungkan satu sama lain dengan alur data baik secara manual maupun komputerisasi. DFD ini sering disebut juga dengan nama bubble chart/diagram, model proses, diagram alur kerja, atau model fungsi.

DFD ini adalah salah satu alat pembuatan model yang sering digunakan khususnya bila fungsi-fungsi sistem merupakan bagian yang lebih penting dan kompleks daripada data yang dimanipulasi oleh sistem. Dengan kata lain, DFD adalah alat pembuatan model yang memberikan penekanan hanya pada fungsi sistem

b. Flowchart

Flowchart (Bagan Alir) adalah bagan yang menjelaskan secara rinci aliran data dan langkah-langkah proses program secara logika.

Simbol-simbol DFD dan Flowchart dapat dilihat pada lampiran A

c. Kamus Data

Kamus data atau dictionary atau disebut juga dengan istilah sistem data dictionary adalah katalog fakta tentang data dan kebutuhan-kebutuhan informasi dari suatu sistem informasi. Dengan menggunakan kamus data, analisis sistem dapat mendefinisikan data yang mengalir di sistem yang lengkap.

Isi kamus data adalah sebagai berikut (Jogiyanto, 2001):

- a. Nama arus data, karena data dibuat berdasarkan arus data yang mengalir di DAD, maka nama dari arus data juga harus dicatat di kamus data, sehingga mereka yang membaca DAD dan memerlukan penjelasan lebih lanjut tentang suatu data tertentu di DAD dapat berlangsung mencarinya dengan mudah di kamus data.
- b. Alias, alias atau nama lain dari data dapat dituliskan bila nama lain itu ada.
- c. Bentuk data, bentuk dari data ini perlu dicatat di kamus data, karena dapat digunakan untuk mengelompokkan data didalam kegunaannya sewaktu perancangan sistem.

- d. Arus data, menunjukkan dari mana data mengalir dan kemana data akan menuju.
- e. Penjelasan, untuk memperjelas tentang makna dari arus data yang dicatat di kamus data, maka bagian penjelasan dapat diisi dengan keterangan-keterangan tentang arus data tersebut.
- f. periode, kapan terjadinya arus data tersebut.
- g. Volume, volume yang perlu dicatat di kamus data adalah volume rata-rata menunjukkan banyaknya rata-rata arus data yang mengalir dalam satu periode tertentu dan volume puncak menunjukkan volume terbanyak.

Sebagai tambahan untuk dokumentasi serta mengurangi redundansi, kamus data bisa digunakan untuk:

- 1. Memvalidasi diagram aliran data dalam hal kelengkapan dan keakuratan
- 2. Menyediakan suatu titik awal untuk mengembangkan layar dan laporan-laporan
- 3. Menentukan muatan data yang disimpan dalam file-file
- 4. Mengembangkan logika untuk proses-proses diagram aliran data

d. Entity-Relationship Diagram

Model entity-relationship yang berisi komponen-komponen entitas dan himpunan relasi yang masing-masing dilengkapi dengan atribut-atribut yang mempresentasikan seluruh fakta dari “dunia nyata” yang kita tinjau, dapat digambarkan dengan lebih sistematis dengan menggunakan Entity-Relationship Diagram (ERD) notasi-notasi simbolik didalam ERD yang kita gunakan adalah (Jogiyanto, 2001):

- a. Persegi panjang, menyatakan himpunan entitas
- b. Lingkaran/elips, menyatakan atribut (atribut yang berfungsi sebagai key digaris bawah)
- c. Belah ketupat, menyatakan himpunan relasi
- d. Garis, sebagai penghubung antara himpunan relasi dengan himpunan entitas atributnya

- e. Kardinalitas relasi dapat dinyatakan dengan banyaknya garis cabang atau dengan pemakaian angka (1 dan 1 untuk relasi satu-ke-satu dan N untuk relasi satu-ke-banyak atau N dan N untuk relasi banyak-ke-banyak)

Langkah-langkah teknik yang dapat dilakukan untuk menghasilkan ERD awal :

1. Mengidentifikasi dan menetapkan seluruh himpunan entitas yang akan terlihat
2. Menentukan *atribut-atribut key* dari masing-masing himpunan entitas
3. mengidentifikasi dan menetapkan seluruh himpunan relasi diantara himpunan entitas, himpunan entitas yang ada beserta *foreign-key* nya
4. Menentukan derajat/kardinalitas relasi untuk himpunan relasi
5. Melengkapi himpunan entitas dan himpunan relasi dengan *atribut-atribut* deskriptif *non key*. (Jogiyanto, 2001)

2.2 Pengertian Akademik Sekolah

Akademik sekolah adalah suatu administrasi sekolah sebagai pengelola dan bertanggung jawab dalam mengumpulkan, mengelola, memproses maupun menyimpan sebagai usaha untuk pengelola (*DataBase*) baik untuk kepentingan sekolah pribadi maupun sebagai kegiatan dinas yang dalam hal ini bertindak sebagai supervisi.

Pengertian Akademik dalam kamus besar Bahasa Indonesia antara lain sebagai berikut :

1. Hal yang berhubungan dengan pendidikan umum.
2. Bersifat teori, teoritis, tidak dapat langsung dipraktekkan.
3. Mengenai (berhubungan dengan) akademik, soal-soal.

Kegiatan kegiatan yang ada di tata usaha SMP Negeri 32 Pekanbaru ini, terutama dalam menyangkut nilai siswa dan data siswa dan jadwal belajar dan menyangkut hak dan kewajiban guru serta pegawai merupakan sebagian masyarakat kecil yang bertanggung jawab dan dipertanggungjawabkan baik kepada (*To Level Management*) yang dalam hal ini yaitu kepada Kepala Sekolah

maupun kepada guru dan pegawai yang bersangkutan sebagai pihak (*Person to Person*).

Adiministrasi sekolah yang efektif dan efisien menggunakan beberapa pendekatan yaitu :

- a. berorientasi kepada tujuan, yang berarti bahwa administrasi sekolah menunjang tercapainya tujuan pendidikan
- b. berorientasi kepada pendayagunaan semua sumber (tenaga, dana dan sarana) secara tepat guna dan berhasil guna.
- c. Mekanisme pengelolaan sekolah meliputi perencanaan, pengorganisasian, pelaksanaan, dan penilaian hasil kegiatan administrasi sekolah harus dilakukan secara sistematis dan terpadu. Peranan Pedoman Administrasi bagi sekolah Menengah

Administrasi Sekolah Menengah yang tertib dan teratur, sangat diperlukan untuk meningkatkan kemampuan pengelolaan pendidikan bagi Kepala Sekolah dan Guru. Peningkatan kemampuan tersebut akan berakibat positif, yaitu makin meningkatnya efisien, mutu dan perluasan pendidikan sekolah menengah.

Untuk memperlancar kegiatan di atas agar lebih efektif dan efisien perlu informasi yang memadai. Sistem informasi ini di tingkat sekolah menengah menyangkut dua hal pokok yaitu kegiatan pencatatan data (*recording system*) dan pelaporan (*reporting system*).

2.2.1 Kerangka Dasar Kurikulum

Peraturan pemerintah Nomor 19 Tahun 2005 tentang standar Nasional Pendidikan pasal 6 ayat (1) menyatakan bahwa kurikulum untuk pendidikan umum, kejuruan, dan khususnya pada jenjang pendidikan dasar dan menengah terdiri atas :

- a. kelompok mata pelajaran agama dan akhlak mulia
- b. kelompok mata pelajaran kewarganegaraan dan kepribadian
- c. kelompok mata pelajaran ilmu pengetahuan dan teknologi
- d. kelompok mata pelajaran estetika
- e. kelompok mata pelajaran jasmani, olahraga dan kesehatan

2.2.2 Struktur Kurikulum SMP/MTs

Struktur kurikulum SMP/MTs meliputi substansi pembelajaran yang ditempuh dalam satu jenjang pendidikan selama tiga tahun mulai kelas VII sampai dengan kelas IX. Struktur kurikulum disusun berdasarkan standar kompetensi lulusan dan standar kompetensi mata pelajaran dengan ketentuan sebagai berikut :

- Kurikulum SMP/MTs memuat 10 mata pelajaran, muatan lokal, dan pengembangan diri seperti tertera pada tabel
- Subtansi mata pelajaran IPA dan IPS pada SMP/MTs merupakan “IPA Terpadu” dan “IPS Terpadu”.
- Jam pembelajaran untuk setiap mata pelajaran dialokasikan sebagaimana tertera dalam struktur kurikulum. Satuan pendidikan dimungkinkan menambah maksimum empat jam pembelajaran per minggu secara keseluruhan
- Alokasi waktu satu jam pembelajaran adalah 40 menit
- Minggu efektif dalam satu tahun pelajaran (dua semester) adalah 34-38 minggu.

Tabel 2.1 : Struktur kurikulum SMP/MTs

Komponen	Kelas dan alokasi waktu		
	VII	VIII	IX
A. Mata Pelajaran			
1. pendidikan Agama	2	2	2
2. Pendidikan kewarganegaraan	2	2	2
3. Bahasa Indonesia	4	4	4
4. bahasa Inggris	4	4	4
5. Matematika	4	4	4
6. Ilmu Pengetahuan Alam	4	4	4
7. Ilmu pengetahuan Sosial	4	4	4
8. Seni budaya	2	2	2
9. Pendidikan Jasmani, Olahraga dan kesehatan	2	2	2
10. Keterampilan/Teknologi Informasi dan Komunikasi	2	2	2
B. Muatan Lokal	2	2	2
C. Pengembangan Diri	2*}	2*}	2*}
Jumlah	32	32	32

(Sumber : Peraturan Menteri Pendidikan Nasional Republik Indonesia Nomor 22 tahun 2006)

2.3 *System Development Life Cycle (SDLC)*

Proses-proses *standard* yang digunakan untuk membangun suatu sistem informasi meliputi langkah-langkah berikut ini:

- a. Analisa
- b. Desain
- c. Implementasi
- d. Maintenance

Pada perkembangannya, proses-proses standar tadi dituangkan dalam satu metode yang dikenal dengan nama *Systems Development Life Cycle (SDLC)* yang merupakan metodologi umum dalam pengembangan sistem yang menandai kemajuan dari usaha analisa dan desain. SDLC meliputi fase-fase sebagai berikut:

2.3.1 Identifikasi dan seleksi proyek

Langkah pertama dalam SDLC keseluruhan informasi yang dibutuhkan oleh sistem diidentifikasi, dianalisa, diprioritaskan dan disusun ulang. Dalam langkah ini dilakukan beberapa hal diantaranya:

- a. Mengidentifikasi proyek-proyek yang potensial
- b. Melakukan klasifikasi dan me-rangking proyek
- c. Memilih proyek untuk dikembangkan.

Adapun sumber daya yang terlibat adalah user, sistem analis, manager yang mengkoordinasi proyek. Aktivitas yang dilakukan meliputi: mewawancarai manajemen user, merangkum pengetahuan yang didapatkan, dan mengestimasi cakupan proyek dan mendokumentasikan hasilnya

Output: Laporan kelayakan berisi definisi masalah dan rangkuman tujuan yang ingin dicapai

2.3.2 Inisiasi dan perencanaan proyek

Dalam tahapan ini Proyek SI yang potensial dijelaskan dan argumentasi untuk melanjutkan proyek dikemukakan. Rencana kerja yang matang juga disusun untuk menjalankan tahapan-tahapan lainnya. Hasil dari tahapan ini adalah : Langkah-langkah detail-rencana kerja-*high level system requirement*-penugasan untuk anggota tim.

2.3.3 Tahapan Analisa

Fase ketiga dalam SDLC dimana sistem yang sedang berjalan dipelajari dan sistem pengganti diusulkan. Dalam tahapan ini dideskripsikan sistem yang sedang berjalan, masalah dan kesempatan didefinisikan, dan rekomendasi umum untuk bagaimana memperbaiki, meningkatkan atau mengganti sistem yang sedang berjalan diusulkan. Tujuan utama dari fase analisis adalah untuk memahami dan mendokumentasikan kebutuhan.

bisnis (*business need*) dan persyaratan proses dari sistem baru. Ada 6 aktifitas utama dalam *fase* ini:

- a. Pengumpulan informasi
- b. Mendefinisikan sistem requirement
- c. Membangun *prototype* untuk menemukan *requirement*
- d. Memprioritaskan requirement
- e. Menyusun dan mengevaluasi alternatif
- f. Mereview requiremen dengan pihak manajemen

2.3.4 Tahapan Desain

Pada tahapan ini deskripsi dari requirement yang telah direkomendasikan diubah ke dalam spesifikasi sistem physical dan logical.

- a. Logical Design

Bagian dari fase desain dalam SDLC dimana semua fitur-fitur fungsional dari sistem dipilih dari tahapan analisis dideskripsikan terpisah dari platform komputer yang nanti digunakan. Hasil dari tahapan ini adalah :

1. Deskripsi fungsional mengenai data dan proses yang ada dalam sistem baru
2. Deskripsi yang detail dari spesifikasi sistem meliputi:
 - a) Input
 - b) Output
 - c) Process
- b. Physical design

Pada bagian ini spesifikasi logical diubah ke dalam detail teknologi dimana pemrograman dan pengembangan sistem bisa diselesaikan. Adapun output dari sistem ini adalah :
- c. Deskripsi teknis
Deskripsi yang detail dari spesifikasi sistem meliputi:
 - 1) programs
 - 2) *files*
 - 3) *network*
 - 4) sistem *software*

Pada tahapan desain ada beberapa aktifitas utama yang dilakukan yaitu:

 - 1) Merancang dan mengintegrasikan network
 - 2) Merancang Arsitektur aplikasi
 - 3) Mendesain user interface
 - 4) Mendesain sistem interface
 - 5) Mendesain dan mengintegrasikan database
 - 6) Memnuat prototype untuk detail dari desain
 - 7) Mendesain dan mengintegrasikan kendali sistem

2.3.5 Implementasi

Tahapan kelima pada SDLC, dimana pada tahapan ini dilakukan beberapa hal yaitu:

- a. *Coding*
- b. *Testing*
- c. *Insalasi*

Output dari tahapan ini adalah : *source code*, prosedur pelatihan.

2.3.6 Maintances

Langkah terakhir dari SDLC dimana pada tahapan ini sistem secara sistematis diperbaiki dan ditingkatkan. Hasil dari tahapan ini adalah Versi baru dari software yang telah dibuat.

Kelemahan dari SDLC tradisional

- a. Terlalu mahal (biaya dan waktu) ketika terjadi perubahan ketika sistem sudah dikembangkan
- b. SDLC merupakan metode dengan pendekatan terstruktur yang mensyaratkan mengikuti semua langkah yang ada
- c. Biaya maintenace cukup besar. (Sumber: <http://eleraning.gunadarma.ac.id>)

2.4 Pendekatan Pengembangan Sistem

Adapun beberapa pendekatan pengembangan sistem diantaranya adalah :

2.4.1 Data-Flow Oriented Methodologies

Metodologi ini secara umum didasarkan pada pemecahan dari sistem kedalam modul-modul berdasarkan dari tipe data dan tingkah-laku logika modul tersebut di dalam sistem. Dengan metodologi ini, sistem secara logika dapat digambarkan secara logika dari arus data dan hubungan antar fungsinya di dalam modul-modul di sistem. Yang termasuk dalam metodologi ini adalah (Jogiyanto : 2001) :

- a. SADT (*Structure Analysis and Design Technique*)
- b. *Composite Design*
- c. *Structured System Analysis And Design* (SSAD)

a) Rancangan Gabungan (*Composite Design*)

Composite Design (CD) dan Structure Design (SD) pertama telah diusulkan sebagai alat-alat software untuk membuat coding, debugging dan modifikasi menjadi lebih mudah, lebih cepat dan tidak terlalu mahal dengan menurunkan kerumitan. Konsep ini telah diperluas untuk memasukkan kegiatan pengembangan sistem informasi. Ide umum dari CD dan SD termasuk orang-orang utama dari

IBM. L.L. Constantine adalah nama badan umum di antara mereka. Publikasi pada subyek dirancang oleh Stevens, Myers dan Constantine, muncul pada tahun 1974. Meskipun konsep CD dan SD sama, Myers memperkenalkannya kepada umum dengan nama "Composite Design". Myers menjelaskan modulasi pada rancangan software dan diusulkan untuk menggunakan perangkat modul dan kekuatan modul (keserasian modul) untuk menghasilkan modulasi. (Sumber: <http://eleraning.gunadarma.ac.id>)

b) Rancangan Terstruktur (Structured Design).

Meskipun konsep dasar SD sama dengan CD, SD diperkenalkan dengan beberapa terminologi tambahan dan konsep sebagai "rancangan perubahan bentuk" (*transform design*), dan "rancangan transaksi terpusat" (*transaction centered design*) juga "afferent modules", dan "modul-modul perubahan bentuk" (*transform modules*). SD juga menggunakan keserasian modul untuk "kekuatan modul" dari CD. Dibandingkan dengan CD, SD lebih populer dan secara luas digunakan untuk pengembangan kegiatan sistem informasi. Inilah berbagai publikasi dari SD.

Beberapa keuntungan dari SD adalah sebagai berikut : (Sumber:

<http://eleraning.gunadarma.ac.id>)

1. Terdapat sebuah nomor publikasi pada subyek dan beberapa perusahaan (Yourdon inc, USA dan Eropa) mengajarkan metodologi.
2. Bandingkan bermacam alternatif rancangan adalah mungkin karena kriteria keserasian pasangan.
3. Hasil struktur bagan baik adalah alat yang baik untuk pengembangan sistem dan komunikasi para pemakai (User).
4. Meskipun metodologi tidak begitu mudah untuk dipelajari, tetapi lebih sederhana dari metodologi lain yang ada.

Beberapa kerugian dari SD adalah :

1. SD tidak menyediakan pemakai alat untuk rancangan detail, jadi harus menggunakan alat-alat lain.
2. Pasangan dan keserasian kriteria masih kualitatif atau subyektif.

3. Metodologi tidak begitu mudah untuk dipelajari.
4. Berbagai User (pemakai) tidak dapat mengakhiri dengan hasil rancangan yang genap atau sarna jika mereka menggunakan sistem spesifikasi yang sama.

2.5 *Structured Analysis And Design Technique (SADT)*

SADT adalah singkatan dari *structured analysis and design technique*, SADT sebagai metodologi pengembangan sistem terstruktur juga menganut konsep dekomposisi, yaitu menggambarkan terlebih dahulu sistem secara utuh (*whole system*) sebagai tingkat tertinggi (*top level*) dan memecah lebih terinci.

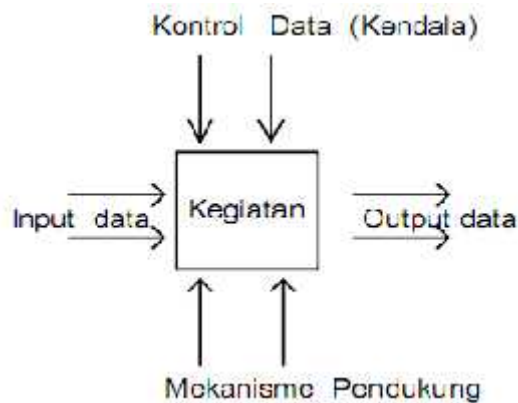
2.5.1 Pengertian SADT

Structured analysis and design technique (SADT) merupakan metodologi pengembangan terstruktur yang dikembangkan oleh D.T Roos selama tahun 1969 sampai 1973. SADT kemudian didukung dan dikembangkan lebih lanjut oleh *Softtech Corporation* sejak tahun 1974. SADT memandang suatu sistem terdiri dari benda (objek, dokumen, data) dan kejadian/*event* (kegiatan yang dilakukan oleh orang, mesin atau perangkat lunak). Disamping itu, SADT juga menggunakan dua macam diagram, yaitu diagram kegiatan (*activity diagram*) yang disebut dengan *actigrams* (juga digunakan dalam pendekatan berorientasi proses) dan diagram data (data diagram) yang disebut dengan *datagrams* (juga digunakan dalam pendekatan berorientasi data/objek).

2.5.2 Diagram SADT

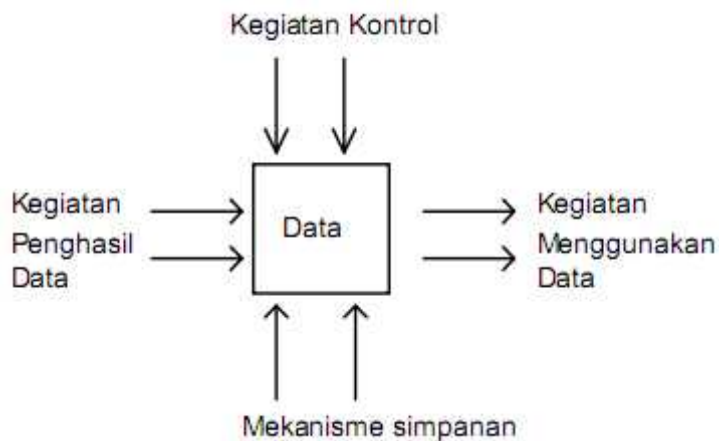
SADT secara sederhana memanfaatkan dua diagram yang digunakan dalam pendekatan baik yang berorientasi pada proses maupun pada objek, yaitu *actigram* dan *datagrams*. Yang membuat pendekatan SADT lebih unggul dibandingkan dua pendekatan lainnya adalah adanya kegiatan kontrol atau *control*

activity yang terpisah dan mampu mengkonfirmasi *actigrams* dengan *datagrams* sehingga dicapai struktur *database* yang lebih *valid*.



Gambar 2.1: Actigrams

Pada *Actigrams* (diagram kegiatan pada SADT) simbol terdapat 2 simbol yaitu : Kotak Menunjukkan kegiatannya, Panah Menunjukkan Data yang digunakan oleh kegiatan yang bersangkutan (*input data*), Data yg dihasilkan oleh kegiatan yang bersangkutan (*output data*), Kontrol data (kendala/*constraints*), Mekanisme pendukung (*support mechanism*) Menunjukkan suatu departemen atau individu yang berhubungan/bertanggung jawab terhadap kegiatan yang bersangkutan.



Gambar 2.2 : Datagrams

Pada *Datagrams* (diagram data pada SADT) simbol terdapat 2 simbol yaitu: Kotak Menunjukkan data, Panah Menunjukkan kegiatannya. Kegiatan Kontrol adalah kegiatan yang membatasi kegiatan penghasil data dan kegiatan yang

menggunakan data. Mekanisme simpanan (*storage mechanism*) adalah *file* simpanan luar yang digunakan untuk mendapatkan data yang bersangkutan

Kegiatan kontrol ini membatasi kegiatan penghasil data dan kegiatan yang menggunakan data (berorientasi data), sekaligus mengoreksi data terstruktur yang telah ada yang dipergunakan dalam proses yang terlibat (berorientasi proses). Dengan demikian database yang dihasilkan benar-benar sesuai dengan sistem yang membutuhkannya.

SADT mempunyai kelebihan sebagai berikut :

- a. Mudah dipelajari
- b. Merupakan alat yang baik untuk digunakan sebagai komunikasi antara analisis sistem dengan pemakai sistem selama proses pengembangan sistem.
- c. Akan didapat dokumentasi rancangan sistem terstruktur.
- d. Dengan spesifikasi desain yang sama, kebanyakan perancang sistem akan menghasilkan solusi yang hampir mirip.

Kekurangan SADT, antara lain :

- a. Memerlukan waktu dan personil yang lebih banyak untuk membuatnya.
- b. Metode ini bagus untuk tahap analisis dan desain secara umum, sedang untuk desain rinci, analisis sistem harus menggunakan alat atau metodologi yang lain lagi.
- c. Aplikasi dari metodologi ini memerlukan tingkat keahlian dan pengalaman dari analis sistem. (Jogiyanto, 2001)

2.6 Software yang Digunakan

Dalam pembuatan sistem akademik sekolah adapun beberapa software yang akan digunakan adalah :

2.6.1 Visual Basic 6.0

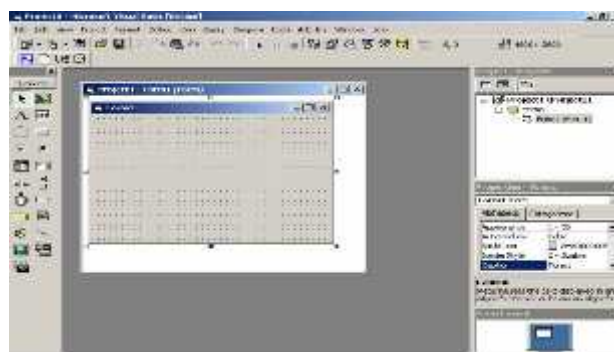
Visual Basic merupakan salah satu dari sekian banyak bahasa pemrograman. Basis dari *Visual Basic* adalah pemrograman yang bersifat *grafis*. Perbedaan yang jelas antara program *text* dan *grafis* adalah pada program

grafis, orientasinya pada obyek. Obyek bisa didefinisikan sebagai suatu benda yang mempunyai “*properti/atribut*” dan “*kejadian/event*”.

Dalam *Visual Basic*, sama juga seperti benda lain, misalnya tombol mempunyai atribut : tinggi, lebar, warna, tulisan dan lain-lain. Kejadian yang berhubungan misalnya *click*, *gotfocus*, dan lain-lain. Kita nantinya membuat prosedur atau fungsi untuk tiap kejadian pada tiap obyek yang terlibat dalam aplikasi kita.

Pembuatan program secara visual biasanya dibentuk dalam proyek. Proyek ialah kumpulan dari *form*, *module* dan kontrol-kontrol yang membentuk program aplikasi. Setiap membuka *Visual Basic* secara otomatis *Visual Basic* membuat obyek baru. Untuk menjalankan Visual Basic, secara umum caranya :

Pilih menu *Start–Program–Microsoft Visual Studio– Visual Basic 6.0*, sehingga ditampilkan jendela *Visual Basic 6.0*.



Gambar 2.3 jendela utama visual basic

Sebelum ditampilkan jendela utama *Visual Basic*, akan ditampilkan kotak dialog *New Project*.



Gambar 2.4 kotak dialog new project

d. Jendela *Properties*

Properti *Visual Basic* adalah mekanisme untuk menjelaskan *atribut-atribut* obyek. Setiap obyek *Visual Basic* mempunyai properti tertentu, yang settingnya mengontrol tampilan dan ulah obyek dalam suatu aplikasi. Beberapa properti terbatas pada nilai tertentu. Contoh : properti *visible* dari suatu obyek hanya bisa diset *True* atau *False* (obyek tampak atau tidak). *Setting properti* obyek bisa dilakukan saat desain maupun saat aplikasi dijalankan.

Cara menampilkan jendela properti :

1. *Click* obyek yang dipilih
2. Tekan F4 atau dari menu *window* pilih properti atau dari tombol *toolbar*.



Gambar 2.8 jendela properties

Kotak daftar drop down di puncak jendela disebut kotak obyek. Kotak ini menampilkan nama dari setiap obyek dalam aplikasi maupun type obyek. Pada mulanya, kotak obyek berisi informasi hanya untuk form, tetapi sewaktu kitamenambahkan kontrol-kontrol kedalam *form*, *Visual Basic* menambahkan obyek-obyek tersebut kedalam daftar drop down dalam kotak obyek.

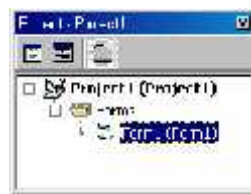
Di bawah kotak obyek, kita akan menemukan kotak setting dan daftar *properties*. Daftar *properties* memungkinkan kita untuk menggulung daftar semua properti obyek yang ditampilkan dalam kotak obyek dan melihat pengaturan untuk setiap properti. Ketika kita memilih sebuah properti dari daftar tersebut, pengaturannya muncul dalam kotak setting di atas daftar *properties*. Untuk mengubah pengaturan, kita bisa mengetikkan masukan baru dalam kotak setting atau memilih pengaturan baru yang sudah ada dalam daftar *drop down*, sesuai dengan properti tertentu.

e. Obyek Browser

Obyek browser ini merupakan daftar obyek yang dapat kita gunakan dalam proyek kita. Kita dapat menggunakan proyek *browser* untuk menampilkan obyek yang ada dalam *Visual Basic* dan aplikasi lain.

f. Jendela *Project Explorer*

Jendela ini menampilkan daftar form dan module yang ada dalam *project* yang aktif. Sebuah *project* merupakan sekumpulan *file* yang kita gunakan untuk membangun sebuah aplikasi.



Gambar 2.9 project explorer

g. Jendela Kode *Editor*

Jendela kode editor adalah jendela yang digunakan untuk memasukkan kode aplikasi. Jendela kode editor ini digunakan pada setiap *form* atau kode module dalam sebuah aplikasi.



Gambar 2.10 kode editor

h. Jendela *Form Layout*

Jendela ini dapat kita gunakan untuk mengontrol posisi form pada aplikasi kita, dengan menggunakan sistem grafik dalam sebuah layar.



Gambar 2.11 form layout

i. Menjalankan Program

Project yang sudah kita buat bisa kita jalankan, walaupun hanya sebuah form saja. Cara menjalankannya bisa dengan tombol toolbar atau tombol F5. Menghentikannya dengan tombol stop atau close dari formnya.



Toolbar Run



Toolbar Stop

Gambar 2.12 toolbar run dan toolbar stop

j. Penyimpan *Project*

Pilihlah menu *Save Project* dari menu *File Visual Basic* atau click tombol *Save Project* pada *toolbar*. Pertama kita diminta untuk menyimpan *form*, berikutnya menyimpan *project*. (Sumber : Jaja Jamaludin Malik, 2006)

Miccrosoft Access

Menurut Permana, (2002) dengan *Microsoft Access* mempunyai keistimewaan sebagai berikut :

- 1 *Tables*, berupa tabel kumpulan data yang merupakan komponen utama dari sebuah *database*.
- 2 *Queries*, digunakan untuk mencari dan menampilkan data yang memenuhi syarat tertentu dari satu tabel atau lebih. *Query* dapat juga digunakan untuk meng-*update* atau menghapus beberapa *record* data pada satu saat yang sama. Selain *query* dapat digunakan untuk menjalankan perhitungan terhadap sekelompok data. Sebuah *query* dapat memiliki sumber data sampai 16 tabel, dapat memiliki sampai 255 *field* yang berbeda.
- 3 *Forms*, dipergunakan untuk menampilkan data, mengisi data dan mengubah data yang ada di dalam tabel. Ketika anda membuka form, *access* mengambil data dari satu tabel atau lebih dan menampilkannya ke layar monitor menggunakan layout yang anda buat melalui form wizard atau dari *layout* yang anda rancang sendiri.

- 4 *Reports*, dipergunakan untuk menampilkan laporan hasil analisis data. Anda dapat mencetak sebuah *report* (laporan) yang telah dikelompokkan, dihitung subtotal dan total datanya berdasarkan kriteria tertentu. Anda juga dapat membuat *report* (laporan) yang berisi grafik atau label data.
- 5 *Pages*, dipergunakan untuk membuat halaman *web* (page) berupa data access page yang dapat anda tempatkan di server sistem jaringan intranet atau internet.
- 6 *Macros*, untuk mengotomatisasi perintah-perintah yang sering anda gunakan dalam mengolah data.
- 7 *Modules*, digunakan untuk perancangan berbagai modul aplikasi pengolahan database tingkat lanjut sesuai dengan kebutuhan anda. Modul ini berisi kode *Visual Basic for Applications* yang anda untuk menangani *event* (peristiwa) dalam *Access 2003*.

a) Membuat *Database* baru

Database Access disimpan ke dalam sebuah *file* yang berekstensi **mdb**. Sebuah *file* database terdiri atas bagian-bagian yaitu : *Tables*, *Query*, *form*, *report*, *pages* dan sebagainya.

Untuk membuat database baru yang masih kosong, yaitu :

1. Jalankan atau aktifkan program aplikasi *Access*. Jendela kerja yang dilengkapi dengan jendela *Task Pane-New File* di sebelah kanannya akan ditampilkan. Dapat dilihat pada gambar 2.13.



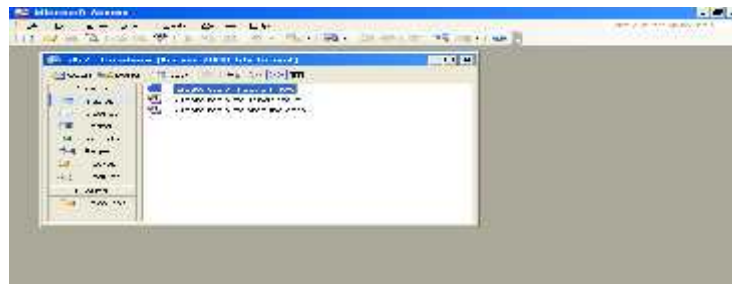
Gambar 2.13. jendela kerja access jendela Task Pane-New File

2. Pada bagian *New* yang ada di jendela *Task Pane-New File*, pilih dan klik *Blank Database*. Kotak dialog *File New Database* akan ditampilkan. Dapat dilihat pada Gambar 2.14.



Gambar 2.14. kotak dialog file New Database

3. Pada tombol daftar pilihan *Save in*, pilih *drive* dan *folder* tempat anda akan menyimpan *file*.
4. Pada kotak isian *File name*, ketikkan nama *file* yang anda inginkan
5. Klik tombol perintah *Create*. Tunggu sampai database baru yang masih kosong terbentuk. Dapat dilihat pada gambar 2.15.

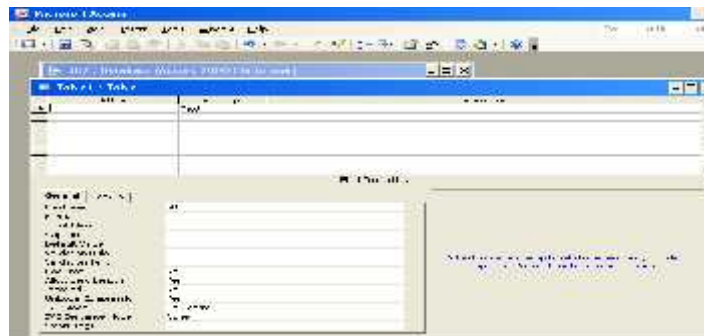


Gambar 2.15. jendela kerja Database baru yang masih kosong

- b) Merancang dan membuat tabel baru dengan fasilitas *create table in design view*

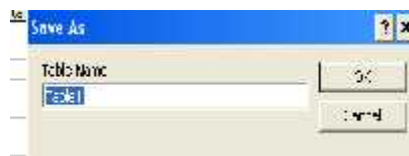
Untuk merancang dan membuat tabel baru dengan menggunakan fasilitas *create table in Design view*. Dapat dilihat dengan langkah-langkah sebagai berikut

1. Buka *file database* yang anda inginkan, kemudian pada jendela kerja *database*, klik *tables* yang ada dibawah *Objects* atau pilih dan klik menu *View, Database Objects, Tables*.
2. Pada jendela kerja *database* dengan pilihan obyek *tables* tersebut, klik dua kali *Create table in Design view*. Jendela *table design* akan ditampilkan. Dapat dilihat pada Gambar 2.16.



Gambar 2.16. Jendela table design

3. Pada kotak dialog tersebut, lakukan pendefinisian struktur tabel dengan cara mengisi nama *field* (*field name*) dengan panjang maksimum 64 karakter, jenis data (*data type*) dan keterangan bila ada.
4. Jika perlu anda dapat mengisi *Field Property* yang ada dibawahnya. Tampilan *field Property* berbeda-beda untuk tiap *field*, tergantung tipe datanya.
5. Setelah selesai melakukan pendefinisian struktur tabel, simpan hasil pendefinisian tersebut dengan cara memilih dan mengklik menu file. Dapat dilihat pada gambar 2.17.



Gambar 2.17. kotak dialog Save As

6. Pada kotak isian *Table Name*, ketikkan nama untuk tabel tersebut. Kemudian klik OK.
 7. Tutup jendela pendefinisian tabel tersebut dengan cara memilih dan mengklik menu *file*, close atau klik tombol *close* (x).
- c) Menentukan dan mengubah *Primary key*
- Untuk menentukan dan mengubah *primary key* pada suatu *field*, dengan langkah sebagai berikut :
1. Pilih dan klik tabel yang anda inginkan ubah *primary key*-nya.
 2. Kemudian klik tombol *toolbar Design*. Jendela design struktur tabel akan ditampilkan
 3. Pilih dan klik nam *field* yang ingin dijadikan *primary key*.

4. Pilih dan klik menu Edit, *Primary Key* atau klik *tombol toolbar Primary key*. Dapat dilihat pada gambar 2.18



Gambar 2.18 Tampilan untuk membuat field kunci (Primary Key)

2.6.3 Crystal Report

Crystal Reports dirancang untuk membuat laporan yang dapat digunakan dengan bahasa pemrograman berbasis *Windows*, seperti *Borland Delphi*, *Visual Basic*, *Visual C/C++*, dan *Visual Interdev*.

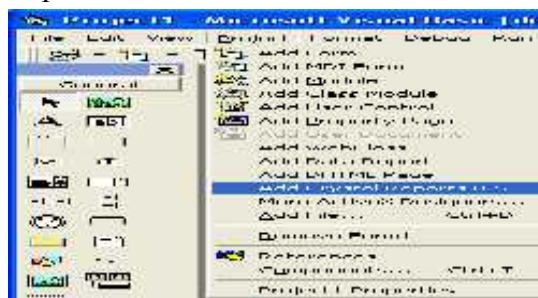
Menurut Hadi, (2003) ada beberapa kelebihan dari *Crystal Reports* ini adalah :

1. Dari segi pembuatan laporan, tidak terlalu rumit yang memungkinkan para programmer pemula sekalipun dapat membuat laporan yang sederhana tanpa melibatkan banyak kode pemrograman.
2. Integrasi dengan bahasa-bahasa pemrograman lain yang memungkinkan dapat digunakan oleh banyak programmer dengan masing-masing keahlian.
3. Fasilitas impor hasil laporan yang mendukung format-format populer seperti *Microsoft Word*, *Excel*, *Access*, *Adobe Acrobat Reader*, *HTML* dan sebagainya.

a. Cara menjalankan *Crystal Reports*

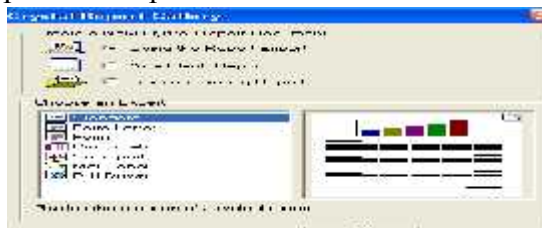
Menggabungkannya dengan *Visual Basic 6.0* dengan langkah-langkah sebagai berikut :

1. Untuk menambah sebuah laporan baru ke dalam *project*, klik menu *Project* dalam *Visual Basic*, dilanjutkan dengan mengklik *Crystal Report* dapat dilihat pada Gambar 2.19



Gambar 2.19 Tampilan *Crystal Report* pada *Visual Basic*

2. Akan ditampilkan kotak *dialog Crystal Reports Gallery* yang berfungsi sebagai pilihan jenis laporan apa yang akan dibuat. Pada setiap pilihan jenis laporan, Anda akan dituntut oleh wizard ini dengan beberapa seri tab untuk menentukan dasar laporan. Untuk tutorial ini pilih *Using the Report Expert* dan tipe laporan *Standart*. Klik tombol OK untuk langkah selanjutnya dapat dilihat pada 2.20.



Gambar 2.20. Tampilan Gallery pada Crystal Report

3. Sebuah laporan memerlukan sumber data yang berfungsi sebagai isi dari laporan itu sendiri. *Crystal Reports* dapat mengakses beberapa sumber data yang berbeda, diantaranya:
 - a. *Data Environment* yaitu sumber data yang didefinisikan dalam obyek *Visual Basic*.
 - b. *Project* yaitu sumber data dari obyek database (ADO, RDO, DAO, OLE DB, ODBC).
 - c. *Other* yaitu sumber data dari *Crystal Reports* yang berbentuk database driver yang ditampilkan dalam jendela data *Explore*.
4. Pada jendela *Data Explorer* pilih *item find Database field* kemudian klik tombol *Add*. Akan ditampilkan kotak dialog open untuk membuka *file* sumber data untuk laporan. Dalam tutorial ini kita akan menggunakan file database milik *visual Basic*.
5. Hasil pemilihan sumber data akan ditampilkan dalam *frame tables*. Kemudian klik tombol *Next* untuk melanjutkan dapat dilihat pada gambar 2.21



Gambar 2.21 Tampilan frame tables pada Crystal Report

b. *Toolbox Crystal Report*

Dapat dilihat pada gambar 2.25



Gambar 2.25. Tampilan Toolbox pada Crystal Report

Kontrol utama dalam *jendela toolbox* ditampilkan dalam tiga obyek kontrol yaitu :

- a. Text digunakan untuk membuat label atau teks pada laporan
- b. Line digunakan untuk membuat garis
- c. Box digunakan untuk membuat kotak

d. *Kontrol Crystal Reports Viewer*

Form ini dibuatkan otomatis oleh *Crystal Report* ketika anda membuat sebuah laporan baru. Isi dari form ini hanya ada satu buah kontrol yang dinamakan *Crystal Report Viewer* (CRViewer) dan ditambah beberapa kode untuk menyesuaikan lingkungan kerja laporan, dapat dilihat pada gambar 2.26.



Gambar 2.26. Tampilan CRViewer pada Crystal Report

(Sumber : <http://ratnasaridewi4244.files.wordpress.com> }

BAB III

METODOLOGI PENELITIAN

3.1 Jenis Data Penelitian

Dalam penelitian ini penulis membagi 2 jenis data penelitian yaitu :

3.1.1 Data Primer

Data primer merupakan data yang didapat secara langsung melalui:

1. Review dokumen akademik yang ada di SMP N 32 Pekanbaru
2. Wawancara dengan pihak sekolah dan pihak-pihak yang terkait (bagian tata usaha SMP N 32 Pekanbaru). Data primer yang dibutuhkan pada penelitian ini adalah data siswa, data guru, data pelajaran, data kelas dan data nilai siswa..

3.1.2 Data Sekunder

Data sekunder adalah data yang digunakan sebagai pendukung data-data primer yang telah didapatkan. Data sekunder yang dibutuhkan dalam penelitian ini diambil dari laporan kerja praktek yang penulis telah lakukan pada Sekolah Menengah 32 Pekanbaru (SMP N 32 Pekanbaru) yang berjudul “Analisa dan Perancangan Sistem Informasi Akademik pada SMP N 32 Pekanbaru” dan membaca buku-buku yang menjadi sumber dalam penelitian tugas akhir ini.

3.2 Alat Penelitian

Adapun Alat penelitian penulis dalam pembuatan sistem informasi akademik sekolah yaitu :

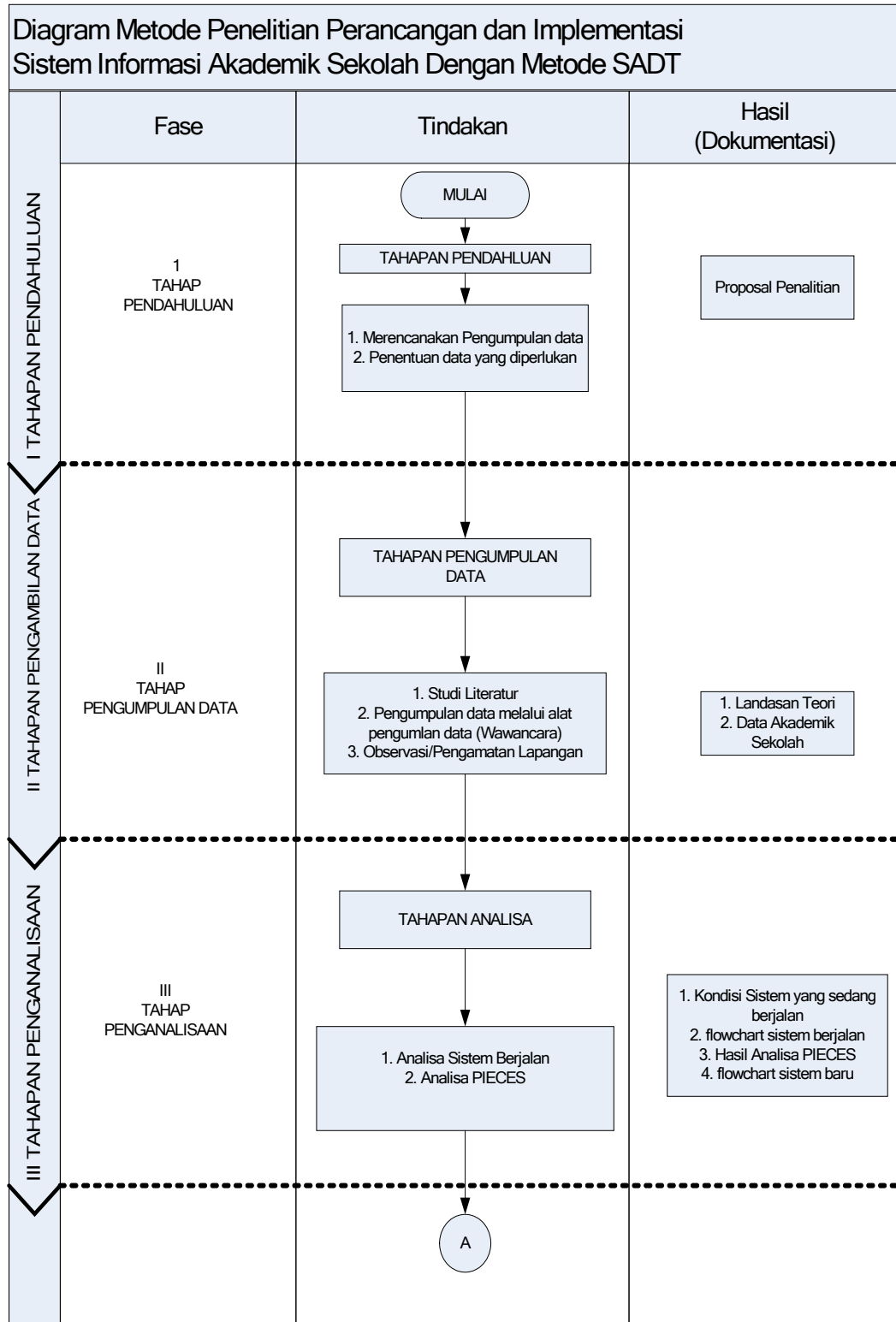
3.2.1 Perangkat Lunak (*Software*)

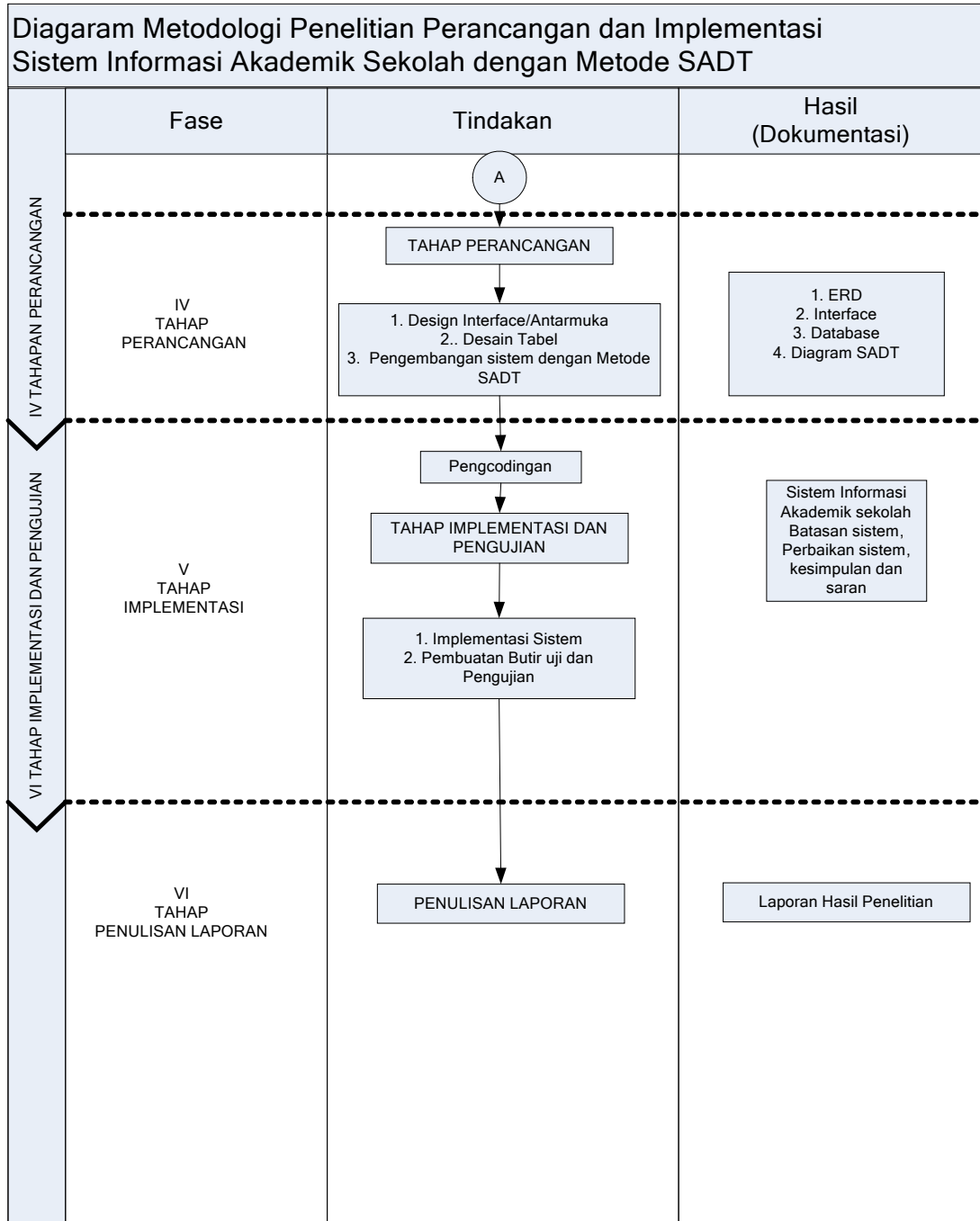
Perangkat Lunak	
Sistem Operasi	<i>Windows XP Profesional</i>
Database	<i>Microsoft Office 2003</i>
Pengolahan Data	<i>Microsoft Visio</i>
Pembuatan Program	<i>Visual basic 6.0</i>
Software pendukung	<i>Crystal Report</i>

3.2.2 Perangkat Keras (*Hardware*)

Perangkat Keras	
MotherBoard	Disesuaikan dengan Processor
Processor	Intel Pentium 4 1.7Ghz
RAM	DDR 256 MB
Harddisk	40 GB
VGA	64 MB
CD-RW	CD-RW Asus 52x32x52x
Monitor	17"
Speaker	Standard / Multimedia
Mouse	USB cable
Keyboard	PS2 Standard
Stabilizer	Standard

3.3 Diagram Alur Penelitian





Gambar 3.1 Diagram alur penelitian

3.3.1 Tahap Pendahuluan

Pada tahap Pendahuluan penulis menentukan tema permasalahan yang akan diteliti untuk mendapatkan dan menemukan permasalahan yang akan diteliti. Adapun cara melakukan studi pendahuluan adalah :

1. Melakukan Pengumpulan data yang diperlukan dalam pembuatan proposal.
2. Menentukan tema permasalahan yang akan diteliti dengan cara melakukan survei pustaka guna mendalami teori yang bersangkutan dengan tema yang dipilih.

3.3.2 Tahap Pengumpulan Data

Pada tahap pengumpulan data ini dilakukan studi literature tentang teori-teori yang berguna sebagai acuan dalam menyelesaikan masalah yaitu :

1. Konsep Dasar Sistem Informasi yang terdiri dari pengertian sistem, klasifikasi sistem, karakteristik sistem, pengertian informasi, kualitas informasi, pengertian sistem informasi, komponen sistem informasi.
2. SADT adalah singkatan dari *structured analysis and design technique*, SADT sebagai metodologi pengembangan sistem terstruktur juga menganut konsep dekomposisi, yaitu menggambarkan terlebih dahulu sistem secara utuh (*whole system*) sebagai tingkat tertinggi (*top level*) dan memecah lebih terinci.

Bersamaan dengan studi pustaka, dilakukan pengamatan lapangan mengenai sistem dan prosedur proses akademik yang terjadi pada Sekolah Menengah Pertama Negeri 32 Pekanbaru. Pengamatan ini dilakukan untuk memahami sistem akademik yang ada di Sekolah Menengah Pertama Negeri 32 Pekanbaru tersebut.

3.3.3 Tahap Analisa

Pada tahap analisa dilakukan terhadap sistem informasi akademik yang sudah diterapkan SMP N 32 Pekanbaru. Hal ini dilakukan untuk mengetahui apakah sistem

tersebut sudah dapat memenuhi kebutuhan manajemen dalam kaitannya dengan pengambilan keputusan. Analisa dilakukan untuk mengetahui kebutuhan sistem informasi Akademik pada SMP N 32 Pekanbaru dengan meneliti dari mana data berasal, bagaimana aliran data menuju sistem, bagaimana operasi sistem yang ada dan hasil akhirnya. Adapun teknik analisa yang digunakan dalam penelitian ini adalah :

1. Analisa PIECES (*performance, information, efficiency, control, economic, service*). Masalah dalam sistem informasi adalah kondisi atau situasi yang menyimpang dari sasaran sistem informasi, masalah dinyatakan dalam pertanyaan, yaitu:
 - a. apakah sistem ini dapat meningkatkan kinerja?
 - b. apakah sistem informasi ini dapat menurunkan biaya?
 - c. apakah sistem informasi ini dapat meningkatkan keamanan?
 - d. apakah sistem ini informasi ini bisa menurunkan biaya?
 - e. apakah sistem informasi ini bisa meningkatkan pelayanan?
2. Analisa kelayakan yang terdiri dari kelayakan teknis, kelayakan operasional, dan kelayakan biaya dan manfaat (*cost and benefit*). Pada analisa kelayakan ini berguna untuk menjustifikasi apakah kebutuhan sistem yang dibuat layak untuk dilanjutkan menjadi sistem atau tidak.

3.3.4 Tahap Perancangan

Pada tahap perancangan sistem informasi, dilakukan perancangan ulang dan perbaikan yang dianggap perlu setelah dilakukan analisis sistem yang ada. Adapun alat Bantu perancangan adalah :

1. *Entity Relationship Diagram* (ERD)
2. Diagram SADT

3. *Data Dictionary* (kamus data)

Tahap ini dibagi menjadi dua, yaitu :

a. Desain sistem informasi umum

Desain ini berisi *data flow diagram* sistem informasi akademik yang bertujuan menjelaskan kepada user fungsi-fungsi dari sistem informasi secara logika akan bekerja. Pada tahap ini dilakukan perbaikan-perbaikan yang dianggap perlu setelah menemukan kekurangan-kekurangan dari sistem yang sudah dianalisa. Dan selanjutnya membuat diagram SADT untuk melihat kegiatan apa-apa saja yang harus dilakukan setelah dilakukan analisa sistem yang nantinya berguna bagi pengembang sistem untuk melakukan kegiatan selanjutnya.

b. Desain Sistem Informasi Terinci

Pada tahap ini dilakukan desain sistem informasi yang lebih mendetail berdasarkan perubahan dan perbaikan yang dilakukan pada tahap desain sistem informasi global. Desain terinci merupakan desain *database* untuk mengolah data-data yang masuk. Alat perancangan yang digunakan adalah *data dictionary* dan ERD. Pada tahap ini dibahas hubungan antar tabel, *field-field*, dan *record-record* didalam *database*.

c. Pengcodingan

Pada tahap ini dilakukan pengcodingan sistem informasi akademik melalui bahasa pemrograman *Visual Basic 6.0*. Adapun yang menjadi pengcodingan yaitu seperti penyimpanan dan pencarian data siswa, data guru, pembuatan jadwal belajar-mengajar dan pengolahan nilai siswa.

3.3.5 Tahap Implementasi dan Pengujian

Setelah perancangan sistem selesai dan pengcodingan sistem informasi, maka selanjutnya dilakukan pengujian system. Ada 2 metode untuk melakukan unit testing, yaitu (Hanif Al Fatta, 2007):

1. Black Box Testing

Terfokus pada apakah unit program memenuhi kebutuhan (requitment) yang disebutkan dalam spesifikasi. Pada black box testing, cara pengujian hanya dilakukan dengan menjalankan atau mengeksekusi unit atau modul, kemudian diamati apakah hasil dari unit itu sesuai dengan proses bisnis yang diinginkan. Jika ada unit yang tidak sesuai outputnya maka untuk menyelesaikannya diteruskan pada pengujian yang kedua, yaitu white box testing.

2. White Box Testing

White box testing adalah cara pengujian dengan melihat ke dalam modul untuk meneliti kode-kode program yang ada, dan menganalisis apakah ada kesalahan atau tidak. Jika ada modul yang menghasilkan output yang tidak sesuai dengan proses bisnis yang dilakukan, maka baris-baris program, variabel dan parameter yang terlibat pada unit tersebut akan dicek satu persatu dan diperbaiki, kemudian di-*compile* ulang.

3.3.6 Tahap Pembuatan laporan

Pada tahap ini dilakukan pembuatan laporan penelitian yang berisi kesimpulan pembahasan yang menjawab pertanyaan-pertanyaan yang dikemukakan pada masalah dan tujuan yang ada di Bab I dan saran-saran baik dari dan ke pihak sekolah.

BAB IV

ANALISA SISTEM

4.1 Gambaran Umum

Pendidikan dasar merupakan jenjang pendidikan yang melandasi jenjang pendidikan menengah. Pendidikan dasar berbentuk sekolah dasar (SD) dan madrasah ibtidaiyah (MI) atau bentuk lain yang sederajat serta sekolah menengah pertama (SMP) dan madrasah tsanawiyah (MTs), atau bentuk lain yang sederajat.

Sekolah Menengah Pertama (SMP) merupakan sekolah lanjutan dari Sekolah Dasar (SD), Sekolah Menengah Pertama (SMP) merupakan lembaga pendidikan, baik dari lembaga pendidikan Pemerintah maupun swasta.

Tujuan pendidikan dasar adalah meletakkan dasar kecerdasan, pengetahuan, kepribadian, akhlak mulia, serta keterampilan untuk hidup mandiri dan mengikuti pendidikan lebih lanjut.

4.2 Profil Sekolah

Sekolah Menengah Pertama (SMP) Negeri 32 Pekanbaru pada mulanya adalah Sekolah Dasar (SD) Negeri 011,012,09 dan 037 Sukajadi. Pada Tahun 2005 SD-SD ini di ganti gedungnya dengan gedung baru, gedung baru ini menjadi SMPN 32 Pekanbaru sedang SD-SDnya dijadikan satu gedung didepan SMPN 32 Pekanbaru tsb dengan kata lain SMPN 32 Pekanbaru terletak satu komplek dengan SD-SD 011,012,09,037 Sukajadi terletak diKecamatan Sukajadi.

SMP Negeri 32 Pekanbaru ini dioperasikan penerimaan siswanya mulai pada Tahun Pelajaran 2007 / 2008, dan ditetapkan sebagai salah satu SMP Binaan Khusus oleh Walikota Pekanbaru dengan Surat Keputusan nomor : 01/KP/2007 tanggal 1 Januari 2007.

4.3 Visi dan Misi SMP Negeri 32 Pekanbaru

Perkembangan dan tantangan masa depan seperti perkembangan ilmu pengetahuan dan teknologi globalisasi yang sangat cepat, era informasi, dan berubahnya kesadaran masyarakat dan orangtua terhadap pendidikan memicu sekolah untuk merespon tantangan sekaligus peluang SMP Negeri 32 Pekanbaru memiliki citra moral yang menggambarkan profil sekolah yang diinginkan dimasa datang yang diwujudkan dalam Visi sekolah :

”MENJADIKAN SMPN 32 PEKANBARU SEBAGAI PUSAT PENGEMBANGAN IPTEK DAN IMTAQ YANG BERKUALITAS DAN MAMPU BERKOMPETISI”

4.3.1 Indikator Visi.

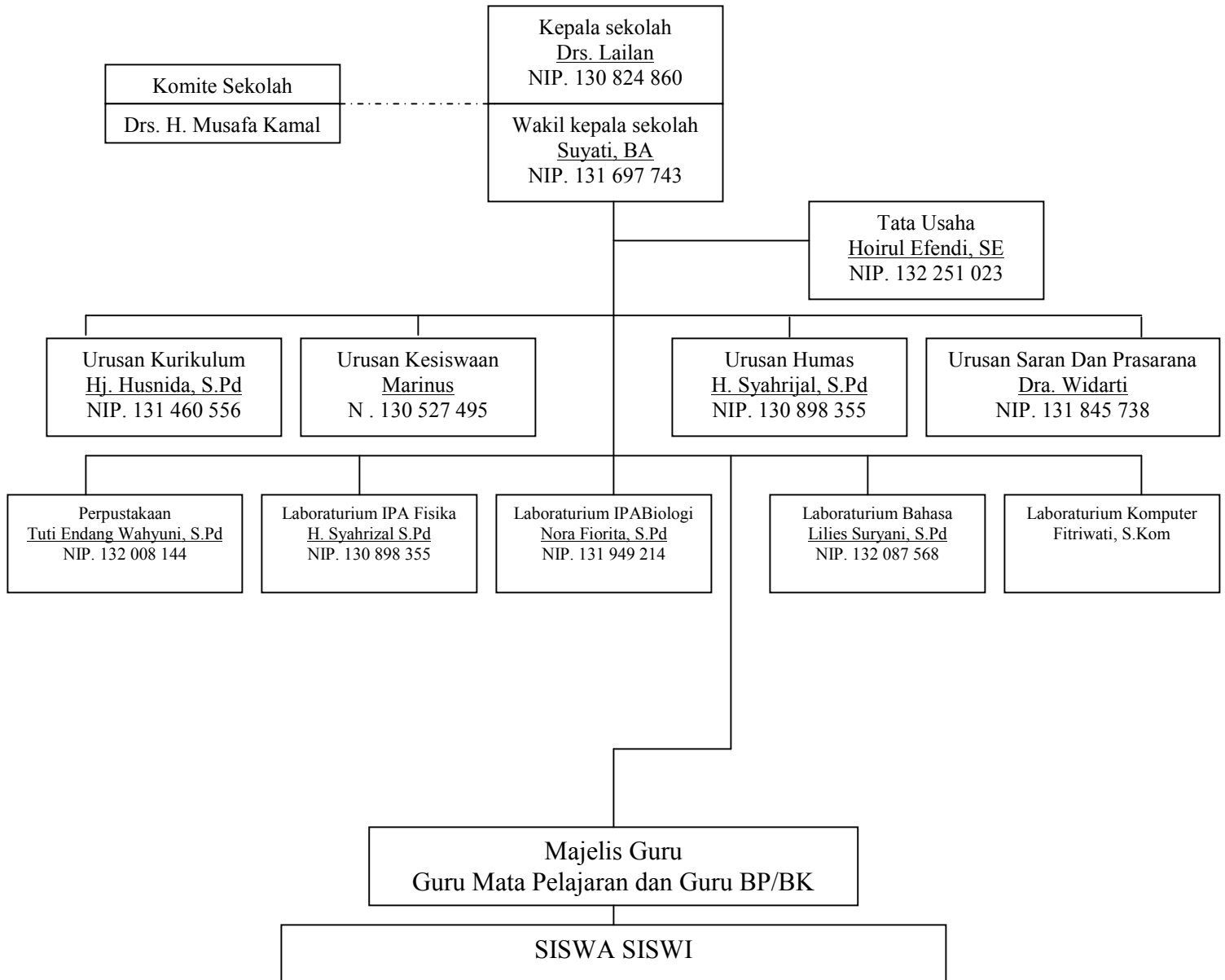
1. Terwujudnya siswa yang memiliki kecerdasan, trampil, disiplin tinggi dan berakhlak mulia.
2. Mengembangkan Teknologi berwawasan keunggulan.
3. Berprestasi dalam kegiatan pengembangan diri pada bidang olahraga dan seni.
4. Terwujudnya nuansa budaya melayu dilingkungan sekolah.
5. Terlaksananya program K3 untuk tingkat kota Pekanbaru.
6. Terwujudnya Manajemen Berbasis Sekoah (MBS).

4.3.2 Misi Sekolah.

Untuk mencapai visi sekolah maka disusun **misi** sekolah sebagai berikut :

1. Mengintensifkan pembelajaran dan bimbingan belajar
2. Mengintensifkan teknologi dalam pembelajaran
3. Menanamkan nilai disiplin dalam kehidupan warga sekolah
4. Meningkatkan kemampuan siswa dalam bidang olahraga dan seni
5. Menanamkan kesadaran melaksanakan kewajiban dalam kehidupan beragama.

4.4 Struktur Organisasi SMP N 32 Pekanbaru

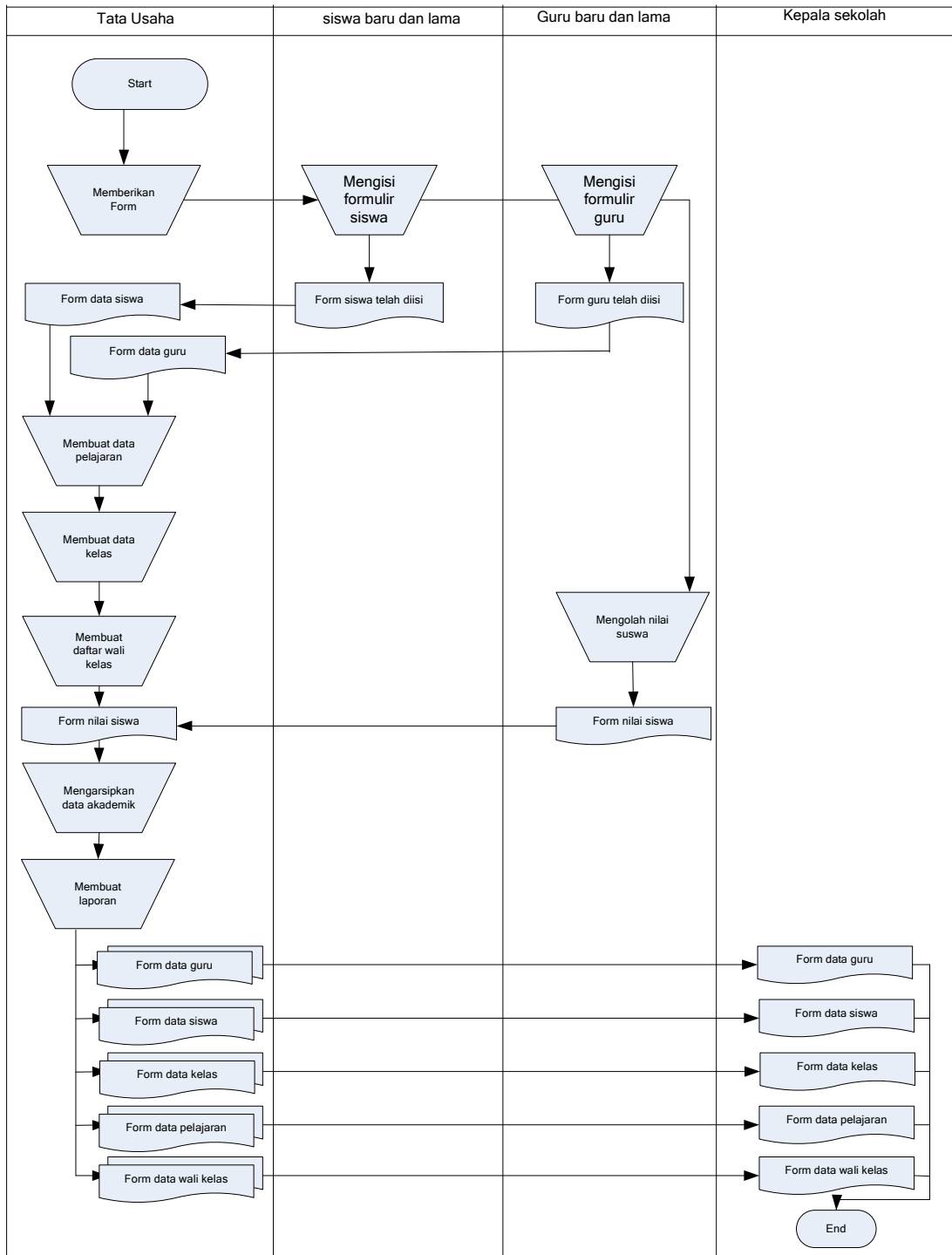


4.5 Analisa Sistem Berjalan

Sistem akademik yang sedang berjalan pada Sekolah Menengah Pertama Negeri 32 Pekanbaru (SMP N 32 Pekanbaru) ini merupakan sistem akademik yang sifatnya masih manual, artinya semua data, baik itu data siswa, data guru, data nilai siswa disimpan disuatu buku besar biodata siswa, biodata guru yang media penyimpanannya kurang efektif karena ketidakadaannya sistem database akademik. Penjelasan sistem yang berjalan dapat diuraikan dibawah ini :

1. Setiap tahun penerimaan siswa baru SMP N 32 Pekanbaru yang mendaftar dilakukan secara manual. Hal ini tidak efisien setiap pendaftar memerlukan waktu yang cepat.
2. Penerimaan siswa baru semuanya dilaporkan kepada kepala sekolah.
3. Dan setiap bulannya laporan data jumlah siswa keseluruhannya dilaporkan kepada kepala sekolah.
4. Dalam hal pembuatan laporan baik itu daftar siswa, daftar guru dilakukan dibuku besar biodata siswa dan biodata guru.
5. Ketidakadaannya database akademik khususnya yang mengolah data siswa dan data guru yang mengajar sehingga dalam pembuatan laporan dan pencarian data harus memakan waktu yang begitu lama, karena harus membuka arsip demi arsip.

Dapat dilihat pada flowchart dibawah ini :



Gambar 4.1 *Flowchart system lama*

Seperti yang tergambar pada flowchart diatas ini, bagian admin/Tata usaha (TU) memberikan formulir kepada guru dan siswa baik guru yang baru maupun guru yang lama begitu juga dengan siswa, baik itu siswa lama maupun siswa yang baru. Dimana formulir tersebut diisi oleh guru dan siswa, setelah guru dan siswa mengisi data formulir tersebut, lalu guru dan siswa yang bersangkutan memberikan formulir yang telah diisi kepada bagian admin/TU sekolah, setelah itu bagian admin/TU menyimpan data-data tersebut kedalam pengarsipan sekolah. Apabila guru ataupun siswa yang ingin melihat datanya untuk dirubah, maka bagian admin/TU akan mencari di arsip sekolah yang telah tersimpan dilemari sekolah. Pencarian arsip ini membutuhkan waktu yang cukup lama, karena harus dicari satu persatu secara manual. setelah dapat data guru dan data siswa yang bersangkutan maka dapat merubahnya yang baru. Seorang admin/TU berkewajiban untuk memberikan laporan data guru dan data siswa kepada kepala sekolah, dimana data tersebut didapat dari arsip guru dan siswa yang disimpan disuatu lemari sekolah, yang mana data siswa maupun data guru masih terdapat data yang ganda. Dan tidak akuratnya data yang yang diterima kepala sekolah seperti data guru kelas yang mengajar dan data nilai siswa yang tidak akurat.

4.5.1 Identifikasi Masalah

Berdasarkan pengamatan yang dilakukan di SMP N 32 Pekanbaru karena sistem pengolahan database akademik yang dipakai masih menggunakan cara manual (non komputerisasi), maka kendala-kendala yang dihadapi adalah :

1. Kurang akuratnya data dan informasi yang diperoleh.
2. Selalu terjadi keterlambatan informasi dari data yang diinginkan.
3. Memerlukan waktu yang lama dalam pengerjaan ketika mengolah data tersebut.
4. Sering adanya kesalahan penulisan dan perhitungan database siswa dan guru sehingga informasi yang ada tidak sesuai

5. Dalam memperbaiki kesalahan waktu yang lama.

4.5.2 Identifikasi Personil Kunci B

Personil kunci pada suatu akademik sekolah SMP N 32 Pekanbaru yang dapat dilihat pada tabel 4.1 di bawah ini. Pada identifikasi personil yang dianalisis adalah nama personil, bagian, jabatan dan tugas yang dilakukan

4.5.3 Observasi Waktu Pekerjaan C

Observasi waktu pekerjaan yaitu menganalisa waktu yang dibutuhkan dalam mengerjakan beberapa data, yang terdiri dari Tanggal Observasi, Jam observasi, Waktu untuk mengerjakan/menit, Banyaknya data yang dikerjakan, Total dari waktu mengerjakan dan rata-rata waktu yang kerjakan.

4.5.4 Observasi Keandalan D

Observasi keandalan merupakan banyaknya kesalahan-kesalahan yang dilakukan dalam suatu kegiatan dibawah ini merupakan tabel observasi keandalan yang terdiri dari tanggal observasi, jam observasi, jumlah kegiatan tanpa kesalahan, jumlah kegiatan terjadi kesalahan, total dan kesalahan dalam persen (%).

4.5.5 Analisis Teknologi E

Pada analisis teknologi yang dianalisis hanya pada personil untuk peralatan dan perlengkapan dianalisis pada perancangan sistem yang baru. Penanganan permintaan data siswa dan data guru, proses evaluasi data siswa dan data guru proses pembuatan dokumen akademik dan proses pembuatan laporan.

4.5.6 Analisis Kebutuhan Informasi F

Analisis kebutuhan informasi yaitu menyediakan akan informasi yang akan dibutuhkan pada akademik SMP N 32 Pekanbaru seperti kebutuhan akan data guru, data siswa, data nilai siswa, data wali kelas, dan jadwal pelajaran

4.5.7 Analisis Distribusi Pekerjaan G

Analisis distribusi pekerjaan yaitu beban dari masing-masing personil dalam menangani kegiatan yang sama. Dengan demikian dapat ditentukan personil mana yang masih dapat diberikan tambahan beban dan personil mana yang harus dikurangi bebannya untuk dialihkan ke personil lain yang masih kurang bebannya.

4.5.8 Analisis Pengukuran Pekerjaan H

Dibawah ini merupakan dari analisis pengukuran pekerjaan dengan waktu rata-rata yang terjadi dan waktu standar untuk melakukan suatu kegiatan. Waktu standar ini merupakan waktu efektif yang seharusnya dilakukan dan ditentukan dengan cara studi waktu dan gerak

4.5.9 Analisis Keandalan I

Analisis keandalan menunjukkan banyaknya kesalahan-kesalahan yang dilakukan dalam suatu kegiatan. Semakin andal semakin sedikit kesalahan yang dilakukan dibawah ini merupakan tabel dari analisis keandalan pada akademik SMP N 32 Pekanbaru.

4.6 Analisa PIECES

Sistem yang baru diharapkan ada peningkatan-peningkatan dari sistem yang baru, peningkatan-peningkatan itu berhubungan dengan PIECES yang merupakan singkatan dari *Performance* (kinerja), *Information* (informasi), *Economy* (ekonomis), *Control* (pengendalian), *Efficiency* (efisiensi) dan *Services* (pelayanan):

Table 4.1 Analisa PIECES

Jenis Analisis	Kelemahan Sistem Lama	Sistem Yang Diajukan
<i>Performance</i> (Kinerja)	- Lambatnya kinerja dalam mengolah data Akademik baik itu mengolah data siswa, data guru, data nilai siswa dan data akademik lainnya	- Dengan sistem yang buat dalam mengolah data akademik secara otomatis baik itu mengolah data guru, data siswa maupun data

	<ul style="list-style-type: none"> - Membutuhkan waktu dalam pencarian data akademik baik itu data siswa, data guru maupun data akademik lainnya. - Proses penyimpan yang kurang efektif, sehingga dapat terjadi duplikasi data. 	<ul style="list-style-type: none"> - akademik lainnya yang ada disistem. - Pencarian data lebih mudah karena dengan adanya sistem yang melakukan pencarian otomatis. - Penyimpanan data lebih terjamin dan efektif.
Information (Informasi)	<ul style="list-style-type: none"> - Informasi yang diberikan berlangsung lama. - Adanya kesalahan dalam pemberian informasi seperti duplikasi data dan salah pengetikan. - Informasi yang diberikan kurang akurat. 	<ul style="list-style-type: none"> - Dengan ada sistem, informasi yang diberikan berlangsung cepat - Kesalahan dalam pengetikan dapat diminisir. - Informasi yang diberikan akurat dan efektif..
Economic (Ekonomi)	<ul style="list-style-type: none"> - Dalam jangka yang panjang biaya yang akan dibutuhkan akan cukup besar karena harus membutuhkan biaya pada saat penerimaan siswa baru untuk membeli kertas, - Menggaji pegawai honorer, begitu halnya pada pemrosesan data siswa dan data guru. 	<ul style="list-style-type: none"> - Dalam jangka pendek, biaya yang dibutuhkan akan cukup besar, tetapi untuk jangka panjang lebih sedikit karena hanya mengeluarkan biaya perawatan komputer. - Dapat dikurangi personil karena pemrosesan data yang otomatis
Control (Pengendalian)	<ul style="list-style-type: none"> - Sistem Akademik secara manual akan sulit melakukan control karena pemrosesan data dilakukan oleh manusia. 	<ul style="list-style-type: none"> - Sistem yang berbasis komputer akan memudahkan kontrol sehingga kemungkinan terjadi kesalahan dapat ditekan.
Efficiency (Efisiensi)	<ul style="list-style-type: none"> - Sistem Akademik secara manual kurang efisien karena melakukan dokumentasi secara manual. 	<ul style="list-style-type: none"> - Sistem berbasis komputer lebih efisien karena pendokumentasian data secara otomatis.
Service (Pelayanan)	<ul style="list-style-type: none"> - Pelayanan pada kepala sekolah dan guru pegawai akan memakan banyak waktu karena harus menunggu pemrosesan data. 	<ul style="list-style-type: none"> - Pelayanan kepada kepala sekolah dan para guru pegawai akan lebih cepat karena pemrosesan dan pengecekan data dilakukan dengan komputer.

4.7 Studi Kelayakan Sistem

Tidak semua sistem didefinisikan pada tahapan analisa kebutuhan sistem yang layak untuk dikembangkan pada sistem informasi. Harus ada mekanisme untuk menjastifikasi apakah kebutuhan sistem yang dibuat layak untuk dilampirkan menjadi sistem atau tidak. Tahapan ini akan dituangkan pada analisa kelayakan.

4.7.1 Kelayakan Teknik

Untuk penerapan sistem baru di organisasi, diperlukan infrastruktur yang cukup baik dari segi teknis antara lain, *Personal Computer* dan aplikasi program database yang nantinya digunakan untuk proses instalasi *software* yang akan diterapkan. Antarmuka (*interface*) merupakan media yang yang menghubungkan user sebagai pengguna dengan sistem sehingga kenyamanan dalam menggunakan dan kemudahan merupakan nilai yang harus diperhatikan. Dalam sistem ini warna dasar yang dipakai adalah biru dan tombol yang digunakan tidak terlalu banyak, hal ini dilakukan untuk kemudahan pengguna dan pengehematan ruang, alat *input* atau *form* yang ada dalam aplikasi ini dapat dengan mudah dipelajari dan dimengerti karena telah disesuaikan dengan kebutuhan pengguna (pihak admin tata usaha sekolah)

1.7.2 Kelayakan Operasional

Untuk operasional penggunaan sistem, sumber daya yang dibutuhkan harus memiliki pengetahuan yang cukup mengenai teknologi informasi dan administrasi akademik di sekolah, karena data yang ada pada sistem informasi yang dibuat berhubungan erat dengan sistem akademik yang berjalan. Pengguna dalam hal ini pegawai tata usaha yang telah mampu mengoperasikan teknologi computer seperti office sehingga untuk dapat mengoperasikan sistem baru tidak mengalami kesulitan, dengan demikian untuk kelayakan operasional seluruh personil memenuhi kelayakan.

1.7.3 Kelayakan Hukum

Kelayakan hukum, Sistem informasi yang akan dibangun tidak menyimpang dari undang-undang atau peraturan yang ada di perusahaan dan pemerintah. Kelayakan hukum erat kaitannya dengan legalisasi sistem yang digunakan. Oleh sebab itu perusahaan diharuskan membeli *software* sistem operasi seperti *windows XP*, *Microsoft visual basic 6.0*, *crystal report 10* dan *microsoft office XP* yang berlisensi dari perusahaan *microsoft* agar kelayakan hukum terpenuhi.

Melihat dari ketersediaan infrastruktur dan hasil analisis secara teknis, operasional dan hukum penyesuaian yang akurat dengan kebutuhan dan tingkat ketersediaan yang ada pada organisasi, maka sistem ini siap diimplementasikan.

1.7.4 Kelayakan biaya dan manfaat (*Cost And Benefit Ratio*) pada Sistem Yang Diusulkan

Untuk melakukan analisa biaya dan manfaat diperlukan dua komponen, yaitu komponen biaya dan komponen manfaat

a. Biaya Pengadaan

Untuk membangun sebuah sistem informasi ini sangat diperlukan sumber daya manusia atau pemakai yang mampu menjalankan sistem ini dan alat serta dana untuk membangun sistem. Beberapa hal yang dibutuhkan untuk membangun sistem ini, antara lain:

1. Pengguna dalam hal ini pegawai bagian Tata Usaha (TU) yang selalu administrasi sekolah adalah manusia yang berperan penting dalam menjalankan sistem ini. Untuk itu perlu diadakan pelatihan terhadap pemakai yang akan menggunakan sistem ini nantinya. Yaitu pegawai TU yang berperan melakukan pengelolaan semua data yang berhubungan dengan sistem akademik ini.

2. Perangkat Lunak

Perangkat lunak (*software*) yang dibutuhkan adalah :

Tabel 4.2 rincian biaya perangkat lunak

No	Jenis	Harga
	Sistem Operasi Windows XP Profesional	Rp 2.000.000
	Visual Basic 6.0	Rp 1.000.000
	MS Office XP	Rp 850.000
	Crystal Report	Rp 7.500.000
	Free BSD	-
Total		Rp 4.450.000

3. Perangkat Keras

Perangkat keras (*hardware*) yang dibutuhkan adalah :

Tabel 4.3 Rincian biaya perangkat keras

No	Jenis	Jumlah	Harga satuan	Total
	PC Server 1 Paket	1 Bh	Rp 3.500.000	Rp 3.500.000
	Printer	1 Bh	Rp 800.000	Rp 800.000
	Kabel + Konektor		Rp 200.000	Rp 200.000
			Rp 4.500.000	Rp 4.500.000

Sumber CV. Paragon Komputer

Biaya yang berhubungan dengan pengembangan sistem informasi dapat diklasifikasikan kedalam 4 kategori utama yaitu :

1. Biaya Pengadaan (*Procurement Sets*), yaitu biaya pembelian *hardware* dan *software*, biaya ini digunakan pada awal pembuatan sistem, sebelum sistem dioperasikan.
2. Biaya Persiapan Operasi (*Start-Up Cost*), yaitu biaya pembuatan perangkat lunak sistem yang terdiri dari biaya *system analyst* dan biaya *programming*.
3. Biaya Operasi (*Ongoing Cost*) dan biaya perawatan (*maintenance cost*), yaitu biaya yang dikeluarkan untuk menjalankan sistem yang terdiri dari biaya perawatan perangkat keras dan pemeliharaan sistem.

Manfaat yang didapat dari sistem informasi dapat diklasifikasikan sebagai berikut :

1. Keuntungan tak berwujud (*tangible benefits*), adalah keuntungan yang berupa penghematan atau peningkatan didalam organisasi instansi yang dapat diukur secara kuantitas dalam bentuk satuan nilai uang. Keuntungan berwujud antara lain :
 - a. Pengurangan biaya operasional instansi
 - b. Pengurangan kesalahan proses
 - c. Peningkatan pelayanan akademik
2. Keuntungan tak berwujud (*intangibile benefits*), adalah keuntungan yang sulit atau tidak mungkin diukur dalam bentuk satuan uang. keuntungan tersebut antara lain :
 - a. Peningkatan kinerja administrasi sekolah
 - b. Peningkatan dalam pembuatan laporan

Berikut adalah rincian biaya dan manfaat dari sistem yang telah dianalisa :

Tabel 4.4 rincian biaya dan mafaat

	Rincian Biaya dan Manfaat	Tahun 0	Tahun 1	Tahun 2	Tahun 3
1	BIAYA – BIAYA				
	1. biaya pengadaan (<i>procurement cost</i>)				
	a. biaya pembelian perangkat keras (1 unit PC+Printer)	4.500.000			
	b. biaya instalasi perangkat keras	650.000			
	c. biaya ruangan untuk perangkat keras	1.000.000			
	d. biaya software	4.450.000			
	Total biaya pengadaan	11.100.000			
	2. biaya persiapan operasi (<i>start-up cost</i>)				
	a. biaya pembuatan perangkat lunak sistem				
	- biaya sistem analist (analisa dan perancangan sistem) dengan lama pengerjaan 1 (satu) bulan	3.000.000			
	- biaya programming (membuat program) dengan lama pengerjaan 1 (satu) bulan	1.500.000			
	b. biaya masa pemeliharaan sistem 1 Tahun	1.000.000			

	Total biaya persiapan operasi	5.500.000			
	3.biaya operasi dan perawatan				
	a. biaya teknisi	2.500.000	2.000.000	2.000.000	2.000.000
	b.biaya overhead / operasional kantor				
	- penggunaan telepon	350.000	350.000	350.000	350.000
	- penggunaan listrik	300.000	300.000	300.000	300.000
	c. biaya perawatan perangkat keras (reparasi, service)	2.000.000	1.500.000	1.500.000	1.500.000
	Total biaya operasi dan perawatan	5.150.000	4.150.000	4.150.000	4.150.000
	Total biaya-biaya	21.750.000	4.150.000	4.150.000	4.150.000
2	MANFAAT-MANFAAT				
	1. keuntungan berwujud				
	a. pengurangan-pengurangan biaya operasional		3.500.000	3.500.000	3.500.000
	b. pengurangan-pengurangan kesalahan proses		2.500.000	2.500.000	2.500.000
	c. Peningkatan informasi		2.000.000	2.000.000	2.000.000
	Total keuntungan berwujud		7.500.000	7.500.000	7.500.000
	2. keuntungan tak berwujud				
	a. Peningkatan kinerja pegawai		3.000.000	3.500.000	3.500.000
	b. peningkatan suasana kerja		1.500.000	2.000.000	2.000.000
	c. peningkatan kualitas SDM		3.500.000	3.500.000	3.500.000
	d. Peningkatan citra organisasi		2.000.000	2.000.000	2.000.000
	Total keuntungan tak berwujud		10.000.000	11.000.000	11.000.000
	Total manfaat-manfaat		17.500.000	18.500.000	18.500.000
	Selisih total dan biaya	21.750.000	13.350.000	14.350.000	14.350.000

Penjelasan dari biaya diatas adalah sebagai berikut:

1. Biaya pengadaan (PC, Printer, Instalasi jaringan) diperoleh dari evaluasi harga *hardware* komputer sekarang (Agustus 2009) yang ada ditoko supply komputer Pekanbaru yaitu pada CV. Paragon Komputer.
2. Biaya persiapan operasi (*system analist, programmer* dan perawatan) diperoleh dari evaluasi gaji bulanan rata-rata yang diperoleh oleh praktisi IT diperusahaan khususnya di Riau.

3. Biaya operasi dan perawatan (teknisi, *over head*, perawatan PC) diperoleh dari informasi instansi tempat dilakukan penelitian.
4. Manfaat keuntungan berwujud dan tidak berwujud diperoleh dari evaluasi data Akademik di instansi tempat dilakukan penelitian serta didukung dengan buku “*Analisa dan Perancangan Sistem Informasi: untuk keunggulan bersaing perusahaan dan organisasi modern*”, karangan Hanif Al Fatta.

Metode analisis biaya dan mafaat adalah sebagai berikut:

1. *Payback Periode*

Metode ini digunakan untuk menilai proyek investasi dengan dasar lamanya investasi dapat tertutup dengan aliran-aliran kas masuk. Penilaian kelayakan untuk Payback periode

Biaya tahun 0 : 21.750.000

Proceed tahun I : (13.350.000)

Sisa tahun I : 8.400.000

Proceed tahun II : (14.350.000)

Sisa tahun II : 5.950.000

$$\begin{aligned}
 \text{Payback periode} &= 2 + (\text{sisa tahun / proceed tahun 3}) \\
 &= 2 + (5.950.000/14.350.000) \\
 &= 2 + 0.41 \\
 &= 2.41
 \end{aligned}$$

Jadi pengembalian modal akan diterima pada durasi 2 tahun , karena nilai ini lebih kecil dari 3 tahun maka proyek akademik sekolah dinyatakan layak.

2. *Return On Investment*

Metode pengembalian informasi digunakan untuk mengukur persentase manfaat yang dihasilkan proek dibandingkan dengan biaya yang dikeluarkan. Adapun ROI dari proyek adalah sebagai berikut:

Biaya

Biaya tahun 0 : 21.750.000

Biaya tahun I : 4.150.000

Biaya tahun II	: 4.150.000
Biaya tahun III	: 4.150.000
Total biaya	: 34.200.000
Manfaat	
Manfaat tahun 0	: 0
Manfaat tahun I	: 13.350.000
Manfaat tahun II	: 14.350.000
Manfaat tahun III	: 14.350.000
Total manfaat	: 42.050.000

$$\begin{aligned}
 ROI &= \frac{totalmanfaat - totalbiaya}{totalbiaya} \times 100\% \\
 &= \frac{42.050.000 - 34.200.000}{34.200.000} \times 100\% \\
 &= \frac{7.850.000}{34.200.000} \times 100\% \\
 &= 22,95\%
 \end{aligned}$$

Karena nilai ROI diatas 0 maka proyek dinyatakan layak.

3. *Net Present Value*

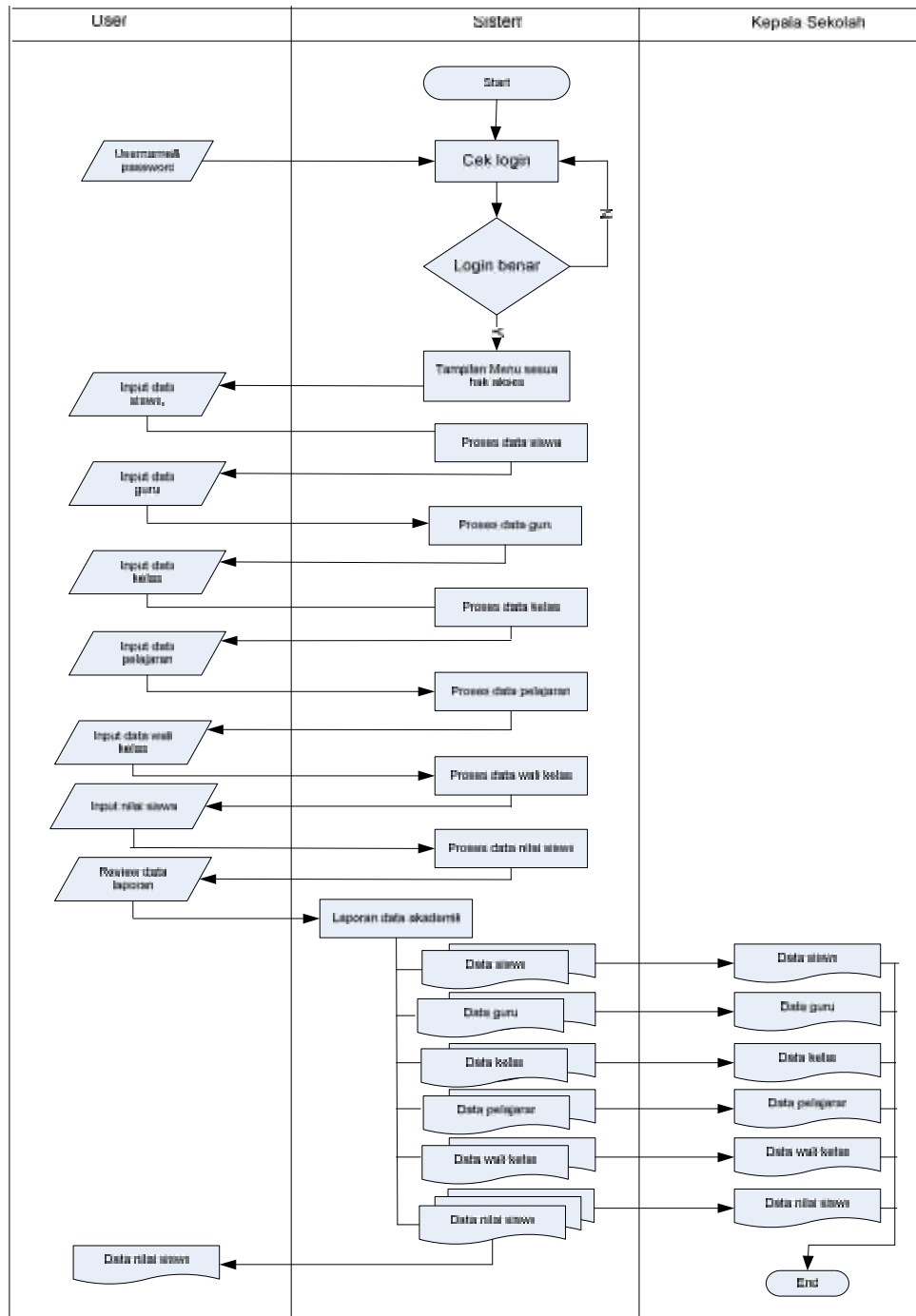
Net Present Value (NPV) dihitung dengan suku bunga diskonto sebesar 10%

NPV nilai proyek

$$\begin{aligned}
 NPV &= -Nilai_{proyek} + \frac{proceed1}{(1+0.1)^1} + \frac{proceed2}{(1+0.1)^2} + \frac{proceed3}{(1+0.1)^3} \\
 NPV &= -21.750.000 + \frac{13.350.000}{(1+0.1)^1} + \frac{14.350.000}{(1+0.1)^2} + \frac{14.350.000}{(1+0.1)^3} \\
 &= -21.750.000 + \frac{16.153.500 + 15.785.000 + 14.350.000}{1.331} \\
 &= 24.538.500
 \end{aligned}$$

Di dapat nilai NPV diatas 0, berarti proyek dinyatakan layak.

4.7.5 Flowchart sistem baru



Gambar 4.2 Flowchart sistem

Dari *flowchart* diatas dapat diketahui bagaimana sistem akan digunakan. (*start*) merupakan sistem mulai akan dijalankan, setelah itu akan tampil menu login. Apabila login berhasil maka akan tampil beberapa menu yang ada pada sistem. Menu input data digunakan untuk memasukan data, baik itu data siswa, guru, jadwal pelajaran, wali kelas dan nilai. Proses laporan digunakan untuk mencari beberapa data yang diinginkan oleh *user* sesuai dengan kriteria yang di inginkan dengan menginputkan jenis data yang diinginkan maka sistem akan menampilkan jenis data yang untuk dilaporkan seperti data siswa, data guru, data kelas, data pelajaran, data nilai siswa. Bagian admin akan memberikan info kepada kepala sekolah berdasarkan apa yang dibutuhkan kepala sekolah. Dapat diketahui bahwa *user* disini bisa sebagai admin yaitu bagian tata usaha maupun sebagai *user* biasa yaitu guru pendidik.

BAB V

PERANCANGAN SISTEM

5.1 Perancangan Sistem informasi global

Tahap ini memberikan gambaran secara umum tentang identifikasi kebutuhan informasi data. Tahap ini dipergunakan untuk merancang sistem secara garis besar.

5.1.1 Model Sistem

Model ini dirumuskan sebagai fungsi yang menggambarkan hubungan antar objek-objek yang berperan dalam proses sistem peringatan dini pengendalian persediaan stok dalam sistem ini.

Sistem dirancang dan dikembangkan menggunakan bahasa pemrograman *Visual Basic* berbasis desktop, dengan pengguna yang menggunakan sistem ini terdiri dari dua entitas yaitu bagian admin/Tata Usaha dan guru. Dalam aplikasi yang dibangun form login terdapat dua akses user dimana aplikasi dapat berjalan dalam satu PC atau dalam jaringan 2 PC. Proses untuk masing-masing pengguna tersebut adalah:

1. Admin/Tata Usaha, untuk memfasilitasi *entry* data akademik yaitu data login, data siswa, data guru, data kelas, data pelajaran, data wali kelas, data nilai siswa dan dapat melakukan pengubahan data siswa, data guru, data kelas, data wali kelas dan data pelajaran berdasarkan kebutuhan akademik. Menampilkan data laporan yang akan dicetak.
2. Guru, untuk memfasilitasi *entry* data Nilai siswa, guru dapat melihat data laporan.

5.1.2 Arsitektur Model Sistem

Bentuk arsitektur dari sistem dapat dimodelkan sebagai sebuah perpindahan informasi dengan menggunakan arsitektur *input-pemrosesan-output*.

1. Masukan

a. Admin (bagian tata usaha sekolah)

Melakukan pengelolaan input data login, data siswa, data guru, data mata pelajaran, data kelas, dan data wali kelas, admin bisa juga menginputkan nilai siswa. Penghapusan data siswa, data guru, data wali kelas, data kelas

b. Guru

Melakukan penginputkan data nilai siswa dan melakukan pengolahan data nilai siswa.

2. Proses

Proses yang dilakukan oleh sistem ini adalah:

- a. Proses pencarian data siswa, data guru, data wali kelas,
- b. Proses penjumlahan data siswa, data guru, data wali kelas/
- c. Proses pengolahan nilai siswa
- d. Proses pencetakan laporan berupa data siswa, data guru, data pelajaran, data kelas, data wali kelas dan data nilai siswa.

3. Antar muka pengguna

Pemrosesan ini akan diperoleh oleh admin dan user sistem ketika menggunakan sistem ini adalah:

a. Admin (bagian tata usaha)

- 1) Data siswa, yaitu: Menampilkan data siswa yang telah diinputkan kedalam sistem dan cari data siswa.
- 2) Data guru, yaitu: Menampilkan guru apotek yang telah diinputkan kedalam sistem dan cari data guru.
- 3) Data mata pelajaran, yaitu: Menampilkan data mata pelajaran yang telah diinputkan kedalam sistem dan cari data pelajaran.
- 4) Data *Login*, yaitu: Menampilkan data-data login untuk admin dan user.
- 5) Data kelas yaitu: Menampilkan data kelas dan cari data kelas

- 6) Data wali kelas yaitu menampilkan data wali kelas yang diinputkan dikedalam sistem dan cari data wali kelas.
- 7) Data nilai siswa, yaitu menampilkan data nilai siswa yang diinputkan kedalam sistem.
- 8) Data laporan, yaitu: menampilkan dan mencetak laporan yang terdiri dari laporan siswa, data guru, data mata pelajaran, data kelas, data wali kelas, data nilai siswa dan data laporan.

b. *User* (Guru)

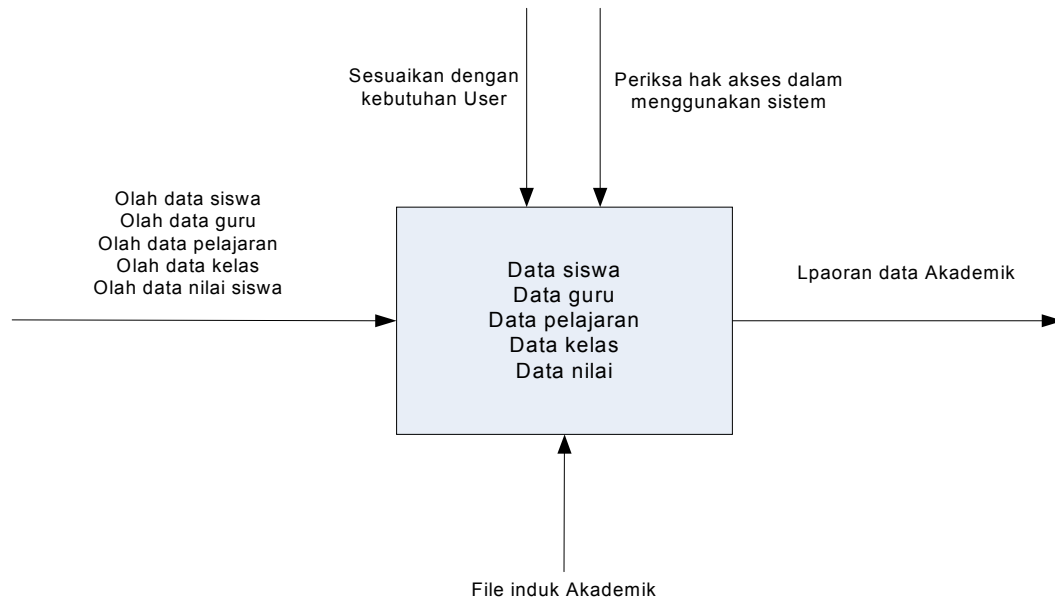
- 1) Data nilai siswa, yaitu: Menampilkan data nilai siswa yang telah diinputkan kedalam sistem dan dapat melihat data laporan

4. Keluaran

Hasil *output* yang diperoleh adalah laporan data akademik sekolah berupa, data siswa, data guru, data pelajaran, data kelas, data wali kelas, data nilai siswa yang siap dicetak ke printer.

5.1.3 Diagram Data SADT

Diagram data (data diagrams) di SADT juga menggunakan symbol kotak dan panah. Symbol kotak menunjukkan data dan symbol panah menunjukkan kegiatan yang berhubungan dengan data tersebut.

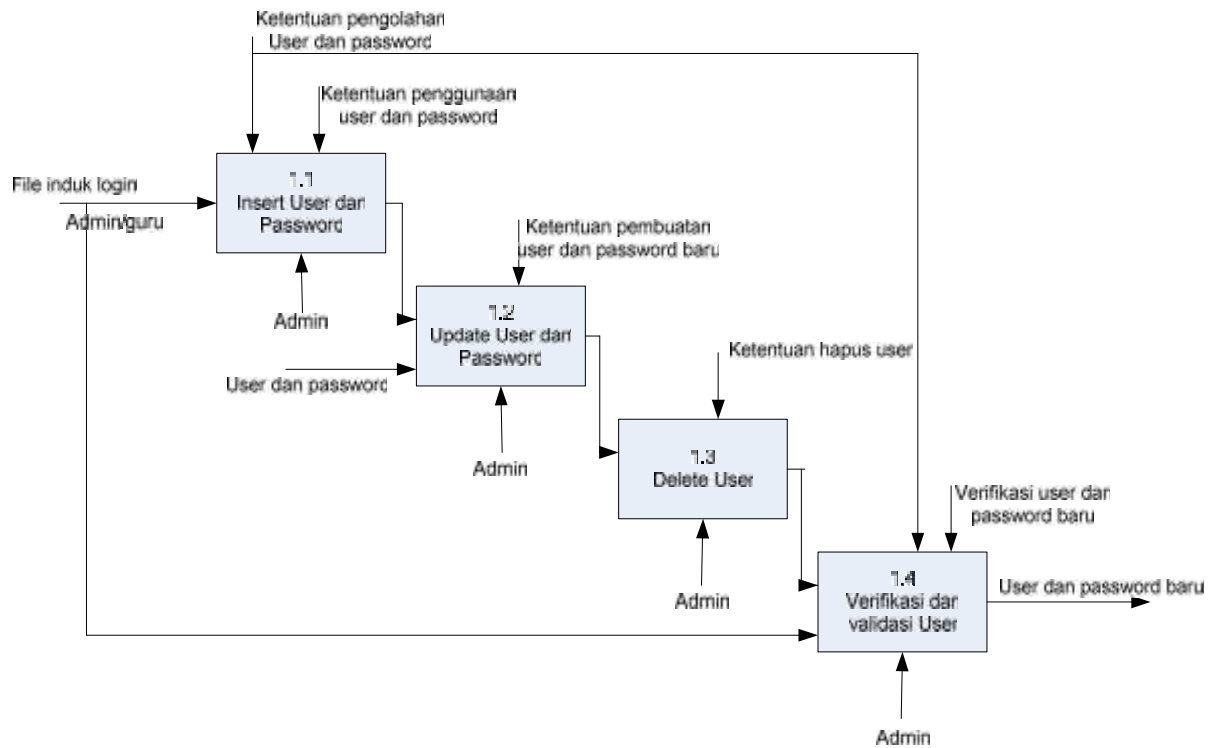


Gambar 5.1 Diagram Data SADT

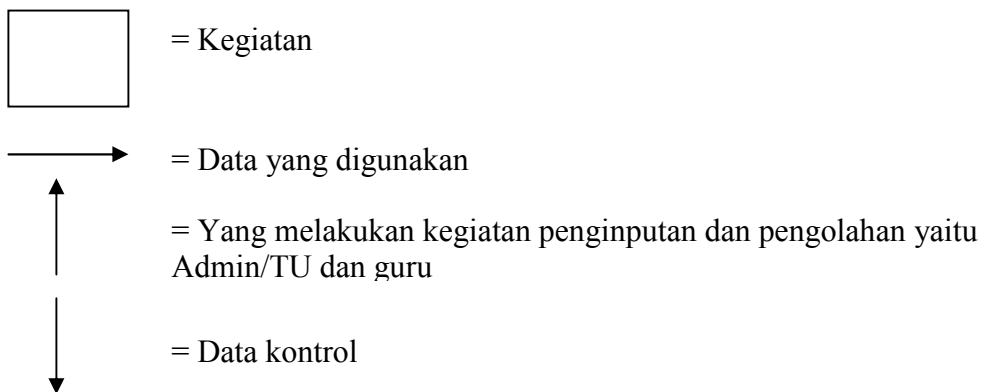
5.1.4 Diagram Kegiatan SADT

Diagram kegiatan (*activity diagrams*) menunjukkan kegiatan dilakukan di sistem. Di diagram kegiatan, simbol kotak menunjukkan kegiatannya dan simbol panah menunjukkan data yang digunakan atau dihasilkan oleh kegiatan bersangkutan, data kontrol atau dukungan mekanisme.

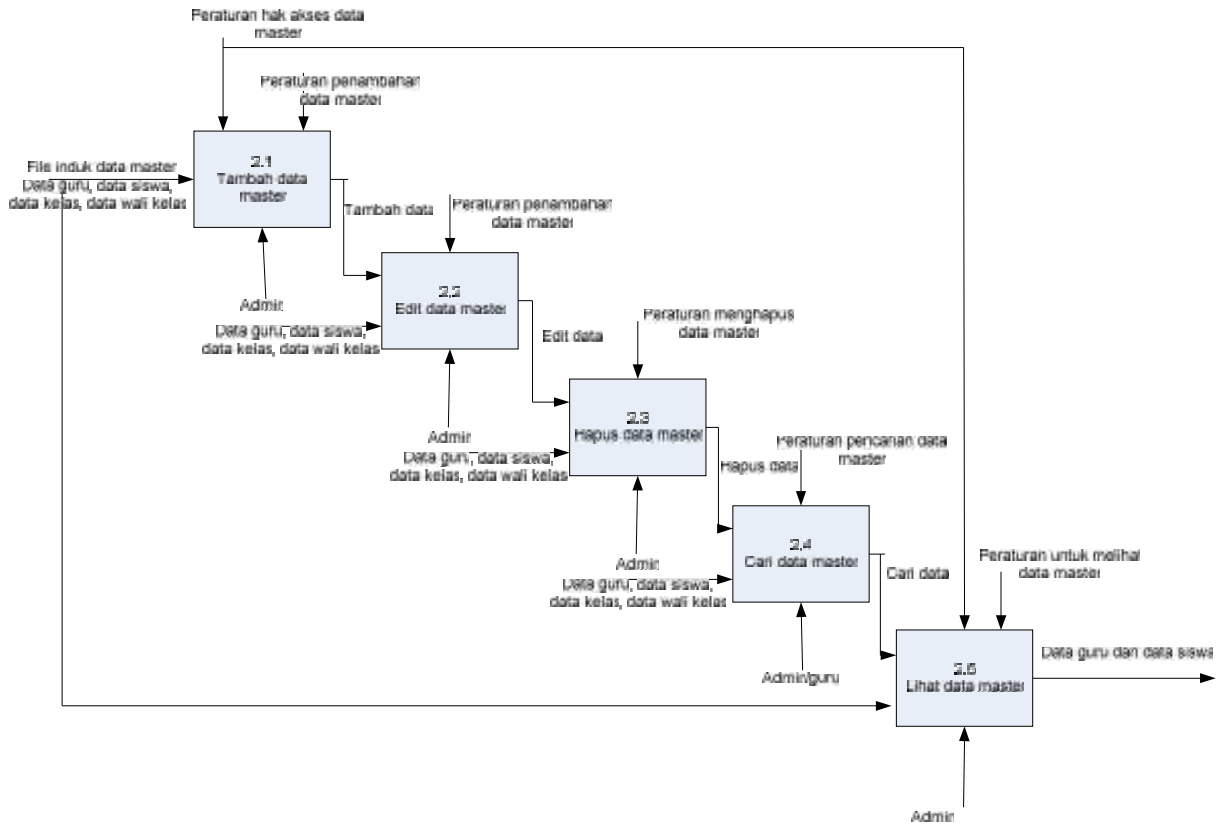
5.1.5 Diagram kegiatan SADT level 1 proses 1



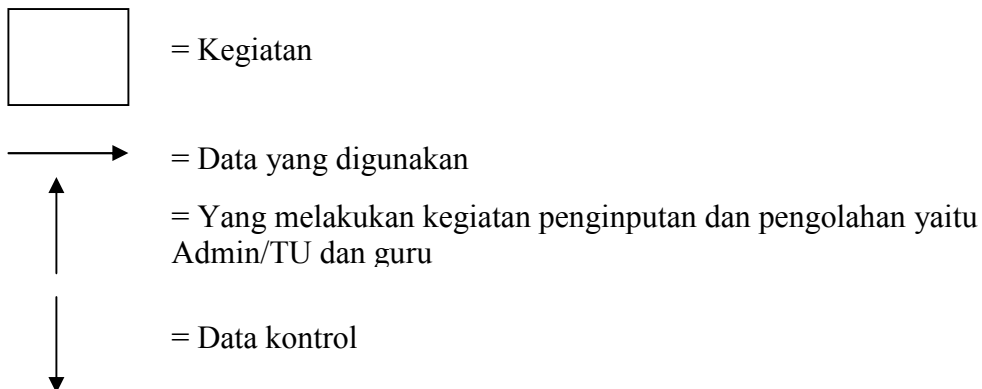
Gambar 5.3 diagram kegiatan SADT Akademik Sekolah level 1 proses 1



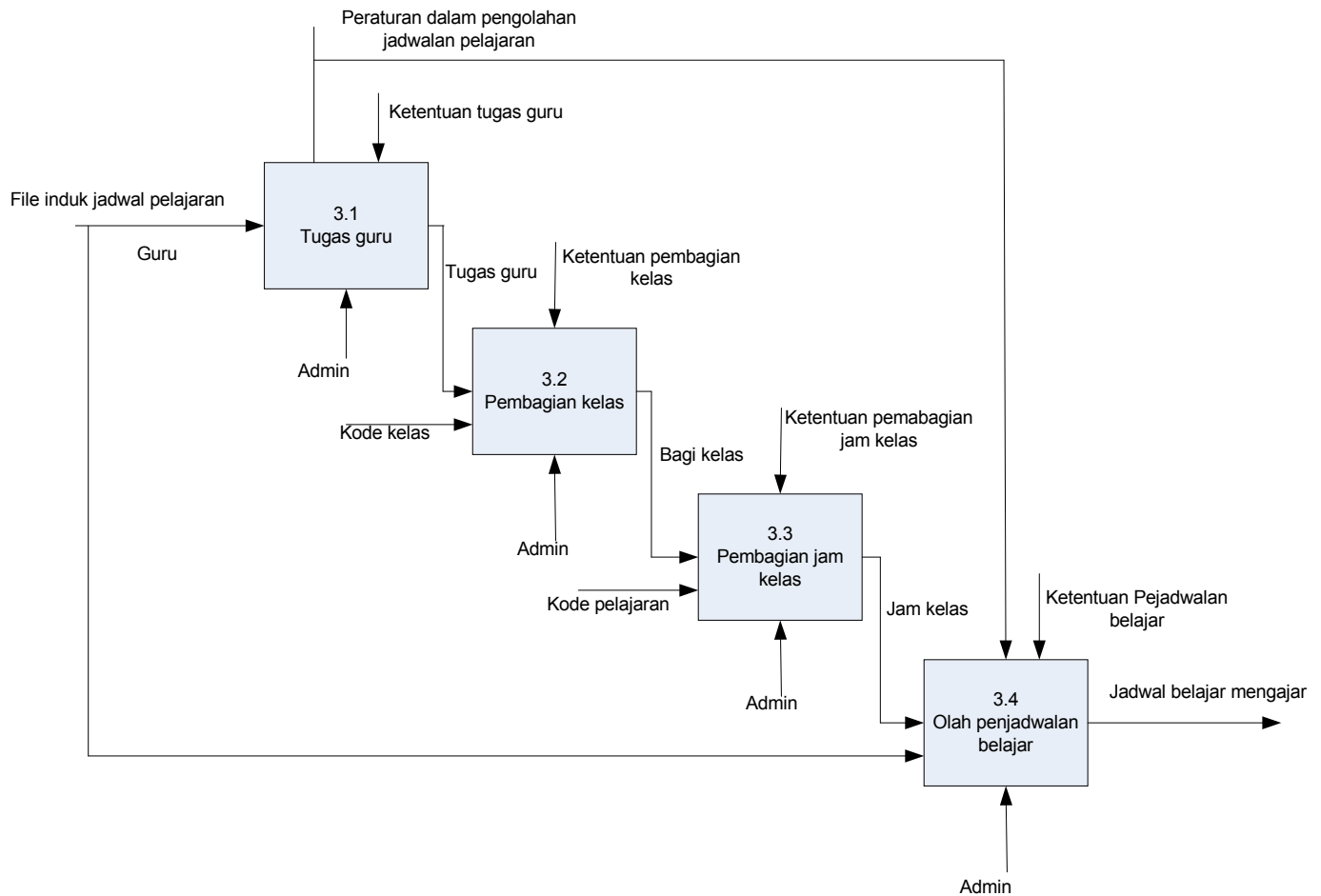
5.1.6 Diagram kegiatan SADT level 1 proses 2



Gambar 5.4 diagram kegiatan SADT proses data master



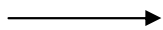
5.1.7 Diagram kegiatan SADT level 1 proses 3



Gambar 5.5 diagram kegiatan SADT proses jadwal pelajaran



= Kegiatan



= Data yang digunakan

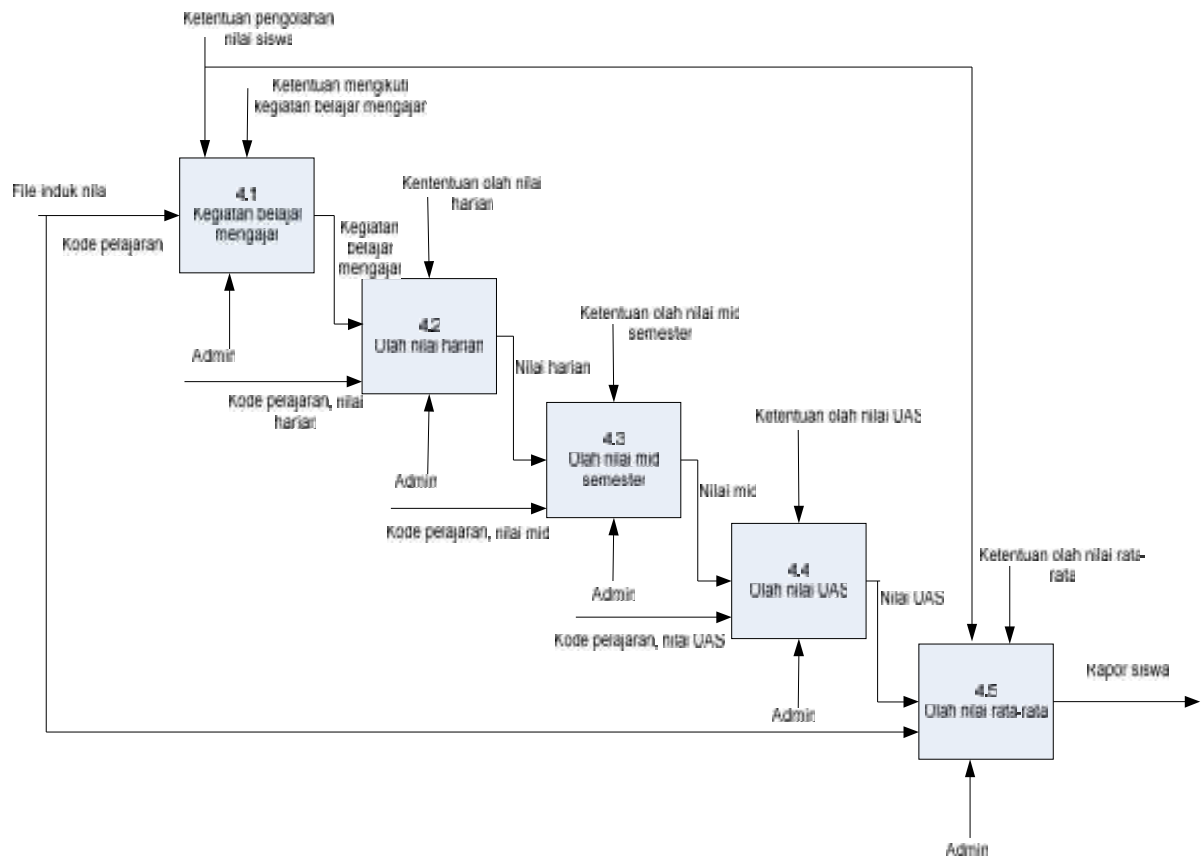


= Yang melakukan kegiatan penginputan dan pengolahan yaitu Admin/TU



= Data kontrol

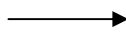
5.1.8 Diagram kegiatan SADT level 1 proses 4



Gambar 5.6 diagram kegiatan SADT proses nilai



= Kegiatan



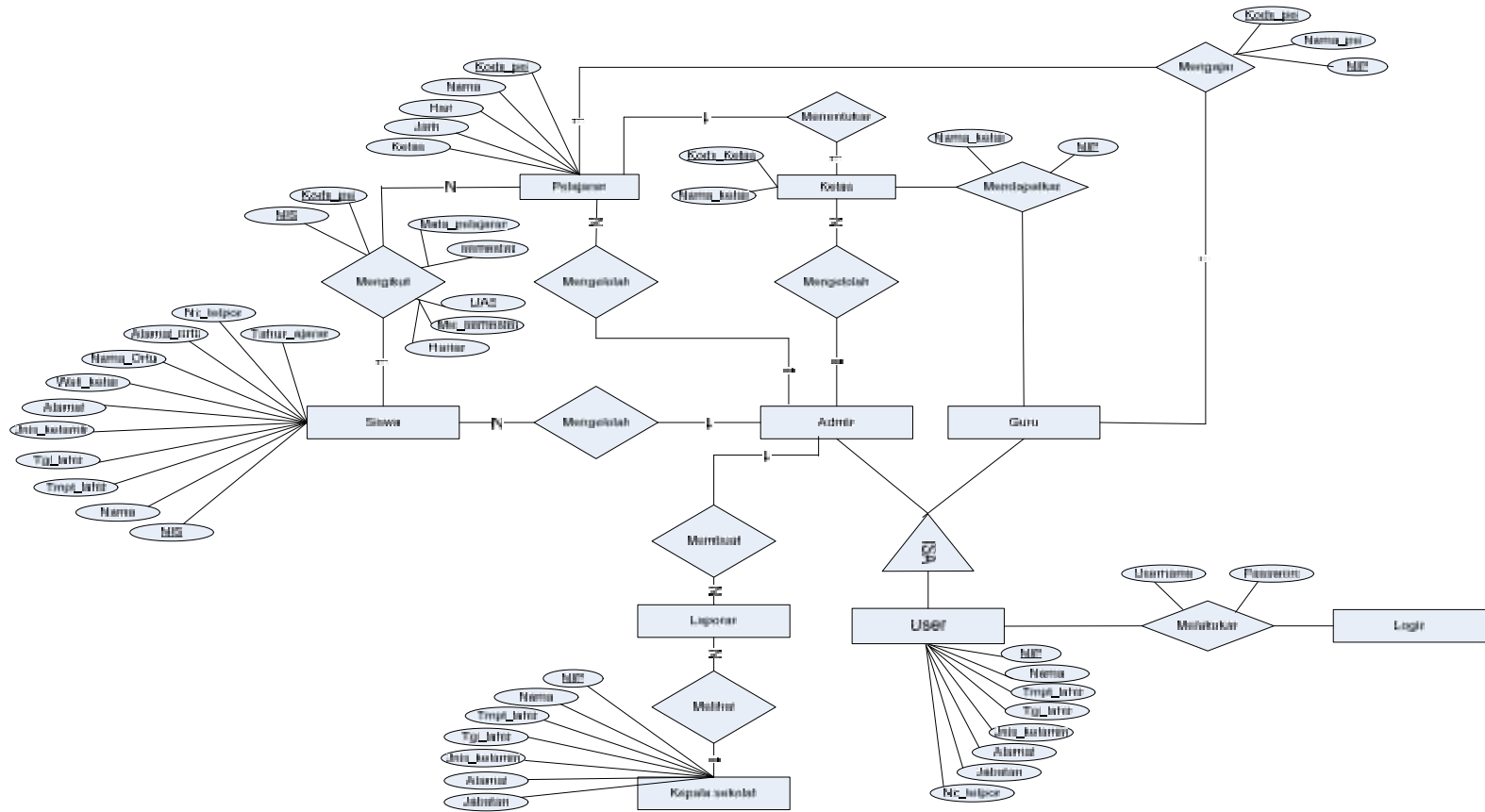
= Data yang digunakan



= Yang melakukan kegiatan penginputan dan pengolahan yaitu Admin/TU

= Data kontrol

5.2 ER- Diagram



Gambar 5.7 Entity Relationship Diagram

Keterangan ER-Diagram :

- Untuk entitas wali kelas akan terbentuk melalui relasi antara entitas guru dan entitas kelas
- Untuk entitas nilai siswa akan terbentuk melalui relasi antara entitas siswa dan entitas pelajaran

5.3 Analisa Kebutuhan Data

Berdasarkan analisa yang telah dilakukan, adapun beberapa data yang dibutuhkan sebagai pendukung sistem akademik ini adalah :

1. Data login
2. Data siswa
3. Data guru
4. Data jadwal pelajaran
5. Data nilai siswa
6. Laporan

5.4 Kamus Data (*Data Dictionary*)

Kamus data merupakan beberapa elemen-elemen atau simbol-simbol yang berguna untuk membantu menggambarkan serta mengidentifikasikan setiap *field* atau *file* yang terdapat dalam sistem.

Tabel 5.1 Kamus Data *Login*

Nama	Login
Deskripsi	User name dan password yang digunakan
Bentuk Data	Tabel atau file
Sumber/Tujuan	Berasal dari yang berwenang sehingga dapat login dan menggunakan sistem dengan aman
Periode	Setiap melakukan proses login dan user baru
Volume	Tergantung input user
Struktur Data	#User_name + password

Tabel 5.2 Kamus data siswa

Nama	Siswa
Deskripsi	Hasil dari pendataan siswa
Bentuk Data	Tabel atau file
Sumber/Tujuan	Berasal dari admin/TU agar memiliki arsip tentang data murid
Periode	Setiap melakukan proses tambah data siswa dan cari data siswa dan memasukan nilai siswa
Volume	Tergantung input user
Struktur Data	#no_siswa+nama+jenis_kel+ttl+alamat+nama_ortu+alamat_ortu+telp.

Tabel 5.3 Kamus data guru

Nama	Guru
Deskripsi	Hasil dari pendataan guru
Bentuk Data	Tabel atau <i>file</i>
Sumber/Tujuan	Berasal dari admin/TU agar memiliki arsip tentang data guru
Periode	Setiap melakukan proses tambah data guru dan cari data guru
Volume	Tergantung <i>input user</i>
Struktur Data	#no_peg+nama+jenis_kel+ttl+golongan+alamat.

Tabel 5.4 Kamus data Nilai

Nama	Nilai
Deskripsi	Hasil dari pendataan pelajaran/kurikulum
Bentuk Data	Tabel atau <i>file</i>
Sumber/Tujuan	Berasal dari admin/TU agar memiliki arsip tentang data nilai
Periode	Setiap melakukan proses pemasukan data nilai siswa dan penambahan data nilai siswa
Volume	Tergantung <i>input user</i>
Struktur Data	#no_siswa+nama+kelas+sem+mata_pelajaran.

Tabel 5.5 Kamus data Pelajaran

Nama	Pelajaran
Deskripsi	Hasil dari pendataan kurikulum
Bentuk Data	Tabel atau <i>file</i>
Sumber/Tujuan	Berasal dari admin/TU agar memiliki arsip tentang data kurikulum

Periode	Setiap melakukan proses pemasukan data pelajaran
Volume	Tergantung <i>input user</i>
Struktur Data	#no_pela+nama_pel+sem.

Tabel 5.6 Kamus data Kelas

Nama	Kelas
Deskripsi	Hasil dari pendataan lokal/ruangan
Bentuk Data	Tabel atau <i>file</i>
Sumber/Tujuan	Berasal dari admin/TU agar memiliki arsip tentang data tentang lokal/kelas
Periode	Setiap melakukan proses tambah data kelas
Volume	Tergantung <i>input user</i>
Struktur Data	#no_kel+namkel+wali.

Table 5.7 Kamus data wali kelas

Nama	Kelas
Deskripsi	Hasil dari pendataan guru dan kelas
Bentuk Data	Table/file
Sumber/Tujuan	Berasal dari admin agar memiliki arsip tentang data wali kelas
Periode	Setiap melakukan proses tambah data wali kelas
Volume	tergantung input user
Struktur Data	#NIP+nama_kelas

5.5 Perancangan Tabel

Dalam perancangan tabel ini tabel-tabel yang dibutuhkan adalah tabel login, tabel siswa, tabel guru, tabel nilai, tabel kelas, tabel mata pelajaran, tabel jadwal belajar-mengajar, tabel wali kelas dan tabel laporan.

Tabel 5.8 login

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
<i>User</i>	<i>Text</i>	20
<i>Password</i>	<i>Text</i>	20
<i>Jenis User</i>	<i>Text</i>	20

Keterangan :

1. *User* : Nama yang digunakan user untuk login ke aplikasi
2. *Password* : Password yang digunakan untuk login
3. *Jenis_User* : Jenis user yaitu sebagai admin dan user biasa

Tabel 5.9 Siswa

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
*Nis	<i>Number</i>	4
Nama	<i>Text</i>	100
Tempat_Lahir	<i>Text</i>	50
Tanggal_Lahir	<i>Date/time</i>	-
Jenis_Kelamin	<i>Text</i>	10
Agama	<i>Text</i>	20
Alamat	<i>Nemo</i>	-
Kelas	<i>Text</i>	10
Wali_Kelas	<i>Text</i>	50
Tahun ajaran masuk	<i>Number</i>	-
Nama_Ortu	<i>Text</i>	30
Pekerjaan_Ortu	<i>Text</i>	30
Alamat_Ortu	<i>Text</i>	100
No telpon/HP	<i>Text</i>	50

Keterangan :

1. NIS : Nomor Induk Siswa
2. Nama : Nama Siswa
3. Tempat_Lahir : Tempat Lahir siswa
4. Tanggal_Lahir : Tanggal Lahir siswa
5. Jenis_Kelamin : Jenis kelamin siswa
6. Agama : Agama siswa
7. Alamat : Alamat siswa
8. Kelas : kelas
9. Wali_Kelas : Wali kelas siswa
10. Tahun_Ajaran_Masuk: Tahun ajaran masuk

- 11. Nama_Ortu : Nama Ortu/wali siswa
- 12. Alamat_Ortu : Alamat Ortu/wali siswa
- 13. Pekerjaan_Ortu : Pekerjaan orang tua siswa
- 14. Alamat_Ortu : Alamat orang tua siswa
- 15. No_Telpon : No telpon/HP

Tabel 5.10 Guru

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
*NIP	<i>Number</i>	18
Nama	<i>Text</i>	30
Alamat	<i>Memo</i>	-
Tempat_Lahir	<i>Text</i>	50
Tanggal_Lahir	<i>Date/time</i>	-
Jenis_Kelamin	<i>Text</i>	10
Agama	<i>Text</i>	20
Jabatan	<i>Text</i>	20
Bidang_Study	<i>Text</i>	50
No_Telpon	<i>Number</i>	50

Keterangan :

- 1. NIP : Nomor Izin Pegawai
- 2. Nama : Nama Guru
- 3. Alamat : Alamat
- 4. Tempat_Lahir : Tempat Lahir
- 5. Tanggal_Lahir: Tanggal Lahir
- 6. Jenis_Kelamin: Jenis Kelamin
- 7. Agama : Agama
- 8. Jabatan : Jabatan
- 9. Bidang_Study : Bidang study
- 10. No_Telpon : Telepon/HP

Tabel 5.11 Nilai

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
NIS	<i>Number</i>	4
Nama	<i>Text</i>	50
Semester	<i>Text</i>	4
Mata_Pelajaran	<i>Text</i>	10
Tahun_Ajaran	<i>Text</i>	4
KKM	<i>Text</i>	2
Kelas	<i>Text</i>	10
Harian	<i>Number</i>	-
Tengah_Semester	<i>Number</i>	-
Akhir_Semester	<i>Number</i>	-
Rata_rata	<i>Number</i>	-

Keterangan :

1. NIS : Nomor Induk Siswa
2. Nama : Nama Siswa
3. Kelas : Kode Kelas
4. Semester : Semester
5. Mata_Pelajaran : Kode Mata Pelajaran
6. Tahun_Ajaran : tahun ajaran
7. harian : Nilai harian
8. Tengah_Semester : ujian tengah semester
9. Akhir_Semester : ujian akhir semester
10. Rata_rata : rata-rata nilai siswa

Tabel 5.12 Pelajaran

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
Kode_Mata_Pelajaran	<i>Text</i>	5
Nama_Mata_pelajaran	<i>Text</i>	50
Hari	<i>Text</i>	6
Jam	<i>Date/time</i>	-
Kelas	<i>Text</i>	10

Keterangan :

1. Kode_Pelajaran : Kode Mata Pelajaran
2. Nama_Pelajaran : Nama Mata Pelajaran
3. Hari : Hari
4. Kelas : Kelas

Tabel 5.13 wali kelas

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
NIP	<i>Text</i>	18
Nama kelas	<i>Text</i>	20

Keterangan :

1. NIP : Nomor Izin Pegawai
2. nama kelas : Nama kelas

Tabel 5.14 Kelas

<i>Field name</i>	<i>Data type</i>	<i>Field size</i>
*Kode_Kelas	<i>Text</i>	10
Nama_Kelas	<i>Text</i>	20

Keterangan :

1. Kode_Kelas : Kode kelas
2. Nama_Kelas : Nama Kelas

5.6 Perancangan Program Sistem

Program yang dirancang berfungsi sebagai alat untuk mengolah data akademik, melalui antar muka program komunikasi antara *user* dengan komputer dapat dilakukan, baik berupa proses pemasukan (*input*) data ke sistem, menampilkan *output* informasi atau keduanya.

Untuk menjaga keamanan data dari berbagai tindakan, maka dibuat *password*, dimana saat program akan dijalankan *user* akan diminta memasukkan *password* apabila *password* yang di masukkan benar, maka program bisa dijalankan. Akan tetapi bila *password* yang dimasukkan salah maka program tidak akan bisa dijalankan, hal ini disebabkan oleh tidak seainya data yang di *inputkan* dengan data yang ada didalam *database*.

5.6.1 Perancangan Struktur Menu Program

Program ini terdiri dari tiga menu utama, menu utama merupakan tampilan pertama.

1. File

Menu ini digunakan untuk memasukkan *user* dan *password* dan keluar dari program akademik, berupa data :

- Setting
 - New User
 - Set Password
 - Delete User
- Logg off
- Exit

2. Master

Menu ini di gunakan untuk melakukan pengolahan data akademik dan pencarian data akademik, seperti :

- Data Master
 - Data siswa
 - Data Guru
 - Data Pelajaran
 - Data kelas
 - Data Nilai Siswa

3. Laporan

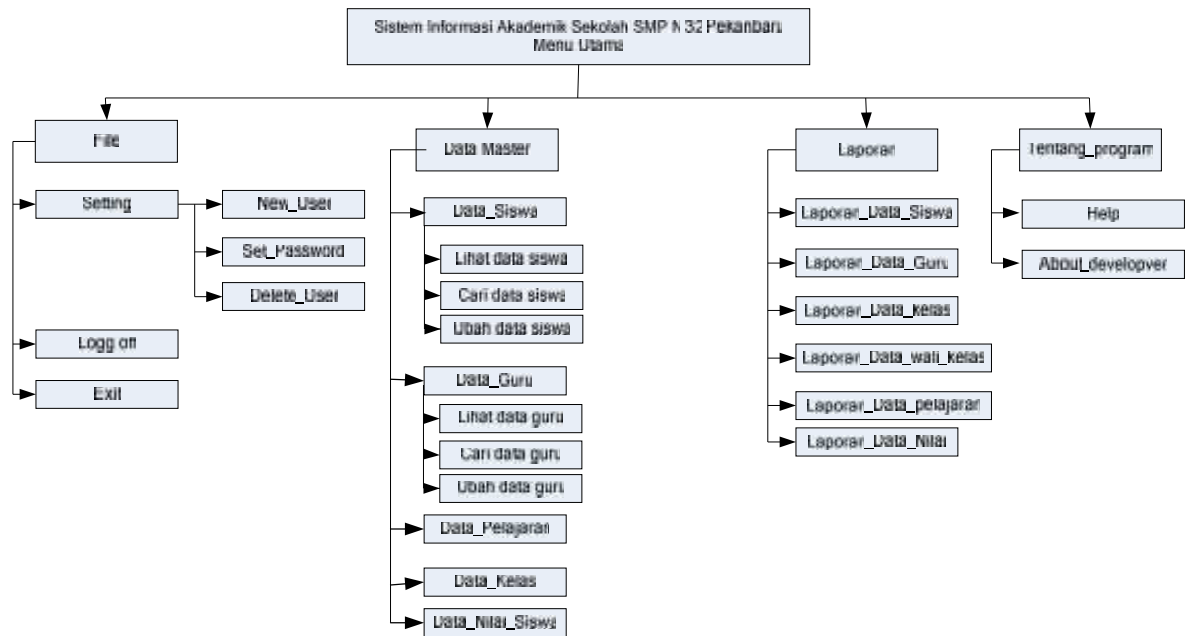
Menu ini digunakan untuk melihat hasil yang keluaran program, seperti :

- Laporan Data Siswa
- Laporan Data Guru
- Data kelas
- Data pelajaran
- Laporan Data Nilai siswa

4. Cetak

- Cetak data siswa
- Cetak data guru
- Cetak data Kelas
- Cetak data pelajaran
- Cetak data wali kelas
- Cetak data nilai siswa

5.6.2 Struktur Menu



Gambar 5.8 Struktur Menu

5.6.3 Perancangan antarmuka program (*Interface program*)

Bentuk rancangan *interface* yang akan di tampilkan dalam program aplikasi sistem informasi Akademik Sekolah ini adalah :

1. Tampilan menu utama

Tampilan menu utama adalah Tampilan menu yang pertama muncul.

Menu Utama			
File	Master	Laporan	Tentang Pengguna
<div style="text-align: center;">SISTEM INFORMASI AKADEMIK SEKOLAH SMP N 32 PEKANBARU</div>			

Gambar 5.9 Menu Utama

LOGIN	
User Name	<input type="text"/>
Password	<input type="password"/>
<input type="button" value="Masuk"/>	
<input type="button" value="Keluar"/>	

Gambar 5.10 *Login*

Input data pengguna sistem		
User name	<input type="text"/>	<div>SIMPAN</div> <div>UBAH</div> <div>HAPUS</div> <div>REFRESH</div> <div>KELUAR</div>
Password	<input type="text"/>	
Re-Type password	<input type="text"/>	
Level	<input type="text"/>	
	<input type="text"/>	
Data Pengguna sistem		

Gambar 5.11 Input data pengguna sistem

Ubah Password	
Password lama	<input type="text"/>
Password baru	<input type="text"/>
Re-type password	<input type="text"/>
<div>UBAH</div> <div>REFRESH</div> <div>KELUAR</div>	

Gambar 5.12 Ubah password

Input Data Siswa	Cari Data Siswa
<div style="text-align: center; margin-bottom: 10px;"> <div style="border: 1px solid black; width: 80px; height: 60px; margin: 0 auto;"></div> <p>Foto</p> </div> <div style="display: flex; flex-direction: column; gap: 5px;"> <div>NIS <input style="width: 80px;" type="text"/></div> <div>Nama <input style="width: 80px;" type="text"/></div> <div>Tempat Lahir <input style="width: 80px;" type="text"/></div> <div>Tanggal Lahir <input style="width: 80px;" type="text"/></div> <div>Jenis Kelamin <input style="width: 80px;" type="text"/></div> <div>Agama <input style="width: 80px;" type="text"/></div> <div>Kelas <input style="width: 80px;" type="text"/></div> <div>Wali kelas <input style="width: 80px;" type="text"/></div> <div>Nama ortu <input style="width: 80px;" type="text"/></div> <div>Alamat Ortu <input style="width: 80px;" type="text"/></div> <div>Pekerjaan Ortu <input style="width: 80px;" type="text"/></div> <div>No Telpon/HP <input style="width: 80px;" type="text"/></div> <div>Tahun ajaran masuk <input style="width: 80px;" type="text"/></div> </div>	<div style="border: 1px solid black; padding: 5px; margin-bottom: 10px;">DATA SISWA</div> <div style="border: 1px solid black; height: 300px; margin-bottom: 10px;"></div> <div style="display: flex; justify-content: space-around; gap: 10px;"> <div style="border: 1px solid black; padding: 5px 10px;">SIMPAN</div> <div style="border: 1px solid black; padding: 5px 10px;">UBAH</div> <div style="border: 1px solid black; padding: 5px 10px;">HAPUS</div> <div style="border: 1px solid black; padding: 5px 10px;">REFRESH</div> <div style="border: 1px solid black; padding: 5px 10px;">KELUAR</div> </div>

Gambar 5.13 Input data siswa

Input Data Guru	Cari Data Guru					
<div style="text-align: center; margin-bottom: 10px;"> <div style="border: 1px solid black; width: 80px; height: 50px; margin: 0 auto;"></div> <p>Foto</p> </div> <div style="display: flex; flex-direction: column; gap: 5px;"> <div>NIP <input style="width: 80px;" type="text"/></div> <div>Nama <input style="width: 80px;" type="text"/></div> <div>Tempat Lahir <input style="width: 80px;" type="text"/></div> <div>Tanggal Lahir <input style="width: 80px;" type="text"/></div> <div>Jenis Kelamin <input style="width: 80px;" type="text"/></div> <div>Agama <input style="width: 80px;" type="text"/></div> <div>Alamat <input style="width: 80px;" type="text"/></div> <div>Bidang study <input style="width: 80px;" type="text"/></div> <div>Jabatan <input style="width: 80px;" type="text"/></div> <div>No Telpn/HP <input style="width: 80px;" type="text"/></div> </div>	<div style="border: 1px solid black; padding: 5px; margin-bottom: 5px;">DATA GURU</div> <div style="border: 1px solid black; height: 250px; margin-top: 5px;"></div>					
<table border="1" style="margin: 0 auto; border-collapse: collapse;"> <tr> <td style="padding: 5px 15px;">SIMPAN</td> <td style="padding: 5px 15px;">UBAH</td> <td style="padding: 5px 15px;">HAPUS</td> <td style="padding: 5px 15px;">REFRESH</td> <td style="padding: 5px 15px;">KELUAR</td> </tr> </table>		SIMPAN	UBAH	HAPUS	REFRESH	KELUAR
SIMPAN	UBAH	HAPUS	REFRESH	KELUAR		

Gambar 5.14 Input data guru

Input data pelajaran	Cari data pelajaran					
<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>Kode Pelajaran <input style="width: 100%;" type="text"/></p> <p>Nama Pelajaran <input style="width: 100%;" type="text"/></p> <p>Hari <input style="width: 40%;" type="text"/> <input style="width: 5%;" type="text"/></p> <p>Jam <input style="width: 40%;" type="text"/> <input style="width: 5%;" type="text"/></p> <p>Kelas <input style="width: 40%;" type="text"/> <input style="width: 5%;" type="text"/></p> </div> <div style="width: 45%; text-align: center;"> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr><td>SIMPAN</td></tr> <tr><td>UBAH</td></tr> <tr><td>HAPUS</td></tr> <tr><td>REFRESH</td></tr> <tr><td>KELUAR</td></tr> </table> </div> </div>	SIMPAN	UBAH	HAPUS	REFRESH	KELUAR	
SIMPAN						
UBAH						
HAPUS						
REFRESH						
KELUAR						
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="padding: 5px;">Data Pelajaran</td> </tr> <tr> <td style="height: 100px;"></td> </tr> </table>		Data Pelajaran				
Data Pelajaran						

Gambar 5.15 input data pelajaran

Input Data Kelas						
<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>Kode kelas <input style="width: 100%;" type="text"/></p> <p>Nama kelas <input style="width: 100%;" type="text"/></p> </div> <div style="width: 45%; text-align: center;"> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr><td>SIMPAN</td></tr> <tr><td>UBAH</td></tr> <tr><td>HAPUS</td></tr> <tr><td>REFRESH</td></tr> <tr><td>KELUAR</td></tr> </table> </div> </div>	SIMPAN	UBAH	HAPUS	REFRESH	KELUAR	
SIMPAN						
UBAH						
HAPUS						
REFRESH						
KELUAR						
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="padding: 5px;">Data kelas</td> </tr> <tr> <td style="height: 100px;"></td> </tr> </table>		Data kelas				
Data kelas						

Gambar 3.16 Input data kelas

Input Data Wali kelas						
NIP	<input style="width: 90%;" type="text"/>					
Nama kelas	<input style="width: 90%;" type="text"/>					
<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><td>SIMPAN</td></tr> <tr><td>UBAH</td></tr> <tr><td>HAPUS</td></tr> <tr><td>REFRESH</td></tr> <tr><td>KELUAR</td></tr> </table>		SIMPAN	UBAH	HAPUS	REFRESH	KELUAR
SIMPAN						
UBAH						
HAPUS						
REFRESH						
KELUAR						
<table border="1" style="width: 100%;"> <tr> <th style="text-align: left; padding: 5px;">Data wali kelas</th> </tr> <tr> <td style="height: 100px;"></td> </tr> </table>		Data wali kelas				
Data wali kelas						

Gambar 5.17 Input data wali kelas

Input Nilai Siswa	Cari Nilai Siswa														
<table style="width: 100%;"> <tr> <td style="width: 20%;">NIS</td> <td style="width: 20%;"><input style="width: 90%;" type="text"/></td> <td style="width: 10%;"><input style="width: 90%;" type="text"/></td> </tr> <tr> <td>Semester</td> <td><input style="width: 90%;" type="text"/></td> <td><input style="width: 90%;" type="text"/></td> </tr> <tr> <td>Mata pelajaran</td> <td><input style="width: 90%;" type="text"/></td> <td><input style="width: 90%;" type="text"/></td> </tr> </table>	NIS	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>	Semester	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>	Mata pelajaran	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>	<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><td>SIMPAN</td></tr> <tr><td>UBAH</td></tr> <tr><td>HAPUS</td></tr> <tr><td>REFRESH</td></tr> <tr><td>KELUAR</td></tr> </table>	SIMPAN	UBAH	HAPUS	REFRESH	KELUAR
NIS	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>													
Semester	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>													
Mata pelajaran	<input style="width: 90%;" type="text"/>	<input style="width: 90%;" type="text"/>													
SIMPAN															
UBAH															
HAPUS															
REFRESH															
KELUAR															
<div style="border: 1px solid black; padding: 5px; margin-bottom: 5px;">Nama Siswa :</div> <div style="border: 1px solid black; padding: 5px; margin-bottom: 5px;">Kelas :</div> <div style="border: 1px solid black; padding: 5px;">Tahun ajaran :</div>															
<div style="display: flex; justify-content: space-around; align-items: center;"> <div> Nilai harian <input style="width: 50px;" type="text"/> </div> <div> Nilai MID <input style="width: 50px;" type="text"/> </div> <div> Nilai UAS <input style="width: 50px;" type="text"/> </div> <div> <table border="1" style="padding: 5px;"> <tr><td>PROSES</td></tr> </table> </div> </div>	PROSES														
PROSES															
<div style="border: 1px solid black; padding: 5px; margin-bottom: 5px;">Data Nilai Siswa</div> <div style="border: 1px solid black; height: 150px;"></div>															

Gambar 5.18 Input Nilai siswa

BAB VI

IMPLEMENTASI DAN PENGUJIAN

6.1 Implementasi Sistem

Implementasi merupakan tahap dimana sistem siap dioperasikan pada keadaan yang sebenarnya, sehingga akan diketahui sistem yang dibuat benar-benar dapat menghasilkan tujuan yang ingin dicapai dan sesuai apa yang diinginkan pengguna sistem.

6.1.1 Lingkungan implementasi

Pada prinsipnya setiap desain sistem yang telah dirancang memerlukan sarana pendukung yaitu berupa peralatan-peralatan yang sangat berperan dalam menunjang penerapan sistem yang didesain terhadap pengolahan data. Komponen-komponen yang dibutuhkan yaitu :

1. Perangkat Keras, yaitu kebutuhan perangkat keras komputer dalam pengolahan data
 - a. Processor : Intel Pentium 4 CPU 2.00 GHz
 - b. Memory : 256 MB
 - c. Harddisk : 40 GB
2. Perangkat Lunak, yaitu kebutuhan akan perangkat lunak berupa sistem untuk mengoperasikan sistem yang telah didesain
 - a. Sistem Operasi : Windows XP Profesional
 - b. Bahasa Pemrograman : Visual Basic
 - c. *Tools* : Visual Basic 6.0
 - d. DBMS : MS. Access XP
 - e. Laporan : Crystal Report 10

6.2 Hasil Implementasi

Hasil implementasi *system* dapat terlihat dalam implementasi modul dan implementasi basis data.

6.2.1 Implementasi Sistem Informasi Akademik Sekolah (SIAS)

Modul-modul yang diimplementasikan dalam *system* ini adalah:

1. Modul Login, yaitu melakukan autentifikasi pengguna sistem.
2. Modul Pengelolaan user, yaitu menambah, mengubah dan menghapus data user atau Pengguna.
3. Modul Data siswa, yaitu menambah, menyimpan, mengubah, menghapus data siswa dan mencari data siswa
4. Modul Data guru yaitu menambah, menyimpan, mengubah, menghapus data guru dan mencari data guru.
5. Modul Data kelas yaitu menambah, mengubah, menyimpan, menghapus dan mencari data kelas.
6. Modul Wali kelas yaitu menambah, mengubah, menyimpan, menghapus dan mencari data wali kelas.
7. Modul pelajaran yaitu menambah, mengubah, menyimpan, menghapus dan mencari data pelajaran
8. Modul data nilai siswa yaitu menambah, mengubah, menyimpan, menghapus dan mengolah nilai rata-rata setiap mata pelajaran yang telah diikuti oleh siswa.
9. Modul Perubahan password yaitu mengubah dan menghapus data password lama dan mengganti dengan password yang baru.
10. Modul Log Off yaitu kembali pada login.
11. Modul laporan data siswa yaitu preview berdasarkan angkatan dan kelas, meriview semua data siswa untuk dilakukan print out.
12. Modul laporan data guru yaitu riview berdasarkan bidang study dan preview data keseluruhan data guru.

13. Modul laporan data pelajaran yaitu preview berdasarkan kelas dan preview semua data pelajaran.
14. Modul laporan data Kelas yaitu preview data kelas berdasarkan kelas dan preview semua data kelas.
15. Modul laporan data wali kelas yaitu preview data wali kelas berdasarkan kelas dan preview semua data wali kelas.
16. Modul laporan data nilai siswa yaitu preview data nilai siswa berdasarkan mata pelajaran, berdasarkan kelas, berdasarkan angkatan, berdasarkan NIS siswa, berdasarkan semester dan preview semua data nilai siswa.
17. Modul help yaitu petunjuk dalam penggunaan sistem.

6.2.2 Hasil Implementasi Modul

Sistem ini dirancang untuk pelayanan *Akademik sekolah* yang dikelola oleh bagian administrasi sekolah yaitu bagian tata usaha sekolah dan guru sebagai user



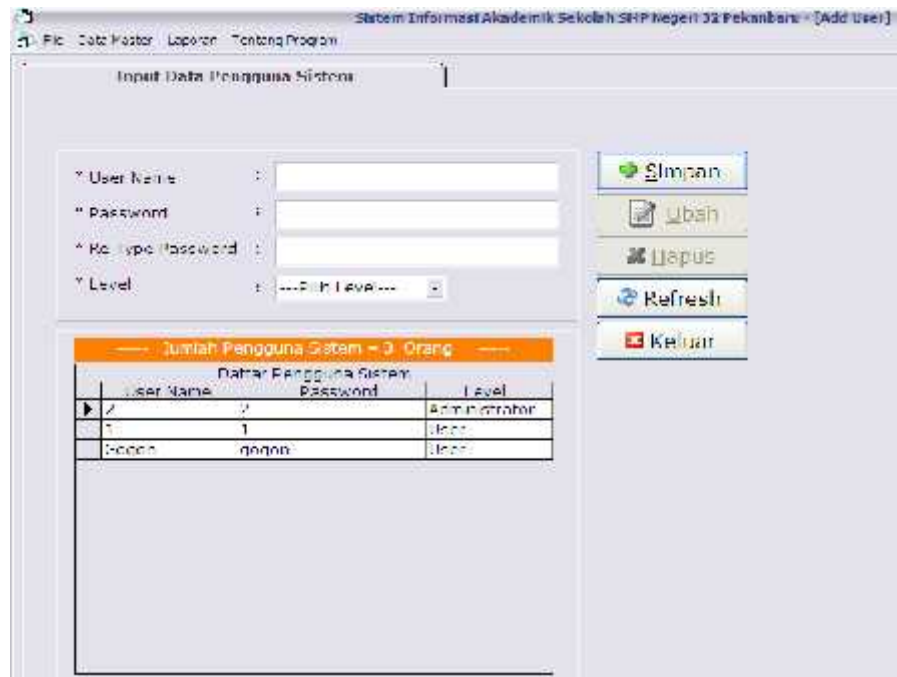
Gambar 6.1 Modul Login sistem

Modul ini berfungsi untuk *login* kedalam *system* bagi pengguna, setelah *user* berhasil *login* akan tampil menu utama sesuai dengan hak akses *user*.



Gambar 6.2 Modul Menu Utama

Menu utama dari sistem ini berisi menu Data Login yang berfungsi menambah user log off kembali pada login dan exit keluar dari sistem, menu Data Master yang berfungsi untuk pengelolaan data utama, Menu laporan yang berfungsi melakukan pencetakan. Menu tentang pengguna berisi tentang bagaimana menggunakan sistem.



Gambar 6.3 Modul Input pengguna sistem

Modul ini berfungsi untuk memasukkan data *login user*, data *login user* untuk Admin sebagai Administrator dan *login user guru* sebagai *user*. dalam menu ini juga diberi fasilitas untuk melakukan perubahan dan penghapusan data *login user* yang telah di-*input*-kan kedalam sistem.



Gambar 6.4 Modul ubah password

Modul ini berfungsi untuk mengubah data *password* yang telah diinputkan baik itu *password* sebagai *Administor* maupun sebagai *user*.

Data Siswa SMP Negeri 32 Pekanbaru			
NIS	Nama Siswa	Tempat Lahir	Tanggal Lahir
3	3	3	01/12/2000
20040101	Samudra Fajri	Pekalongan	20/11/1998
2001	Putra	Solo	09/01/1995
0001	Wendy Hana	Indragiri	15/10/1997

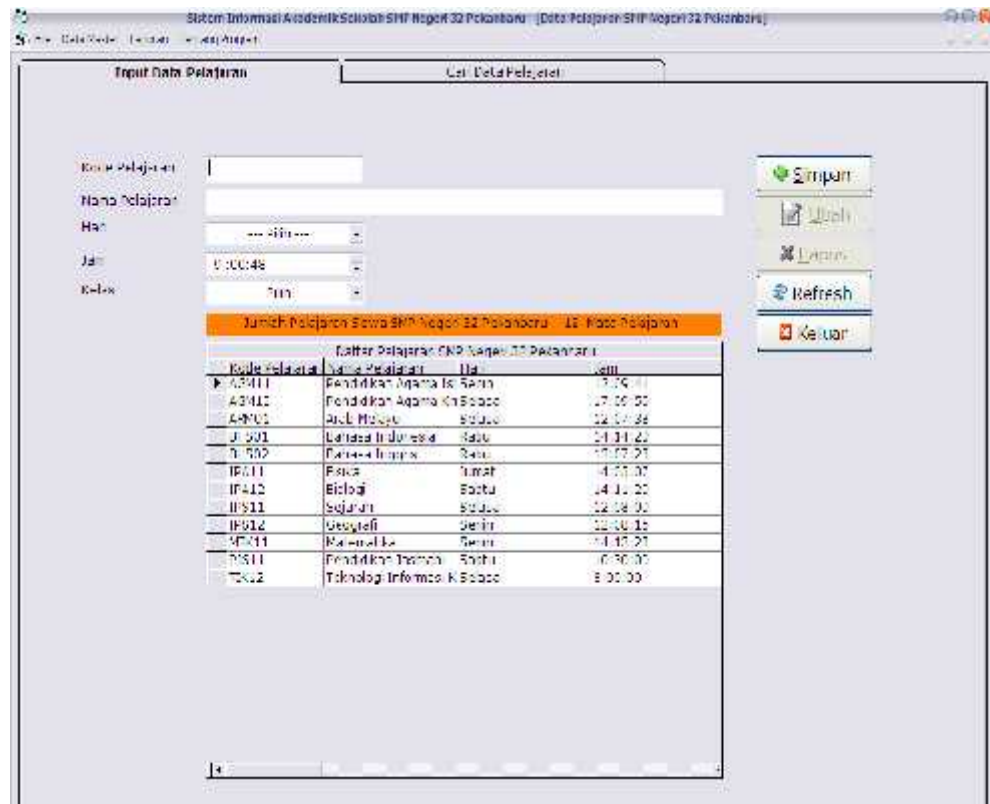
Gambar 6.5 Modul input data siswa dan cari data siswa

Modul ini berfungsi untuk menginputkan data siswa dan pencarian data siswa, dalam modul ini juga diberi fasilitas untuk mengubah dan penghapusan data siswa yang telah diinputkan. Setiap data siswa harus diisi data atribut yang terdiri dari NIS, nama, tempat lahir, tanggal lahir, jenis kelamin, agama, alamat, kelas, wali kelas, nama orang tua, alamat orang tua, pekerjaan orang tua, no telpon/hp, tahun ajaran masuk. Untuk mengisi data wali kelas dan data kelas harus menginputkan terlebih dahulu data guru dan data kelas.

NIP	Nama Guru	Tempat Lahir	Tanggal Lahir
10881345	Dn.H. Rudi Dendi	Pekanbaru	15/12/2000
102238003	M. Ikhsan	Tomatohon	12/01/2002

Gambar 6.6 modul input data guru dari data guru

Modul ini berfungsi untuk menginputkan data guru dan pencarian data guru, dalam modul ini juga diberi fasilitas untuk mengubah dan penghapusan data guru yang telah diinputkan. Setiap data guru harus diisi data atribut yang terdiri dari NIP, nama, tempat lahir, tanggal lahir, jenis kelamin, agama, bidang study, jabatan nomor telpon/hp.



Gambar 6.7 Modul input data pelajaran dan cari data pelajaran

Modul ini berfungsi untuk menginputkan data pelajaran dan pencarian data pelajaran yang telah diinputkan, dalam modul ini juga diberi fasilitas untuk mengubah dan menghapus data pelajaran. Modul input data pelajaran ini harus diisi dengan atribut kode pelajaran, nama pelajaran, hari jam, dan kelas. Pada atribut kelas disini data kelas harus diinputkan terlebih dahulu.

Sistem Informasi Akademik Sekolah SMP Negeri 32 Pekanbaru [Data Nilai Siswa SMP Negeri 32 Pekanbaru]

Input Nilai Siswa SMP Negeri 32 Pekanbaru Cari Nilai Siswa SMP Negeri 32 Pekanbaru

NIS : 20040101
 Semester : Ganjil
 Mata Pelajaran : Arab Melayu

Nama Siswa : Dama Fauzi
 Kelas : VIII A
 Tahun Ajaran : 2001

Nilai Harian : 5 Nilai MID Semester : 5 Nilai UAS : 5

Nilai Akhir : 5.00

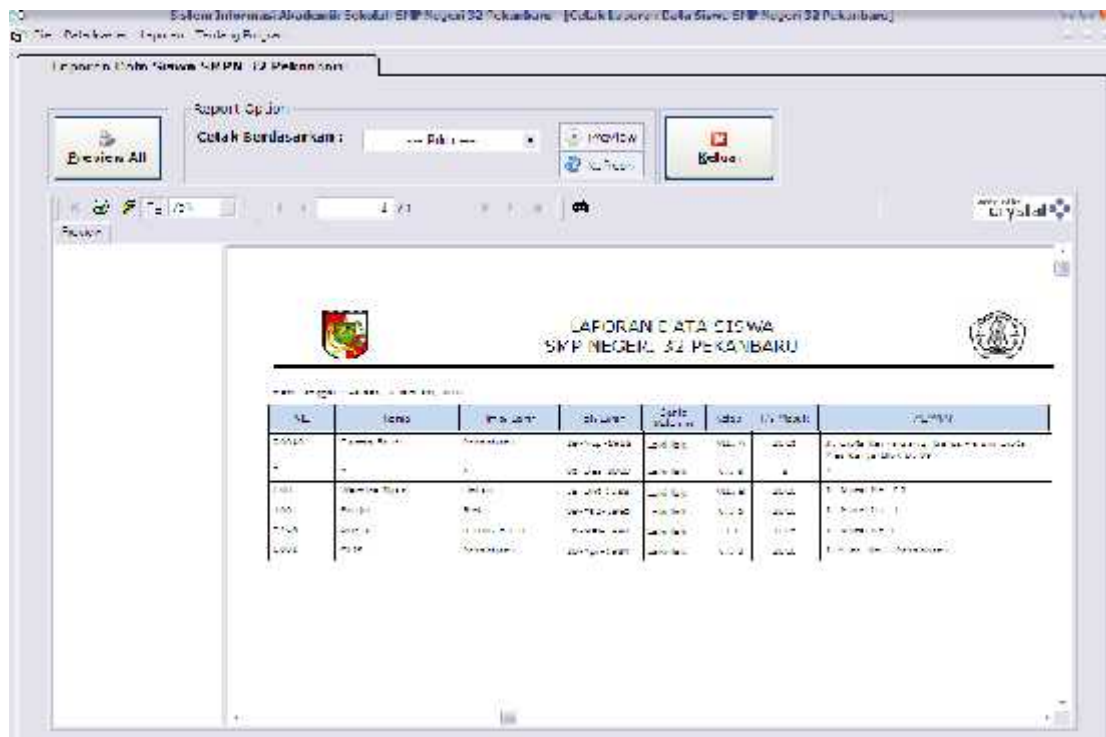
Simpan Ubah Hapus Refresh Kembali

----- Jumlah Siswa SMP Negeri 32 Pekanbaru = 3 Orang -----

NIS	Nama Siswa	Semester	Kelas	Tahun ajaran Mata Pelajaran	Mata Pelajaran	Nilai Harian	Nilai MID sem	Nilai UAS
20040101	Dama Fauzi	Ganjil	VIII A	2001	Arab Melayu	5	5	5
20040101	Dama Fauzi	Ganjil	VIII A	2001	Arab Melayu	5	5	5
20040101	Dama Fauzi	Ganjil	VIII A	2001	Arab Melayu	5	5	5

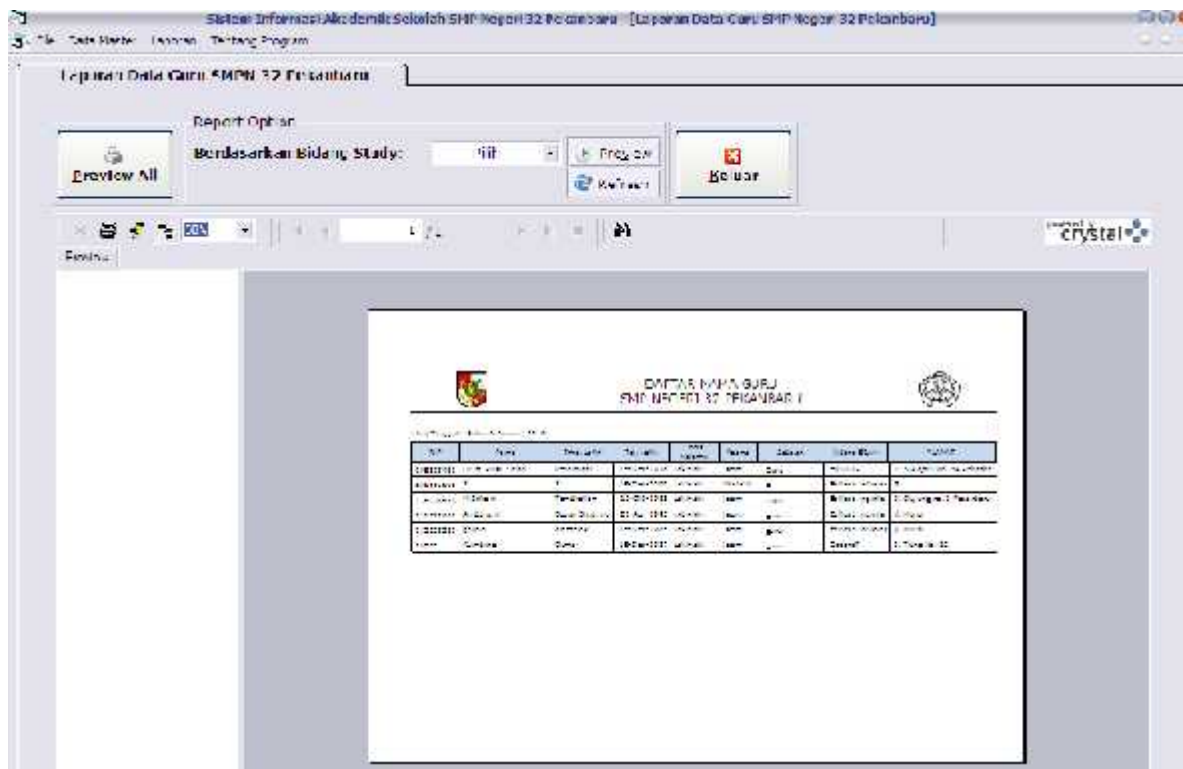
Gambar 6.10 Modul Input Nilai siswa dan cari nilai siswa

Modul ini berfungsi untuk menginputkan data nilai siswa dan pencarian nilai siswa, modul ini juga diberi fasilitas untuk mengubah dan menghapus data nilai siswa yang telah diinputkan. Modul ini harus diisi dengan atribut NIS, semester, mata pelajaran, nilai harian, nilai mid semester, nilai UAS.



Gambar 6.11 Modul laporan data siswa

Modul ini berfungsi untuk keluaran data siswa yang telah diinputkan melalui modul data siswa. Modul ini akan secara otomatis menghasilkan *print out* dengan menekan tombol printer pada tampilan



Gambar 6.12 Modul laporan data guru

Modul ini berfungsi untuk keluaran data guru yang telah diinputkan melalui modul data guru. Modul ini akan secara otomatis menghasilkan *print out* dengan menekan tombol printer pada tampilan

System Informasi Akademik Sekolah SMP Negeri 12 Pekanbaru - [Detail Laporan Daftar Data Pelajaran SMP Negeri 12 Pekanbaru]

File Data Master Laporan Lanjut Program

Daftar Mata Pelajaran SMPN 12 Pekanbaru

Report Output

Daftar Mata Pelajaran Kelas :

Preview

DAFTAR PELAJARAN SISWA
SMP NEGERI 12 PEKANBARU

Daftar Pelajaran : Senin, 8 Desember, 12.00

No.	Kode Pelajaran	Nama Pelajaran	Kelas	IPK	Waktu
1.	00101	Agama Islam	101	Absen	12.00 jam
2.	00102	Agama Islam	102	Absen	12.00 jam
3.	00103	Agama Islam	103	Absen	12.00 jam
4.	00104	Agama Islam	104	Absen	12.00 jam
5.	00105	Agama Islam	105	Absen	12.00 jam
6.	00106	Agama Islam	106	Absen	12.00 jam
7.	00107	Agama Islam	107	Absen	12.00 jam
8.	00108	Agama Islam	108	Absen	12.00 jam
9.	00109	Agama Islam	109	Absen	12.00 jam
10.	00110	Agama Islam	110	Absen	12.00 jam
11.	00111	Agama Islam	111	Absen	12.00 jam
12.	00112	Agama Islam	112	Absen	12.00 jam
13.	00113	Agama Islam	113	Absen	12.00 jam
14.	00114	Agama Islam	114	Absen	12.00 jam
15.	00115	Agama Islam	115	Absen	12.00 jam
16.	00116	Agama Islam	116	Absen	12.00 jam
17.	00117	Agama Islam	117	Absen	12.00 jam
18.	00118	Agama Islam	118	Absen	12.00 jam
19.	00119	Agama Islam	119	Absen	12.00 jam
20.	00120	Agama Islam	120	Absen	12.00 jam

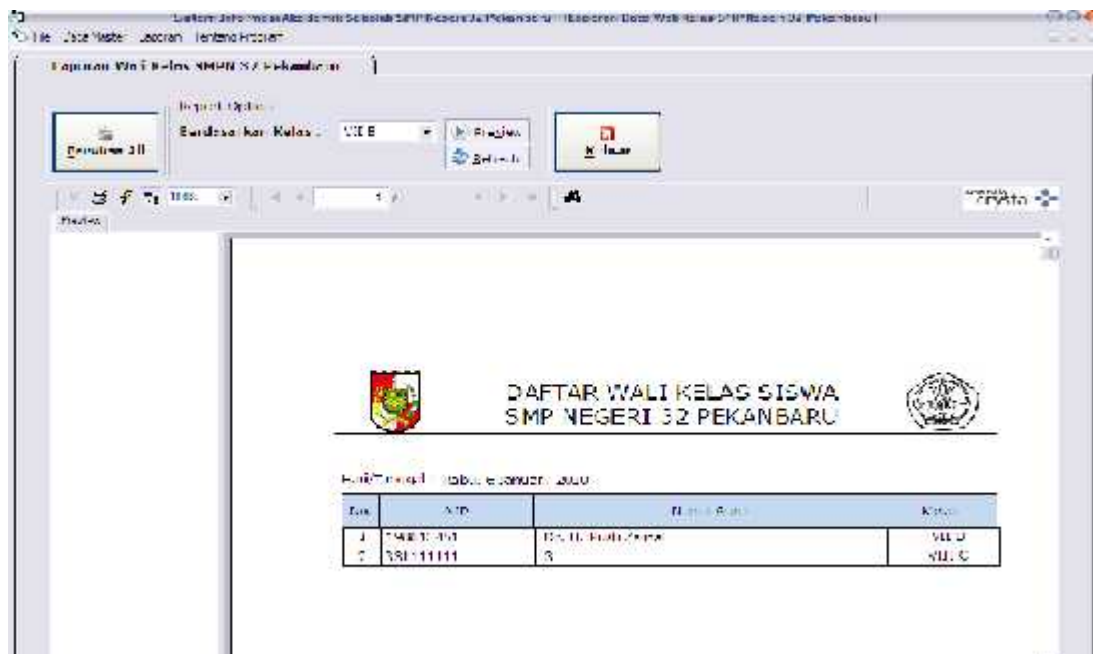
Gambar 6.13 Modul Laporan data Pelajaran

Modul ini berfungsi untuk menghasilkan keluaran data pelajaran yang telah diinputkan melalui modul data pelajaran, modul ini menghasilkan print out berdasarkan kelas atau print out keseluruhan data pelajaran.



Gambar 6.14 Modul Laporan data kelas siswa

Modul ini berfungsi untuk menghasilkan keluaran daftar kelas siswa yang telah diinputkan melalui input data siswa dan input data kelas, modul ini menghasilkan print out berdasarkan kelas yang telah diikuti siswa dan kelas yang diikuti oleh seluruh siswa.



Gambar 6.15 Modul Laporan data wali kelas

Modul ini berfungsi untuk menghasilkan keluaran data wali kelas siswa yang telah diinputkan melalui input data kelas dan input data guru, modul ini menghasilkan print out berdasarkan Guru yang menjadi wali kelas berapa dan print out berdasarkan semua guru yang menjadi wali kelas.



Gambar 6.16 Modul Laporan rekap nilai siswa

Modul ini berfungsi untuk menghasilkan keluaran data rekap nilai siswa yang telah diinputkan melalui data nilai siswa, modul ini menghasilkan print out yang berdasarkan mata pelajaran yang telah diikuti oleh siswa dan print out keseluruhan data rekap nilai siswa.

6.3 Pengujian Sistem

Pengujian dilakukan untuk melihat hasil implementasi, apakah berjalan sesuai tujuan atau masih terdapat kesalahan-kesalahan. Pengujian Sistem informasi akademik sekolah dilakukan pada lingkungan pengujian sesuai dengan lingkungan implementasi. Pengujian dilakukan dengan menguji fungsi-fungsi per modul (*black box*).

6.3.1 Lingkungan Pengujian

Perangkat keras dan perangkat lunak yang digunakan, data dan responden yang menguji sistem, serta bentuk observasi yang dilakukan. Sistem informasi akademik sekolah diuji dengan menggunakan komputer sebagai berikut:

1. Perangkat Keras, dengan spesifikasi sebagai berikut:
 - a. Processor : intel Pentium 4 dengan 2.00 GB
 - b. Memory : 256 MB
 - c. Harddisk : 40 GB
2. Perangkat Lunak, dengan spesifikasi sebagai berikut:
 - a. Sistem Operasi : *Windows XP Profesional*
 - b. Bahasa Pemrograman : *Visual Basic*
 - c. Tools : *Visual Basic 6.0 dan Crystal Report 10*
 - d. DBMS : *MS. Access XP*

6.3.2 Identifikasi Pengujian

Kelas uji pada identifikasi pengujian dilakukan secara rinci dan dokumentasinya ada pada lampiran K (*White Box*).

6.3.3 Kesimpulan pengujian

Setelah melakukan pengujian sistem terhadap Sistem Informasi Akademik sekolah (SIAS) Pada SMP N 32 Pekanbaru, keluaran yang dihasilkan oleh sistem ini sesuai dengan kriteria yang diharapkan.

BAB VII

KESIMPULAN DAN SARAN

7.1 Kesimpulan

Terdapat beberapa kesimpulan dari hasil perancangan dan implementasi dari sistem informasi akademik sekolah yang dilakukan penelitian tugas akhir ini pada SMP N 32 Pekanbaru. Dari pelaksanaan tugas akhir dan pembangunan sistem informasi akademik sekolah mulai dari analisis, perancangan dan pada implementasi sistem, dapat diambil kesimpulan sebagai berikut :

1. Sistem Informasi Akademik Sekolah (SIAS) yang dikembangkan dapat membantu dalam meningkatkan performansi pelayanan akademik sekolah melalui penyediaan informasi secara digital yang dapat diakses oleh bagian tata usaha sekolah dan guru.
2. Dokumentasi dan pengarsipan dapat terkontrol dengan adanya SIAS ini, karena dalam sistem ini terdapat pengelompokan data yang mudah diakses dan merupakan data yang telah diklasifikasikan berdasarkan data yang dibutuhkan, seperti data siswa, data guru, data kelas, data pelajaran, data wali kelas dan data nilai siswa.
3. *Database* akademik yang mencakup data siswa, data guru, data kelas, data pelajaran, data wali kelas dan data nilai siswa dapat digunakan untuk membantu proses penyimpanan dan pencarian data.

7.2 Saran

Berdasarkan perancangan dan implementasi SIAS ini dapat diberikan saran-saran untuk bahan penyempurnaan dan pengembangan tindak lanjut. Berikut ini adalah saran yang mungkin dapat digunakan untuk pengembangan sistem informasi lebih lanjut:

1. Sistem akademik sekolah yang dibangun agar dapat diimplementasikan di SMP N 32 Pekanbaru.
2. Pengguna aplikasi database yang lebih baik dengan fitur yang lebih lengkap serta mendukung *object oriented database* seperti *MySQL*, sehingga dapat diolah lebih cepat dan keamanan pada databasenya lebih terjamin.
3. Perlu dilakukan pengembangan lebih lanjut terhadap antarmuka pengguna (*interface*) sehingga diperoleh tampilan antarmuka yang lebih baik.
4. Selanjutnya agar SIAS ini dikembangkan sistemnya tidak hanya meliputi pengolahan data siswa, data guru, data pelajaran, data kelas, data wali kelas, data nilai siswa tetapi dapat dikembangkan batasannya seperti pengolahan data pengarsipan dokumen surat-menyurat dan katalog buku (pustaka).

PERANCANGAN DAN ANALISIS PENGUBAH ARUS DC MENJADI AC BERBASIS MIKROKONTROLER ATMEGA8535

**HERDI
10355023094**

Tanggal Sidang : 06 Januari 2011

Perioda Wisuda : 20 Februari 2011

Jurusan Teknik Elektro
Fakultas Sains dan Teknologi
Universitas Islam Negeri Sultan Syarif Kasim Riau
Jl. Soebrantas No. 155 Pekanbaru

ABSTRAK

Untuk mengubah arus *DC (Direct Current)* menjadi *AC (Alternating Current)* bisa dilakukan dengan rangkaian transistor daya. Transistor daya yang dirancang adalah dengan menggunakan metode flip-flop, kedua transistor akan bekerja secara bergantian. Pengubah jenis ini termasuk kedalam pengubah satu fasa. Penelitian ini bertujuan untuk mengubah arus DC menjadi arus AC dan menganalisa gelombang yang dihasilkan. Penelitian ini merancang pengubah arus DC menjadi AC berbasis Mikrokontroler ATmega8535. Logika data yang di muat ke register menggunakan amplitudo sinus yang ditabelkan dengan metode *Look Up Table*. Algoritma pemrograman yang digunakan adalah bahasa *basic*. Selain mikrokontroler ATmega8535 digunakan juga rangkaian DAC (Digital to Analog Converter) yang akan mengubah besaran digital yang dihasilkan oleh mikrokontroler ATmega8535 menjadi besaran analog yang akan mempengaruhi transistor pada rangkaian transistor daya. Hasil yang didapat di dalam penelitian ini menunjukkan alat yang dirancang bekerja sesuai dengan hasil rancangan yang telah dilakukan. Dengan memasukkan nilai register yang terdapat pada metode *look up table* kedalam *memory* mikrokontroler ATmega8535.

Kata kunci : DAC, *Look Up Table*, Mikrokontroler ATmega8535, Transistor Daya

***DESIGNING AND ANALYSING DC TO AC
CURRENT CONVERTER
BASED MICROCONTROLLER ATMEGA8535***

**HERDI
10355023094**

Date of Final Exam: 06 January 2011

Graduation Ceremony Period: 06 February 2011

*Electrical Engineering Department
Faculty of Science and Technology
State Islamic University of Sultan Syarif Kasim Riau
Soebrantas Street No. 155 Pekanbaru*

ABSTRACT

To change the current of DC (Direct Current) to AC (Alternating Current) can be done with a series of power transistors. Power transistors are designed using of flip-flop method, two transistors will work interchangeably. This type of single phase converter. Intention of this research is to design DC to AC converter and analyzing the result wave. This research is to design DC to AC converter based Microcontroller ATmega 8535. The logic of the data has been loaded into the register using the diagramed sine amplitude Look Up Table method. Programming algorithm used the basic language. Besides microcontrollers ATmega8535 also used a series of DAC (digital to analog converter) that will convert digital scale generated by microcontroller ATmega8535 be analog scale that will affect transistor in the circuit of power transistor. The results obtained in this study shows a tool designed to work in accordance with the design that has been do. With enter register value contained in the method of look up table into memory microcontroller ATmega8535.

Key words: DAC, Look Up Table, Microcontroller ATmega8535, Power Transistor

DAFTAR ISI

Halaman

LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN	iii
LEMBAR HAK ATAS KEKAYAAN INTELEKTUAL.....	iv
LEMBAR PERNYATAAN	v
LEMBAR PERSEMBAHAN	vi
ABSTRAK	vii
<i>ABSTRACT</i>	viii
KATA PENGANTAR.....	ix
DAFTAR ISI.....	xi
DAFTAR GAMBAR.....	xiv
BAB I PENDAHULUAN	
1.1 Latar Belakang	I-1
1.2 Rumusan Masalah	I-2
1.3 Tujuan	I-2
1.4 Batasan Masalah.....	I-2
1.6 Metode Penelitian.....	I-2
BAB II LANDASAN TEORI	
2.1 Tinjauan Pustaka	II-1
2.1.1 Transistor Penguat Sinyal kelas A	II-1
2.1.2 Transistor Penguat Sinyal Kelas B	II-3
2.2 Transistor	II-5
2.2.1 Transistor NPN	II-5
2.2.2 Pembagian Muatan Dalam Transistor NPN.....	II-6
2.2.3 Cara Kerja Transistor NPN	II-7
2.3 OP AMP (operational amplifier).....	II-8
2.3.1 Inverting.....	II-8

2.3.2 Non-Inverting	II-8
2.4 Mikrokontroler	II-9
2.4.1 Mikrokontroler ATmega 8535	II-9
2.4.2 Konfigurasi Pin ATmega 8535	II-12
2.4.3 Peta Memory	II-13
2.4.4 Status Register.....	II-14
2.5 DAC	II-15
2.6 Trafo Daya	II-16
2.6.1 Inti Besi Trafo	II-19
2.6.2 Kumparan Trafo	II-19
2.7 Bascom AVR	II-20

BAB III PERANCANGAN ALAT

3.1 Perancangan Perangkat Keras	III-1
3.1.1 Rangkaian Penurun Tegangan.....	III-2
3.1.2 DAC	III-2
3.1.3 OP AMP	III-3
3.1.4 Transistor Daya	III-4
3.2 Perancangan Perangkat Lunak.	III-5
3.2.1 Flowchart	III-5
3.2.2 Struktur Perulangan For	III-6
3.2.3 Struktur Perulangan DO.....LOOP	III-7
3.2.4 Algoritma Look Up Table	III-7
3.2.5 Pemrograman	III-11

BAB IV PENGUJIAN DAN ANALISIS SISTEM

4.1 Pengujian Perangkat Keras	IV-1
4.1.1 Pengujian Rangkaian Penurun Tegangan.....	IV-1
4.1.2 Pengujian Rangkaian DAC	IV-2
4.1.3. Pengujian Rangkaian OP AMP	IV-6
4.1.4 Pengujian Transistor Driver	IV-9

4.1.5 Pengujian Trafo	IV-15
4.2 Pengujian Dan Analisis Sistem	IV-17

BAB V KESIMPULAN DAN SARAN

5.1 Kesimpulan	V-I
5.2 Saran.....	V-I

DAFTAR PUSTAKA

DAFTAR RIWAYAT HIDUP

BAB I

PENDAHULUAN

1.1. Latar Belakang

Untuk mengubah arus *DC* (*Direct Current*) menjadi *AC* (*Alternating Current*) bisa dilakukan dengan rangkaian transistor daya. Transistor daya yang dirancang adalah dengan menggunakan metode flip-flop, kedua transistor akan bekerja secara bergantian, jika sinyal input pada transistor berupa gelombang sinus, maka transistor Q_1 aktif pada 50% siklus pertama yaitu pada positif 0° - 180° . Dan selanjutnya giliran transistor Q_2 aktif pada siklus 50% berikutnya yaitu pada phase negatif 180° - 360° .

Namun untuk menghasilkan gelombang sinusoidal dengan memanipulasi tegangan *DC* akan membutuhkan rangkaian yang kompleks. Oleh karena itu digunakan pemrograman menggunakan metode *Look Up Table* selain untuk mereduksi penggunaan komponen elektronika. metode *look up table* juga menunjang membangkitkan gelombang sinus dengan cara memasukkan nilai derajat kedalam tabel kemudian mensimulasikan gelombang sinus. metode ini sangat praktis karena tidak memerlukan proses secara matematik.

Setelah sinyal input transistor berupa arus searah yang berbentuk gelombang sinus yang didapat dari output DAC, maka masing-masing kaki basis akan dihubungkan dengan lilitan primer pada trafo, sehingga pada lilitan skundernya bisa menghasilkan tegangan dan akan menghasilkan arus AC.

1.2. Rumusan Masalah

Bagaimana merancang pengubah arus DC menjadi AC berbasis Mikrokontroler ATmega 8535 dan menganalisa gelombang yang dihasilkan.

1.3. Tujuan

Tujuan pembuatan tugas akhir ini adalah sebagai berikut :

- a. Merancang pengubah arus DC menjadi arus AC
- b. Menganalisis hasil perancangan guna mengetahui kelemahan dan keunggulannya.

1.4. Batasan Masalah

Tugas Akhir ini membahas tentang poin-poin sebagai berikut agar konsisten dengan judul yang diambil :

- a. Merancang pengubah arus DC menjadi arus AC Berbasis Mikrokontroler ATmega8535.
- b. Logika data yang dimuat ke register menggunakan amplitudo sinus yang ditabelkan dengan metode *Look Up Table*.

1.5. Metode Penelitian

Metode yang dipilih pada penelitian ini adalah metode eksperimen, dengan langkah-langkah dalam pengerjaan Tugas Akhir sebagai berikut:

1. Studi kepustakaan
Yaitu mempelajari prinsip kerja dari Transistor, Op Amp, Mikrokontroler ATmega8535, DAC, dan Trafo Daya.
2. Perencanaan dan Pembuatan Perangkat Keras:
Merancang dan membuat prototipe serta sistem yang di butuhkan berupa perangkat keras.
3. Perancangan dan pembuatan perangkat lunak
Merancang dan membuat prototipe serta sistem yang di butuhkan berupa perangkat lunak.
4. Pengujian dan analisis

Mengintegrasikan sistem antara perangkat keras dan perangkat lunak, kemudian dilakukan pengujian dan analisa terhadap hasil yang didapatkan.

5. Penulisan Laporan

Penulisan sebuah laporan yang terstruktur

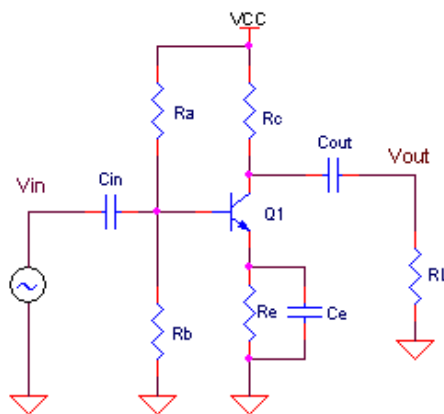
BAB II

LANDASAN TEORI

2.1. Tinjauan Pustaka

2.1.1. Transistor Penguat Sinyal kelas A

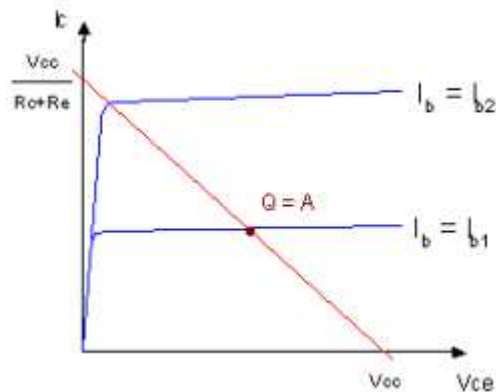
Contoh dari penguat class A adalah rangkaian dasar common emitter (CE) transistor. Penguat tipe kelas A dibuat dengan mengatur arus bias yang sesuai di titik tertentu yang ada pada garis beban sedemikian rupa sehingga titik Q ini berada tepat di tengah garis beban kurva V_{CE} - I_C dari rangkaian penguat tersebut dan sebut saja titik ini titik A. Gambar berikut adalah contoh rangkaian common emitter dengan transistor NPN Q1.



Gambar 2.1. Rangkaian dasar kelas A

Sumber: (<http://penguat-kelas-a.html>. diakses tanggal 28 juni 2010)

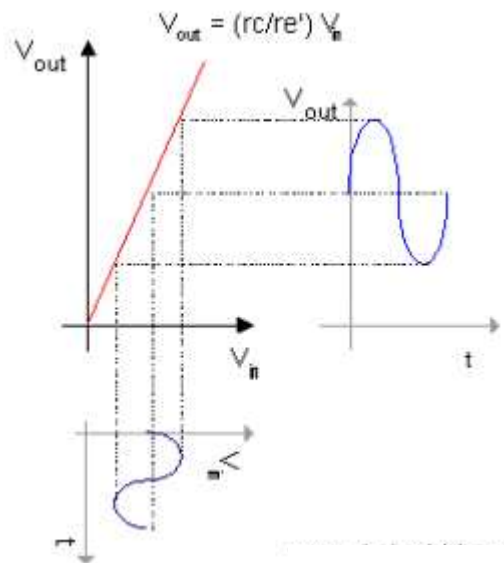
Garis beban pada penguat ini ditentukan oleh resistor R_c dan R_e dari rumus $V_{CC} = V_{CE} + I_c R_c + I_e R_e$. Jika $I_e = I_c$ maka dapat disederhanakan menjadi $V_{CC} = V_{CE} + I_c (R_c + R_e)$. Sedangkan resistor R_a dan R_b dipasang untuk menentukan arus bias. Kita dapat menentukan sendiri besar resistor- resistor pada rangkaian tersebut dengan pertama menetapkan berapa besar arus I_b yang memotong titik Q. (Sumber: <http://penguat-kelas-a.html>. diakses tanggal 28 juni 2010)



Gambar 2.2. Garis beban dan titik Q kelas A

Sumber: (<http://penguat-kelas-a.html>. diakses tanggal 28 juni 2010)

Gambar 2.3 menunjukkan ilustrasi penguatan sinyal input serta proyeksinya menjadi sinyal output terhadap garis kurva x-y rumus penguatan $v_{out} = (r_c/r_e) v_{in}$.



Gambar 2.3. Kurva penguatan kelas A

Sumber: (<http://penguat-kelas-a.html>. diakses tanggal 28 juni 2010)

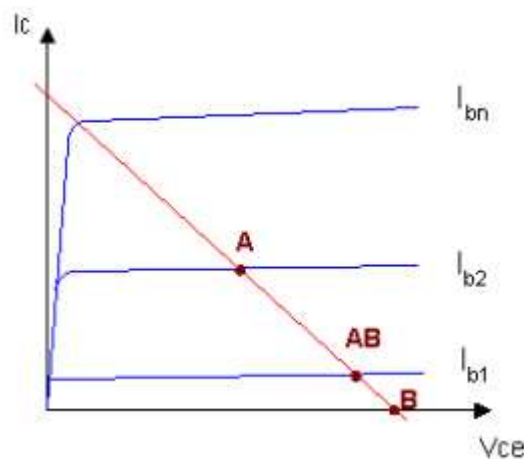
Ciri khas dari penguat kelas A, seluruh sinyal keluarannya bekerja pada daerah aktif. Penguat tipe class A disebut sebagai penguat yang memiliki tingkat fidelitas yang tinggi. Asalkan sinyal masih bekerja di daerah aktif, bentuk sinyal keluarannya akan sama persis dengan sinyal input. Namun

penguat kelas A ini memiliki efisiensi yang rendah kira-kira hanya 25% - 50%. Ini tidak lain karena titik Q yang ada pada titik A, sehingga walaupun tidak ada sinyal input (atau ketika sinyal input = 0 Vac) transistor tetap bekerja pada daerah aktif dengan arus bias konstan.

Transistor selalu aktif (ON) sehingga sebagian besar dari sumber catu daya terbuang menjadi panas. Karena ini juga transistor penguat kelas A perlu ditambah dengan pendingin. (Sumber: <http://penguat-kelas-a.html>. diakses tanggal 28 juni 2010)

2.1.2. Transistor Penguat Sinyal Kelas B.

Panas yang berlebih menjadi masalah tersendiri pada penguat kelas A. Maka dibuatlah penguat kelas B dengan titik Q yang digeser ke titik B pada gambar 2.4. Titik B adalah satu titik pada garis beban dimana titik ini berpotongan dengan garis arus $I_b = 0$. Karena letak titik yang demikian, maka transistor hanya bekerja aktif pada satu bagian phase gelombang saja. Oleh sebab itu penguat kelas B selalu dibuat dengan 2 buah transistor Q1 (NPN) dan Q2 (PNP).

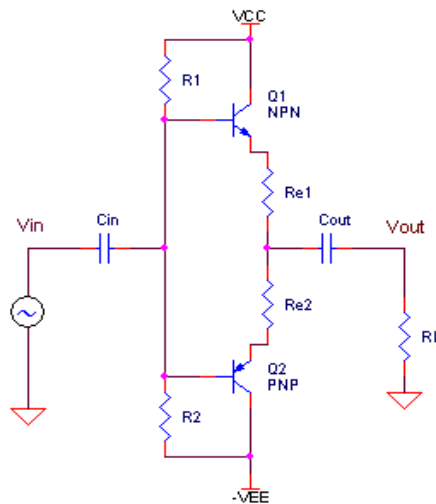


Gambar 2.4. Titik Q penguat A, AB dan B

Sumber: (<http://penguat-kelas-b-push-pull.html>. diakses tanggal 28 juni 2010)

Karena kedua transistor ini bekerja bergantian, maka penguat kelas B sering dinamakan sebagai penguat Push-Pull. Rangkaian dasar kelas B adalah seperti pada gambar 2.5 dibawah ini. Jika sinyalnya berupa gelombang sinus, maka transistor Q1 aktif pada 50 % siklus pertama (phase positif 0° -

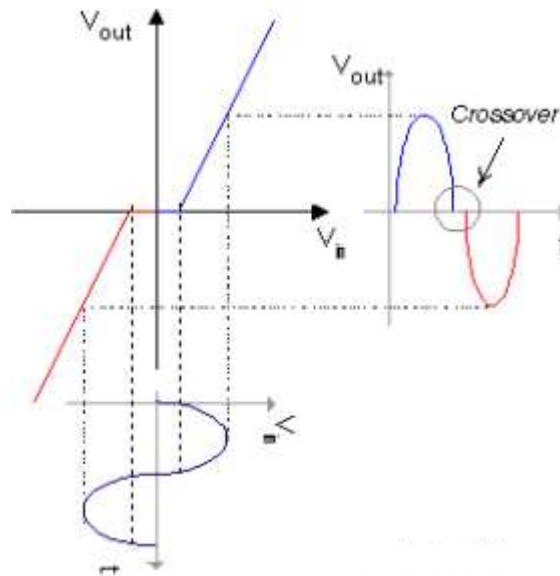
180°) dan selanjutnya giliran transistor Q2 aktif pada siklus 50 % berikutnya (phase negatif 180° – 360°). Penguat kelas B lebih efisien dibanding dengan kelas A, sebab jika tidak ada sinyal input ($v_{in} = 0$ volt) maka arus bias I_b juga = 0 dan praktis membuat kedua transistor dalam keadaan OFF. (Sumber: <http://penguat-kelas-b-push-pull.html>. diakses tanggal 28 juni 2010)



Gambar 2.5. Rangkaian dasar penguat kelas B

Sumber: (<http://penguat-kelas-b-push-pull.html> diakses tanggal 28 juni 2010)

Efisiensi penguat kelas B kira-kira sebesar 75%. Namun bukan berarti masalah sudah selesai, sebab transistor memiliki ke-tidak ideal-an. Pada kenyataanya ada tegangan jepit V_{be} kira-kira sebesar 0.7 volt yang menyebabkan transistor masih dalam keadaan OFF walaupun arus I_b telah lebih besar beberapa mA dari 0. Ini yang menyebabkan masalah *cross-over* pada saat transisi dari transistor Q1 menjadi transistor Q2 yang bergantian menjadi aktif. Gambar 2.6 menunjukkan masalah *cross-over* ini yang penyebabnya adalah adanya dead zone transistor Q1 dan Q2 pada saat transisi. (Sumber: <http://penguat-kelas-b-push-pull.html>. diakses tanggal 28 juni 2010)



Gambar 2.6. Kurva penguatan kelas B

Sumber: (<http://penguat-kelas-b-push-pull.html>. diakses tanggal 28 juni 2010)

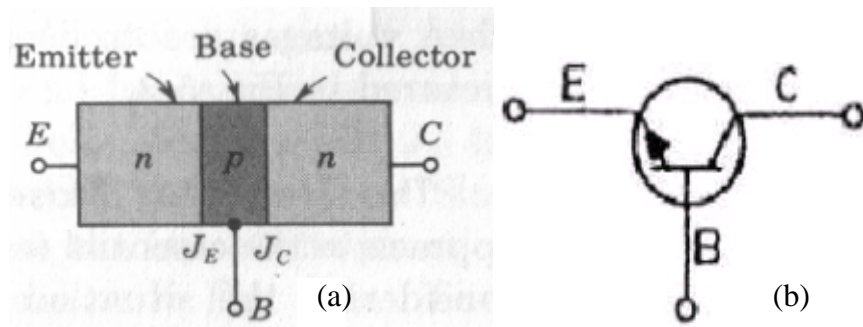
2.2. TRANSISTOR

Transistor berasal dari kata *transfer* dan *resistor* yang artinya perpindahan dan resistansi. Pada dasarnya transistor terbuat dari kristal germanium atau silikon yang terdiri dari 3 sisi yaitu dua sisi tipe P yang dipisahkan oleh sebuah sisi tipe N. Yang kedua yaitu jenis dua sisi tipe N dan dipisahkan oleh sebuah tipe P. Jenis transistor yang pertama disebut transistor PNP dan yang kedua disebut dengan NPN. (sumber: <http://hyperphysics.phy-str.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

2.2.1. TRANSISTOR NPN

Transistor NPN adalah transistor yang memiliki dua sisi N yang berdampingan dengan sebuah sisi P. Pada gambar dibawah ini akan terlihat struktur transistor NPN bagian N sebelah kiri di sebut emitor sedangkan N yang sebelah kanan disebut collector. sementara P yang ada di antara dua N disebut basis. Emitor dan collector terbuat dari bahan semi konduktor jenis N yang di *doped* lebih keras sedangkan basis terbuat dari bahan semi konduktor P yang di *doped* sangat ringan dan dengan ukuran yang sangat tipis. pada gambar dibawah ini akan diperlihatkan simbol transistor NPN dengan tanda panah menyatakan

tanda arus konvensional. (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)



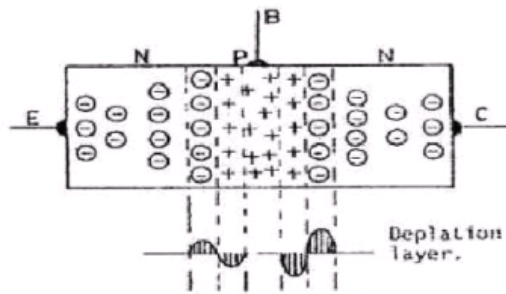
Gambar 2.7. (a) Gambar struktur transistor NPN

(b) Gambar simbol transistor NPN

(sumber:<http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

2.2.2. PEMBAGIAN MUATAN DALAM TRANSISTOR NPN

Pada gambar berikut pembagian muatan pada transistor NPN .sewaktu pembuatan transistor di sekitar *junction* E-B dan C-B terjadi daerah netral yang disebut *Depletion Layer*. *Depletion layer* lebih lebar pada *junction* C-B karena secara fisik kolektor lebih besar dari pada emitor. Disini elektron berfungsi sebagai pembawa muatan karena ia mempunyai jumlah yang paling banyak atau *Majority*. Oleh karena itu elektron disebut dengan *Majority carier* dan *minority hole* (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

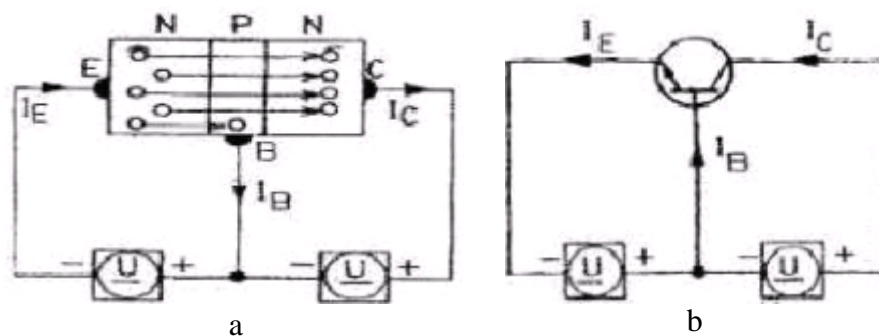


Gambar 2.8 Pembagian muatan pada transistor NPN

(sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html>
diakses tanggal 12 Feb 2010)

2.2.3. CARA KERJA TRANSISTOR NPN

Pada transistor NPN yang berfungsi sebagai pembawa muatan adalah elektron, elektron-elektron pada emitor didorong oleh kutub negatif V_{BE} ke arah basis. Karena basis didupet I_E secara ringan. Sedikit sekali yaitu sebesar 1% sampai 5%. Elektron dari emitor yang terkombinasi dengan hole di daerah basis. Jadi aliran elektron dari emitor ke basis hanya 1% sampai 5% dari I_E pada waktu bersamaan. Kutub positif V_{CB} menarik elektron dari kolektor. Karena basis sangat tipis. Elektron dari emitor yang tidak terkombinasi dengan basis menerobos basis menuju ke kolektor atau $I_C = 95\%-99\%$ dari I_E . (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)



Gambar 2.9 (a) Cara kerja transistor NPN, (b) Gambar aliran arus pada transistor NPN

(sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html>
diakses tanggal 12 Feb 2010)

Pada gambar b menunjukkan gambar aliran arus pada transistor NPN menurut hukum kirchhof. Jumlah arus pada suatu titik 0. jadi $I_E - I_C - I_B = 0$. atau $I_E = I_C + I_B$. Arus emitor adalah jumlah arus kolektor dan arus basis. (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

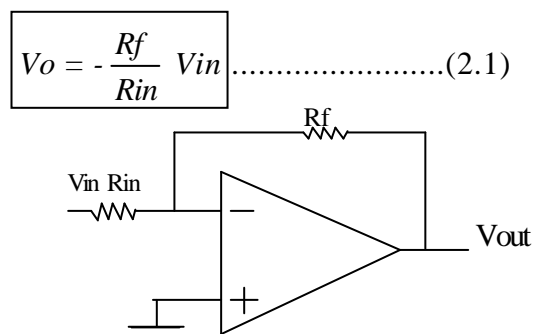
2.3. OP AMP (OPERATIONAL AMPLIFIER)

Amplifier secara umum adalah mengambil sebagai masukan satu atau lebih sinyal listrik dan memproduksi output satu atau lebih variasi sinyal. Yang umum menggunakan sebagian besar amplifier adalah menerima sinyal listrik kecil dan meningkatkan tegangan misalnya amplifier dalam stereo. Op Amp adalah blok bangunan dasar untuk penanganan sinyal listrik analog. Biasanya sebuah Op Amp memiliki dua masukan disebut positif (+) dan negative (-)

2.3.1. Inverting

Inverting amplifier ini, input dengan outputnya berlawanan polaritas. Jadi ada tanda minus pada rumus penguatannya. Penguatan inverting amplifier adalah bisa lebih kecil nilai besaran dari 1, misalnya -0.2 , -0.5 , -0.7 .

Rumus nya :



Gambar 2.10 Rangkaian inverting Amplifier
(Sumber : <http://Op Amp.html>. diakses tanggal 20 oktober 2010)

2.3.2. Non-Inverting

Rangkaian non inverting ini hampir sama dengan rangkaian inverting hanya perbedaannya adalah terletak pada tegangan inputnya dari masukan noninverting.

Rumusnya adalah sebagai berikut:

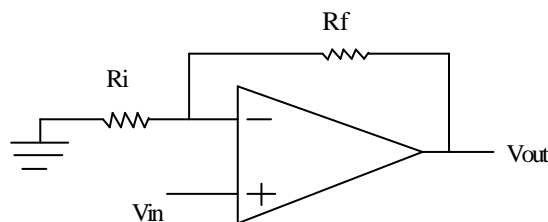
$$V_o = \left[\frac{R_f + R_i}{R_i} \right] V_i \dots\dots\dots (2.2)$$

sehingga persamaanya menjadi

$$V_o = \left[\frac{R_f}{R_i} + 1 \right] V_i \dots\dots\dots (2.3)$$

Hasil tegangan output noninverting ini akan lebih dari satu dan selalu positif.

Rangkaian nya adalah seperti pada gambar berikut ini :

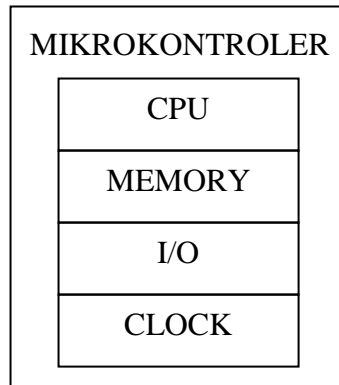


Gambar 2.11 rangkaian Non Inverting Amplifier
(Sumber : <http://Op Amp.html>. diakses tanggal 20 oktober 2010)

2.4. Mikrokontroler

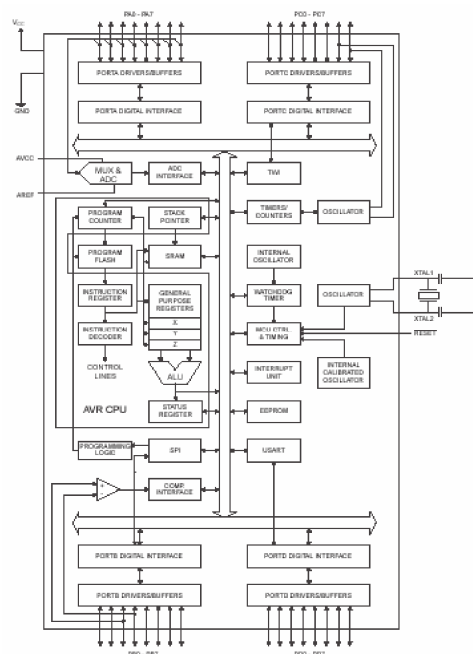
2.4.1. Mikrokontroler ATMEGA8535

Mikrokontroler adalah sebuah komponen elektronik berbentuk keping IC (*Integrated Circuit*) yang bekerja sesuai dengan program yang diisikan ke dalam memorinya seperti layaknya sebuah komputer yang sangat sederhana. Dalam IC-nya mikrokontroler selain CPU (*Central Prosessing Unit*) juga terdapat device lain yaitu sistem memori RAM (*Random Access Memory*) ROM (*Read Only Memory*), *serial & parallel interface*, *timer*, *interrupt controller*, dan lainnya tergantung fitur yang melengkapi mikorkontroler tersebut. (Sumber : <http://Pemrograman-Mikrokontroler-ATMEGA8535>. tgl 14 juni 2010)



Gambar 2.12 Perangkat-Perangkat Yang Terdapat Dalam Mikrokontroler

Mikrokontroler ATMEGA8535 merupakan mikrokontroler generasi AVR (*At and Vegards Risk processor*). Mikrokontroler AVR memiliki arsitektur RISC (*Reduced Instruction Set Computing*) 8 bit, dimana semua instruksi dikemas dalam kode 16-bit (*16-bits word*) dan sebagian besar instruksi dieksekusi dalam 1 siklus clock. (Sumber : Iswanto, 2008)



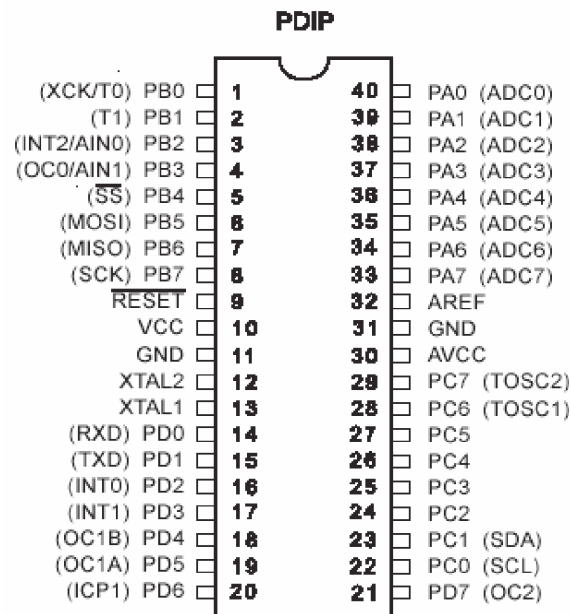
Gambar 2.13 Diagram Blok Fungsional ATmega8535

(Sumber : <http:// Pemrograman-Mikrokontroler-ATMEGA8535. tgl 14 juni 2010>)

Pada gambar 2.13. memperlihatkan bahwa ATmega8535 memiliki bagian sebagai berikut

1. Saluran I/O sebanyak 32 buah, yaitu Port A, Port B, Port C, dan Port D.
2. ADC 10 bit sebanyak 8 saluran.
3. Tiga buah Timer/Counter dengan kemampuan perbandingan.
4. CPU yang terdiri atas 32 buah register.
5. Watchdog Timer dengan osilator internal
6. SRAM (Static RAM) sebesar 512 byte.
7. Memori Flash sebesar 8 Kb dengan kemampuan Read While Write.
8. Unit interupsi internal dan eksternal.
9. Port antarmuka SPI.
10. EEPROM (Electrically Erasable Programmable Read Only Memory) sebesar 512 byte yang dapat diprogram saat operasi.
11. Antarmuka komparator analog.
12. Port USART untuk komunikasi serial dengan kecepatan maksimal 2,5 Mbps.
13. Sistem mikroprosesor 8 bit berbasis RISC dengan kecepatan maksimal 16 MHz. (Sumber : Iswanto, 2008)

2.4.2. Konfigurasi Pin Atmega8535



Gambar 2.14 Konfigurasi Pin ATmega8535

(Sumber : [http:// Pemrograman-Mikrokontroler-ATMEGA8535.tgl](http://Pemrograman-Mikrokontroler-ATMEGA8535.tgl) 14 juni 2010)

Konfigurasi pin ATmega8535 dapat dilihat pada Gambar 2.14. Secara fungsional konfigurasi pin ATmega8535 sebagai berikut :

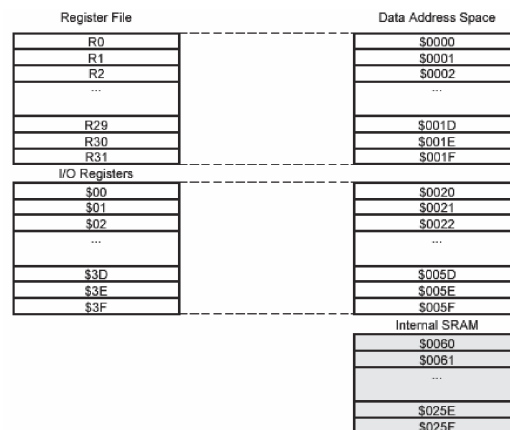
1. VCC merupakan pin yang berfungsi sebagai pin masukan catu daya.
2. GND merupakan pin *ground*.
3. Port A (PA0..PA7) merupakan pin I/O dua arah dan pin masukan ADC.
4. Port B (PB0..PB7) merupakan pin I/O dua arah dan pin fungsi khusus untuk *Timer/Counter*, Komparator analog, dan SPI.
5. Port C (PC0..PC7) merupakan pin I/O dua arah dan pin khusus untuk TWI, Komparator analog, dan *Timer Oscillator*.
6. Port D (PD0..PD7) merupakan pin I/O dua arah dan pin khusus untuk Komparator analog, Interupsi eksternal, dan Komunikasi serial.
7. RESET merupakan pin yang digunakan untuk me-reset mikrokontroller.
8. XTAL1 dan XTAL2 merupakan pin masukan clock eksternal.
9. AVCC merupakan pin masukan tegangan untuk ADC.

10. AREF merupakan pin masukan tegangan referensi ADC. (Sumber : Iswanto, 2008)

2.4.3. Peta Memori

ATmega8535 memiliki ruang pengalamatan memori data dan memori program yang terpisah. Memori data terbagi menjadi 3 bagian, yaitu 32 buah register umum, 64 buah register I/O, dan 512 byte SRAM Internal.

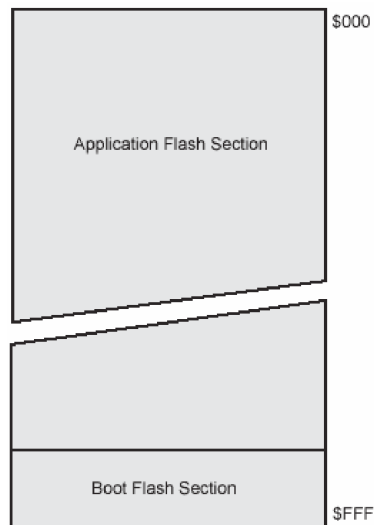
Register dengan fungsi umum menempati *space* data pada alamat terbawah, yaitu \$00 sampai \$1F, register khusus untuk menangani I/O dan control mikrokontroller menempati 64 alamat \$20 hingga \$5F, sedangkan SRAM 512 byte pada alamat \$60 sampai dengan \$25F. Konfigurasi memori data ditunjukkan Gambar 2.9. (Sumber : [http:// Pemrograman-Mikrokontroler-ATMEGA8535.tgl](http://Pemrograman-Mikrokontroler-ATMEGA8535.tgl) 14 juni 2010)



Gambar 2.15. Konfigurasi Memori Data Atmega 8535

(Sumber : [http:// Pemrograman-Mikrokontroler-ATMEGA8535.tgl](http://Pemrograman-Mikrokontroler-ATMEGA8535.tgl) 14 juni 2010)

Memori program yang terletak dalam Flash PEROM tersusun dalam *word* karena setiap instruksi memiliki lebar 16-bit atau 32-bit. AVR ATmega8535 memiliki 4 Kbyte x 16-bit Flash PEROM dengan alamat mulai dari \$000 sampai \$FFF. AVR memiliki 12-bit *Program Counter* (PC) sehingga mampu mengalami isi *Flash*. (Sumber : <http://Pemrograman-Mikrokontroler-ATMEGA8535.tgl> 14 juni 2010)



Gambar 2.16. Memori Program ATmega8535

(Sumber : <http:// Pemrograman-Mikrokontroler-ATMEGA8535. tgl 14 juni 2010>)

ATmega8535 juga memiliki memori data berupa EEPROM 8-bit sebanyak 512 byte. Alamat EEPROM dimulai dari \$000 sampai \$1FF

2.4.4. Status Register (SREG)

Status Register merupakan register berisi status yang dihasilkan pada setiap operasi yang dilakukan ketika suatu instruksi dieksekusi. Status register merupakan bagian dari inti CPU mikrokontroler.

Bit	7	6	5	4	3	2	1	0	
	I	T	H	S	V	N	Z	C	SREG
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Gambar 2.17. Status Register ATmega8535

(Sumber : <http:// Pemrograman-Mikrokontroler-ATMEGA8535. tgl 14 juni 2010>)

a. Bit 7 – I : *Global Interrupt Enable*

Bit yang harus diset untuk meng-*enable* interupsi.

b. Bit 6 – T : *Bit Copy Storage*

Instruksi BLD dan BST menggunakan bit-T sebagai sumber atau tujuan dalam operasi bit. Suatu bit dalam sebuah register GPR dapat disalin ke bit T menggunakan instruksi BST, dan sebaliknya bit-T dapat disalin kembali ke suatu bit dalam register GPR menggunakan instruksi BLD.

c. Bit 5 – H : *Half Carry Flag*

d. Bit 4 – S : *Sign Bit*

Bit-S merupakan hasil operasi EOR antara *flag-N (negative)* dan *flag-V (two's complement overflow)*.

e. Bit 3 – V : *Two's Complement Overflow Flag*

Bit yang berguna untuk mendukung operasi aritmatika.

f. Bit 2 – N : *Negative Flag*

Bit akan diset bila suatu operasi menghasilkan bilangan negatif.

g. Bit 1 – Z : *Zero Flag*

Bit akan diset bila hasil operasi yang diperoleh adalah nol.

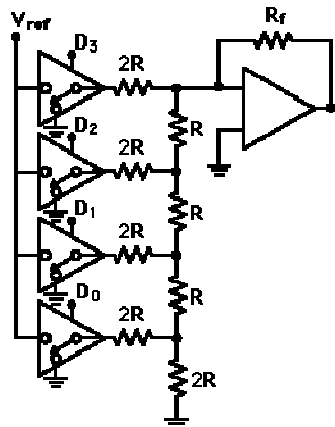
h. Bit 0 – C : *Carry Flag*

Bit akan diset bila suatu operasi menghasilkan *carry*.

2.5. DAC (Digital to Analog Converter)

DAC dibutuhkan untuk mengubah besaran digital yang dihasilkan oleh mikrokontroler menjadi besaran analog sehingga keluaran outputnya bisa diubah secara kontinu sesuai dengan perubahan masukan sehingga bisa diterima oleh transistor.

DAC adalah piranti yang mengubah besaran digital atau biner menjadi besaran analog. Gambar 2.18 menunjukkan gambar skema DAC dengan menggunakan R – 2R.



Gambar 2.18 DAC metode R – 2R analog

Sumber: (<http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html>
diakses tanggal 12 Feb 2010)

Gambar 2.18 di atas menunjukkan DAC R-2R 4 bit. Disebut sebagai 4 bit karena jalur data input ada sebanyak 4 bit yaitu D0, D1, D2 dan D3. Jika masing-masing bit berpotensi untuk berlogika 0 atau 1, maka jumlah kombinasi yang mungkin untuk 4 bit sebanyak $2^N = 2^4 = 16$ kombinasi. Setiap kombinasi input akan menghasilkan tegangan yang berbeda-beda besarannya pada output. Rangkaian di atas masih dapat dikembangkan dengan cara menambah jumlah jalur data input menjadi 8 bit. Sengaja dipilih 8 bit karena untuk menyesuaikan spesifikasi mikrokontroler ATmega 8535 yang merupakan mikrokontrol 8 bit, artinya register dan jalur pada terminal I/O mikrokontrol masing-masing berjumlah 8 bit atau 8 saluran. (sumber : <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html> diakses tanggal 12 Feb 2010)

2.6. TRAFO DAYA

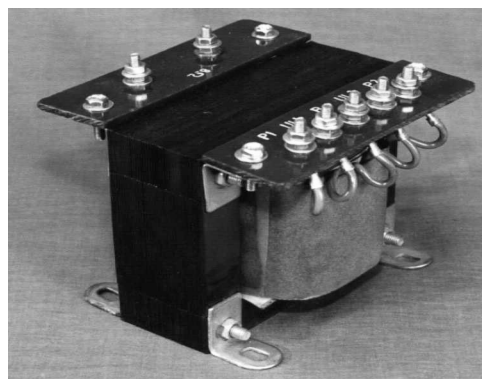
Transformator daya adalah suatu peralatan tenaga listrik yang berfungsi untuk menyalurkan tenaga atau daya listrik dari tegangan tinggi ke tegangan rendah atau sebaliknya mentransformasikan tegangan.

Prinsip dasar suatu transformator adalah induksi bersama (*mutual induction*) antara dua rangkaian yang dihubungkan oleh fluks magnet. Dalam bentuk yang sederhana, transformator terdiri dari dua buah kumparan induksi

yang secara listrik terpisah tetapi secara magnet dihubungkan oleh suatu path yang mempunyai relaktansi yang rendah. Kedua kumparan tersebut mempunyai mutual induction yang tinggi. Jika salah satu kumparan dihubungkan dengan sumber tegangan bolak-balik, fluks bolak-balik timbul di dalam inti besi yang dihubungkan dengan kumparan yang lain menyebabkan atau menimbulkan ggl (gaya gerak listrik) induksi (sesuai dengan induksi elektromagnet) dari hukum faraday, Bila arus bolak balik mengalir pada induktor, maka akan timbul gaya gerak listrik (ggl).

Transformator atau sering juga disebut trafo adalah komponen elektronika pasif yang berfungsi untuk mengubah menaikkan atau menurunkan tegangan listrik bolak-balik (AC). Bentuk dasar transformator adalah sepasang ujung pada bagian primer dan sepasang ujung pada bagian sekunder.

Bagian primer dan skunder adalah merupakan lilitan kawat yang tidak berhubungan secara elektris. Kedua lilitan kawat ini dililitkan pada sebuah inti yang dinamakan inti trafo. Untuk trafo yang digunakan pada tegangan AC frekuensi rendah biasanya inti trafo terbuat dari lempengan-lempengan besi yang disusun menjadi satu membentuk teras besi. Sedangkan untuk trafo frekuensi tinggi digunakan pada rangkaian-rangkaian RF(*Radio Frequency*) menggunakan inti ferit yaitu serbuk besi yang dipadatkan. (sumber : <http://transformator>, 15 Maret 2010)



Gambar 2.19. Trafo

Pada penggunaannya trafo juga digunakan untuk mengubah impedansi. Untuk trafo frekuensi rendah contohnya adalah trafo penurun tegangan (*Step*

Down Trafo) yang digunakan pada peralatan-peralatan elektronik tegangan rendah seperti adaptor pengisi baterai

Prinsip trafo penurun tegangan adalah jumlah lilitan primernya lebih banyak dari pada jumlah lilitan skundernya. Sedangkan trafo penaik tegangan memiliki jumlah lilitan primer lebih sedikit dari pada jumlah lilitan skundernya. Jika dilihat dari besarnya ukuran kawat yang digunakan, trafo penurun tegangan memiliki ukuran kawat yang lebih kecil pada lilitan primernya. Sebaliknya trafo penaik tegangan memiliki kawat lilitan yang lebih besar pada lilitan primernya

Hal ini dikarenakan pada trafo penurun tegangan *output* arus listriknya lebih besar, sedangkan trafo penaik tegangan memiliki *output* arus yang lebih kecil. Sementara itu frekuensi tegangan pada input dan outputnya tetap. Parameter lain adalah efisiensi daya trafo. Dalam kinerjanya trafo yang bagus memiliki efisiensi daya yang besar sekitar 70-80%. Daya yang hilang biasanya keluar menjadi panas yang timbul pada saat trafo bekerja. Trafo yang memiliki efisiensi tinggi dibuat dengan teknik tertentu dengan memperhatikan bahan inti trafo, dan kerapatan lilitannya.

Untuk mengetahui sebuah trafo masih bagus atau sudah rusak adalah dengan menggunakan AVO meter. Caranya posisikan AVO meter pada posisi Ohm meter, lalu cek lilitan primernya harus terhubung. Demikian juga lilitan skundernya juga harus terhubung. Sedangkan antara lilitan primer dan skunder tidak boleh terhubung, jika terhubung maka trafo tersebut korslet kecuali untuk jenis trafo tertentu yang memang didesain khusus untuk pemakaian tertentu. Begitu juga antara inti trafo dan lilitan primer atau skunder tidak boleh terhubung, jika terhubung maka trafo tersebut akan mengalami kebocoran arus jika digunakan.

Secara fisik trafo yang bagus adalah trafo yang memiliki inti trafo yang rata dan rapat serta jika digunakan tidak bergetar, sehingga efisiensi dayanya bagus. Dalam penggunaannya perhatikan tegangan kerja trafo, tiap tep-nya biasanya ditulis tegangan kerjanya misalnya pada primernya 0V - 110V - 220V, untuk tegangan 220 volt gunakan tep 0V dan 220V, sedangkan untuk tegangan 110 volt gunakan 0V dan 110V, dan pada skundernya misalnya 0V - 3V - 6V -

12V dsb, gunakan 0V dan tegangan yang diperlukan. Ada juga jenis trafo yang menggunakan CT (*Center Tep*) yang artinya adalah titik tengah. Misalnya 12V - CT - 12V, artinya jika kita gunakan tep CT dan 12V maka besarnya tegangan adalah 12 volt, tapi jika kita gunakan 12V dan 12V besarnya tegangan adalah 24 volt. Besarnya arus listrik yang bisa di *supply* oleh sebuah trafo biasanya juga dicantumkan misalnya 0.5 A, 1 A, 3A, 5 A dan sebagainya. Sesuaikan dengan kebutuhan jika membeli atau menggunakannya agar bisa berfungsi normal dan efisien. (sumber : <http://transformator>, 15 Maret 2010)

2.6.1. Inti Besi Trafo

Inti besi berfungsi untuk mempermudah jalan fluksi yang ditimbulkan oleh arus listrik yang melalui kumparan. Dibat dari lempengan-lempengan besi tipis yang berisolasi, untuk mengurangi panas sebagai rugi-rugi besi yang ditimbulkan oleh arus listrik. (sumber : <http://transformator>. 15 Maret 2010)

2.6.2. Kumparan Trafo

Kumparan trafo adalah beberapa lilitan kawat berisolasi membentuk suatu kumparan. Kumparan tersebut diisolasi baik terhadap inti besi maupun terhadap kumparan lain dengan isolasi padat seperti karton, pertinax dan lain-lain. Umumnya pada trafo terdapat kumparan primer dan sekunder. Bila kumparan primer dihubungkan dengan tegangan atau arus bolak-balik maka pada kumparan tersebut timbul fluksi yang menginduksikan tegangan, bila pada rangkaian sekunder ditutup rangkaian beban maka akan mengalir arus pada kumparan ini. Jadi kumparan sebagai alat transformasi tegangan dan arus. (sumber: <http://transformator>. 15 Maret 2010)

Rumus Tegangan Trafo

$$E = 4,44 \Phi_m \cdot N \cdot f \dots\dots\dots(2.4)$$

E = tegangan (rms)

Φ_m = fluks puncak

N = jumlah lilitan

f = frekuensi

Rumus arus

$$I_1 = I_2 \cdot E_2 / E_1 \dots\dots\dots(2.5)$$

I_1 = arus primer

I_2 = arus skunder

E_1 = tegangan primer

E_2 = tegangan skunder

Rumus Daya

$$\begin{array}{l} P_1 = V_1 \times I_1 \\ P_2 = V_2 \times I_2 \end{array} \dots\dots\dots(2.6)$$

P_1 = daya primer

P_2 = daya skunder

V_1 = tegangan primer

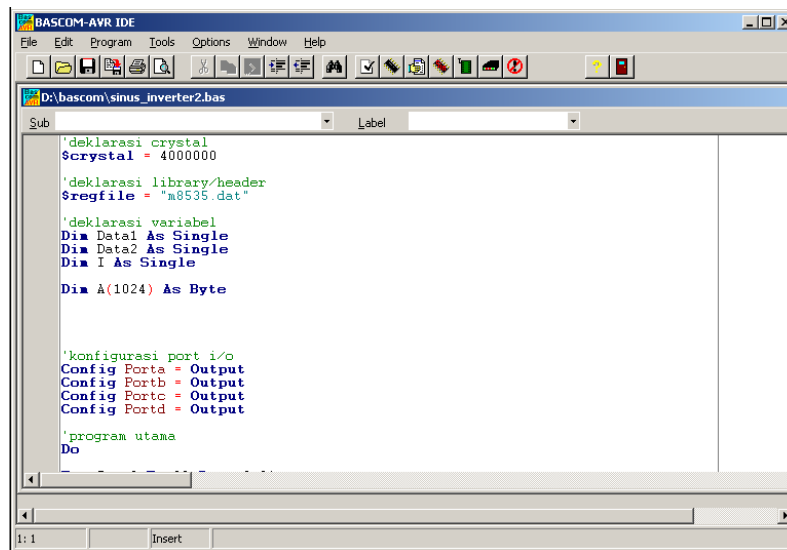
V_2 = tegangan skunder

I_1 = arus primer

I_2 = arus skunder

2.7. BASCOM AVR

Pada bahasa program digunakan bahasa Basic dimana bahasa pemrograman ini dikembangkan oleh John G. Kemeny, profesor dari Dartmouth College, beserta Thomas E. Kurtz pada tahun 1960. BASIC merupakan singkatan dari *Beginner's All Purpose Symbolic Instruction Code* ditujukan untuk kalangan mahasiswa sebagai pengenalan menggunakan komputer pada saat itu (Imam, 2008). Dan untuk BASIC Compiler digunakan Bascom AVR



Gambar 2.20. Tampilan Bascom AVR

- a. BASIC terstruktur dilengkapi dengan label-label.
- b. Pemrograman terstruktur dengan dukungan perintah-perintah: IF-THEN-ELSE-END IF, DO-LOOP, WHILE-WEND, SELECT- CASE.
- c. Kode mesin yang cepat dibandingkan dengan kode yang diterjemahkan.
- d. Nama variabel dan label bisa sepanjang 32 karakter.
- e. Menyediakan tipe-tipe variabel Bit, Byte, Integer, Word, Long, Single, DOUBLE dan String.
- f. Mendukung tipe DOUBLE. tidak dijumpai di AVR compiler lainnya - BASCOM memberikan keuntungan untuk memotong angka-angka sangat besar dengan DOUBLE (8 byte Floating Point)
- g. Berfungsinya besar Satuan Floating point Trigonometri
- h. Fungsi-fungsi perhitungan tanggal dan waktu.
- i. Program yang terkompilasi bekerja untuk semua mikrokontroler AVR yang memiliki memori internal.
- j. Pernyataan-pernyataannya kompatibel dengan Microsoft's VB/QB.
- k. Perintah-perintah khusus untuk tampilan-LCD, I2C chips dan 1WIRE chips, PC keyboard, matrix keyboard, RC5 reception, software UAR, SPI, LCD grafik, pengiriman kode IR RC5, RC6 atau Sony.
- l. TCP/IP with W3100A chip.

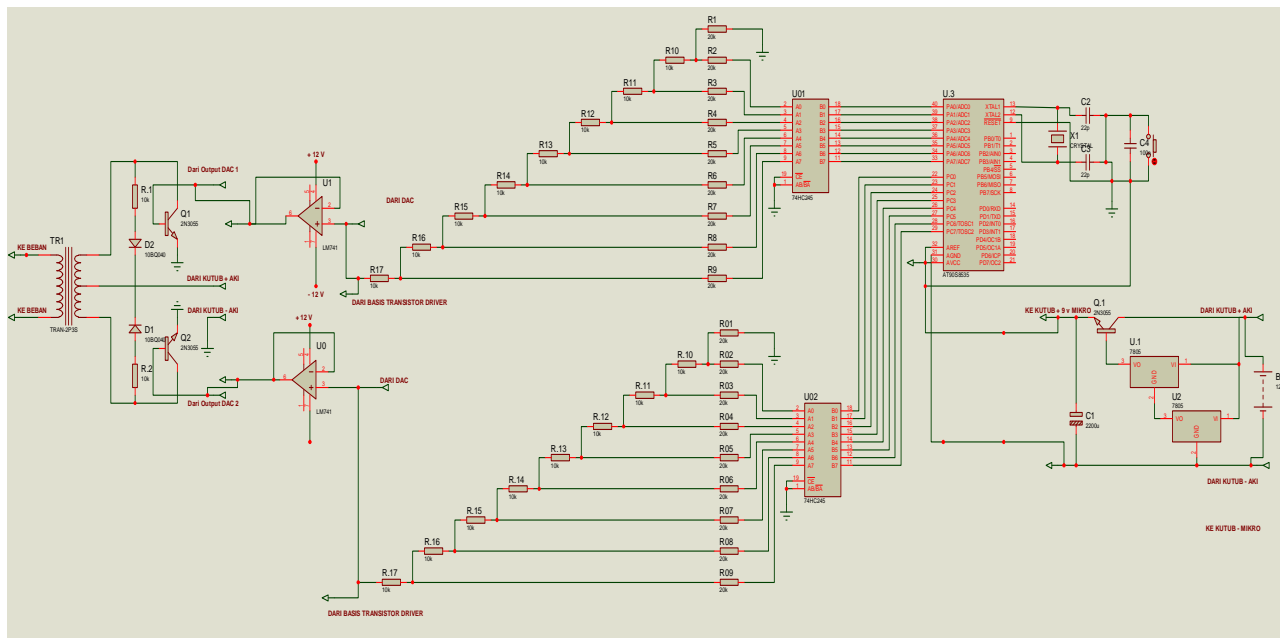
- m. Mendukung variabel lokal, fungsi buatan pengguna, pustaka.
- n. Emulator terminal dengan pilihan download yang terintegrasi.
- o. Simulator terintegrasi untuk pengujian.
- p. Pemrogram ISP terintegrasi (application note AVR910.ASM).
- q. Pemrogram STK200 dan STK300 yang terintegrasi. Juga mendukung The low cost Sample Electronics programmer. Dapat dibuat dalam waktu 10 menit!
Banyak pemrogram lain yang didukung melalui antarmuka universal.
- r. Editor dengan beda warna pada pernyataan-pernyataan khusus
- s. PDF datasheet viewer.
- t. Context sensitive help.

PERANCANGAN ALAT

Perancangan dilakukan dengan cara merancang perangkat keras (*Hardware*) serta perancangan perangkat lunak (*Software*). Perancangan ini bertujuan untuk membuat sebuah pengubah arus DC menjadi arus AC. gelombang yang dihasilkan merupakan hasil rekayasa menggunakan algoritma pemrograman, untuk dapat membangkitkan gelombang maka akan dilakukan pemrograman terhadap mikrokontroler yang akan mengeksekusi perintah sesuai dengan yang kita instruksikan

3.1. PERANCANGAN PERANGKAT KERAS

Pada penelitian ini akan dirancang perangkat keras yang bisa mengubah arus DC menjadi arus AC. Perancangan perangkat keras secara keseluruhan dapat dilihat pada gambar 3.1 dibawah ini.



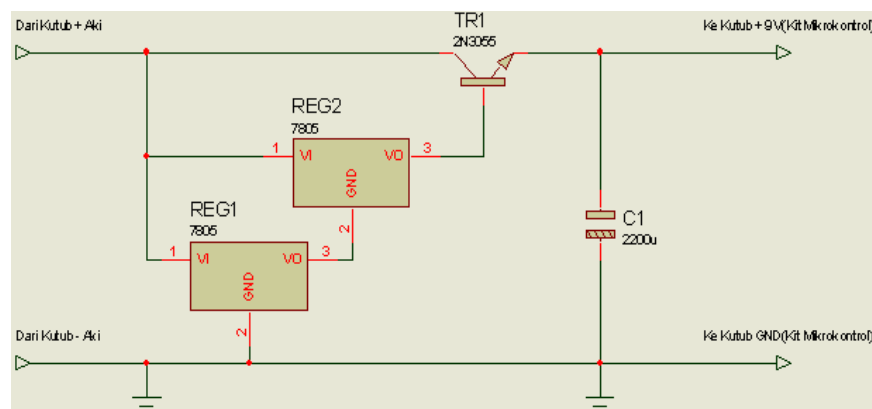
Gambar 3.1 Rangkaian Perancangan

Pada perancangan ini tegangan *input* yang bersumber dari akumulator sebesar 12 VDC akan diturunkan menjadi sebesar 9 VDC. Hal ini dilakukan untuk memberikan tegangan *input* mikrokontroler yaitu sebesar 9 VDC. Kemudian

dilakukan pemrograman terhadap mikrokontroler yang akan ditransmisikan melalui rangkaian DAC. Sedangkan masing-masing output DAC akan dihubungkan langsung dengan masing-masing kaki basis pada rangkaian transistor daya. Setelah semua sistem perancangan diaktifkan maka gelombang keluaran trafo diharapkan akan berbentuk gelombang sinusoidal.

3.1.1. RANGKAIAN PENURUN TEGANGAN

Rangkaian penurun tegangan adalah rangkaian yang berfungsi menurunkan tegangan 12V yang bersumber dari akumulator menjadi 9V. Rangkaian ini dibutuhkan untuk memberikan tegangan pada kit mikrokontroler.

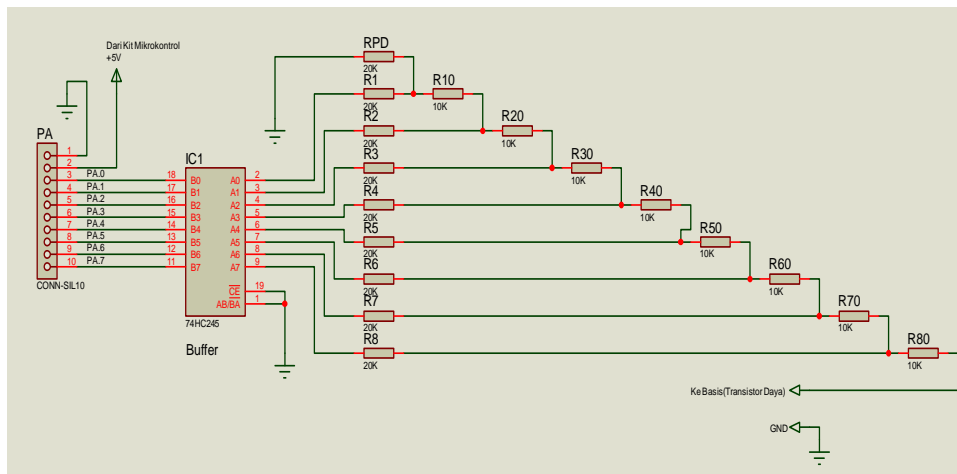


Gambar 3.2 Rangkaian Penurun Tegangan

3.1.2. DAC

Pada perancangan ini DAC dibutuhkan untuk mengubah besaran digital yang dihasilkan oleh mikrokontroler menjadi besaran analog sehingga keluaran outputnya bisa diubah secara *continue* sesuai dengan perubahan masukan. Ini sesuai dengan tegangan yang dibutuhkan transistor.

DAC adalah piranti yang mengubah besaran digital atau biner menjadi besaran analog. Gambar 3.3 menunjukkan gambar skema DAC dengan menggunakan R – 2R.

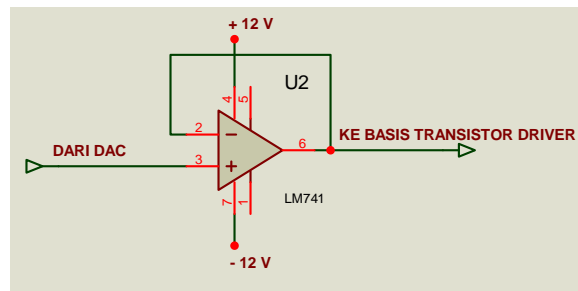


Gambar 3.3 Rangkaian DAC Metode R – 2R Analog

Gambar 3.3 di atas menunjukkan DAC R-2R 8 bit. Disebut sebagai 8 bit karena jalur data input ada sebanyak 8 bit yaitu pin3, 5, 7,9,12,14,16 dan 18. Jika masing-masing bit berpotensi untuk berlogika 0 atau 1, maka jumlah kombinasi yang mungkin untuk 8 bit sebanyak $2^N = 2^8 = 256$ kombinasi. Setiap kombinasi input akan menghasilkan tegangan yang berbeda-beda besarannya pada output. Rangkaian di atas sudah dikembangkan dengan cara menambah jumlah jalur data input menjadi 8 bit. Sengaja dipilih 8 bit karena untuk menyesuaikan spesifikasi mikrokontroler ATmega 8535 yang merupakan mikrokontroler 8 bit, artinya register dan jalur pada terminal I/O mikrokontroler masing-masing berjumlah 8 bit atau 8 saluran.

3.1.3. OP AMP

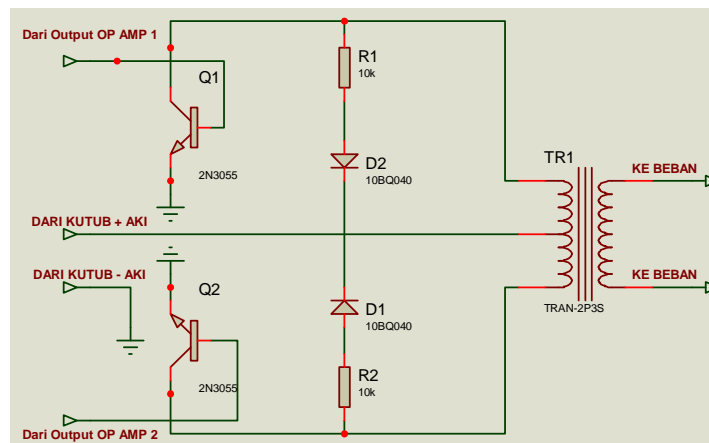
Pada perancangan ini Op Amp berfungsi sebagai penguat sinyal yang dihasilkan oleh rangkaian DAC. Op amp yang dirancang adalah Op Amp Non Inverting. Out put dari Op Amp ini akan dihubungkan dengan terminal basis pada rangkaian transistor daya. Berikut ini adalah rangkaian hasil perancangan:



Gambar 3.4 Rangkaian Op Amp

3.1.4. TRANSISTOR DAYA

Pada perancangan ini rangkaian transistor daya dirancang dengan metode flip-flop dengan kaki basis transistor sudah dipengaruhi oleh rangkaian DAC. Sehingga input keterminal basis merupakan arus searah yang sudah berbentuk gelombang sinus.

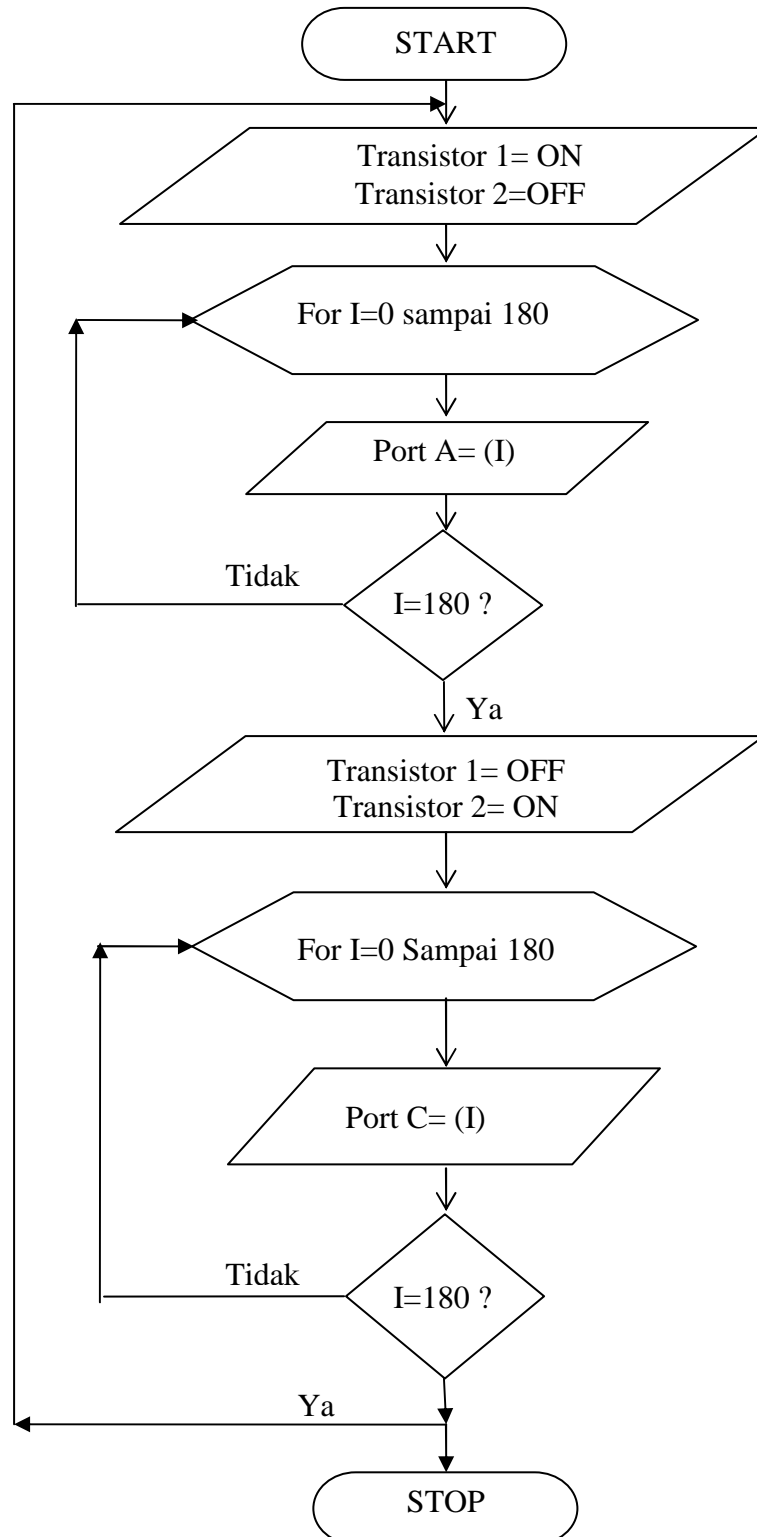


Gambar 3.5 Rangkaian Transistor Daya

Gambar 3.5 menunjukkan rangkaian transistor daya yang dirancang dengan metode flip-flop, dimana kaki basis dari masing-masing transistor akan dihubungkan langsung dengan output rangkaian DAC. Sedangkan output trafo bisa langsung dialirkan ke beban.

3.2. PERANCANGAN PERANGKAT LUNAK

3.2.1. Flowchart



Gambar 3.6. Diagram Alir Sistem Pembangkit Gelombang Sinusoidal

Langkah pertama dilakukan mengaktifkan transistor 1 dan menonaktifkan transistor 2. setelah itu dilakukan pemrograman dengan struktur perulangan for untuk mengulang variabel I yang bernilai 0 sampai 180. kemudian masukkan kembali nilai yang berada di alamat I untuk dikeluarkan melalui port A. jika variabel I belum terulang sampai 180 maka kembali ke langkah pertama dan jika sudah terulang sampai 180 akan dilanjutkan dengan langkah ke dua.

Langkah kedua yaitu menonaktifkan transistor 1 dan mengaktifkan transistor 2. seperti pada langkah pertama melakukan struktur perulangan for untuk mengulang variabel I yang bernilai 0 sampai 180. kemudian masukkan kembali nilai yang berada di alamat I untuk di keluarkan melalui port A jika nilai variabel I sampai 180 maka dilakukan kembali struktur perulangan for untuk mengulang variabel I dari 0 sampai 180. dan jika variabel I sudah bernilai 180 dilakukan kembali langkah pertama, hal ini dilakukan agar gelombang sinus yang dibangkitkan menjadi kontinu atau terus berulang. Pada perancangan ini kondisi berhenti setelah semua sistem di nonaktifkan.

3.2.2. STRUKTUR PERULANGAN FOR

Struktur perulangan for adalah struktur yang digunakan untuk mengulang data yang tersimpan pada variabel tertentu, contoh pemrograman menggunakan struktur for adalah sebagai berikut:

```
'Dim A As Byte  
'Dim B1 As Byte  
'dim C As Integer
```

```
For A = 1 To 10 Step 2  
    Print "This is A " ; A  
Next A
```

```
For C = 10 To -5 Step -1  
    Print "This is C " ; C  
Next
```

```
For A = 1 To 10
```

```

Print "This is A " ; A
For B1 = 1 To 10
    Print "This is B1 " ; B1
Next
Next A

End

```

3.2.3. STRUKTUR DO.....LOOP

Perulangan do.....loop banyak digunakan pada program yang terstruktur, program ini digunakan bila jumlah perulangannya belum diketahui. proses perulangan akan terus berlanjut selama kondisinya bernilai benar dan akan berhenti bila kondisinya bernilai salah. Jadi dengan menggunakan struktur do.....loop sekurang-kurangnya akan terjadi satu kali perulangan.

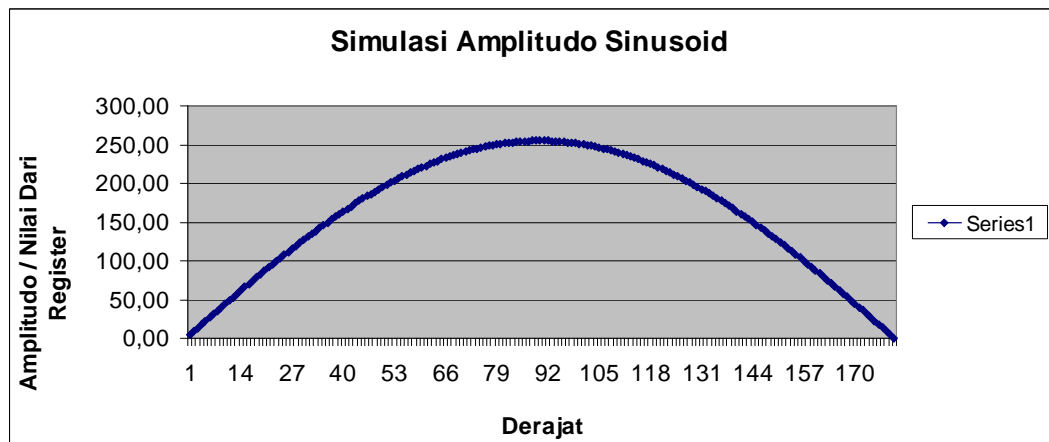
A = 1	<i>‘Sebagai Variabel</i>
Do	<i>‘Memulai do.....loop</i>
Print A	<i>‘Perintah Untuk Menampilkan Variabel A</i>
Incr A	<i>‘Variabel A Ditambah Dengan Satu</i>
Loop until A = 10	<i>‘Lakukan Hingga A = 10</i>
End	

3.2.4. Algoritma Look Up Table

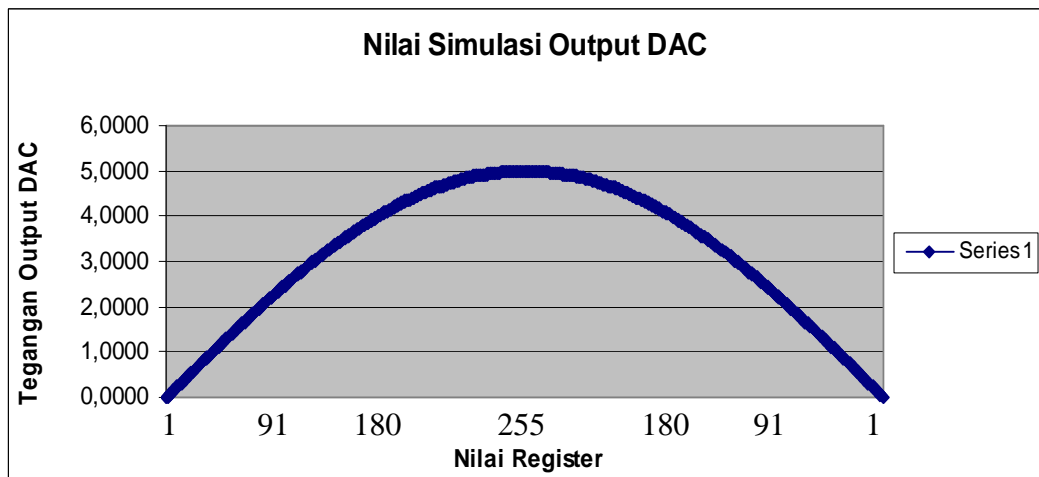
Sesuai dengan teori matematika bahwa gelombang sinusoidal merupakan fungsi gelombang yang spesifik. Persamaan atau fungsi sinusoidal tidak sama dengan persamaan linier atau logaritmik. Besaran tegangan dari gelombang sinusoidal mempunyai rasio yang berbeda-beda untuk setiap sampling amplitudonya. Oleh karena itu karena sifat rasio tegangannya yang variabel, maka dalam perencanaan tugas akhir ini digunakan metode *Look Up Table* yaitu memetakan besaran sinusoidal menjadi tabel dan kemudian data tabel itulah yang digunakan untuk membangkitkan gelombang sinusoidal.

Gambar 3.7 menunjukkan hasil simulasi dengan menggunakan program microsoft excel. Sumbu Horizontal adalah besaran derajat dengan step 0.3 derajat. Sedangkan sumbu vertikal adalah nilai amplitudo gelombang setelah dikuantisasi dengan skala 255.

Skala kuantisasi dipilih 255 karena nilai maksimal yang bisa dikeluarkan dari mikrokontrol adalah 255 desimal, sedangkan output maksimal dari fungsi sinusoidal adalah sebesar 1.



Gambar 3.7 Hasil simulasi besaran sinusoidal dengan step 0.3 derajat



Gambar 3.8 Hasil simulasi output DAC terhadap nilai register

Berikut ini adalah tampilan program metode *look up table* yang dilakukan dengan microsoft excel.

Tabel 3.1 Metode *Look Up Table*

Degree (Derajat)	Radian	Sin	Nilai Pecahan	Nilai Register	Teg. Output DAC
0	0.00	0.00	0.00	0.00	0.0000
0.3	0.01	0.01	1.33	1.00	0.0196
0.6	0.01	0.01	2.67	3.00	0.0588
0.9	0.02	0.02	4.00	4.00	0.0784
1.2	0.02	0.02	5.34	5.00	0.0980
1.5	0.03	0.03	6.67	7.00	0.1373
1.8	0.03	0.03	8.01	8.00	0.1569
2.1	0.04	0.04	9.34	9.00	0.1765
2.4	0.04	0.04	10.67	11.00	0.2157
2.7	0.05	0.05	12.01	12.00	0.2353
3	0.05	0.05	13.34	13.00	0.2549
6	0.10	0.10	26.64	27.00	0.5294
9	0.16	0.16	39.87	40.00	0.7843
12	0.21	0.21	52.99	53.00	1.0392
15	0.26	0.26	65.97	66.00	1.2941
18	0.31	0.31	78.76	79.00	1.5490
21	0.37	0.36	91.34	91.00	1.7843
24	0.42	0.41	103.67	104.00	2.0392
27	0.47	0.45	115.71	116.00	2.2745
30	0.52	0.50	127.44	127.00	2.4902
33	0.58	0.54	138.82	139.00	2.7255
36	0.63	0.59	149.82	150.00	2.9412
39	0.68	0.63	160.41	160.00	3.1373
42	0.73	0.67	170.56	171.00	3.3529
45	0.79	0.71	180.24	180.00	3.5294
48	0.84	0.74	189.43	189.00	3.7059
51	0.89	0.78	198.10	198.00	3.8824
54	0.94	0.81	206.23	206.00	4.0392
57	0.99	0.84	213.79	214.00	4.1961
60	1.05	0.87	220.77	221.00	4.3333
63	1.10	0.89	227.14	227.00	4.4510
66	1.15	0.91	232.89	233.00	4.5686
69	1.20	0.93	238.01	238.00	4.6667
72	1.26	0.95	242.47	242.00	4.7451
75	1.31	0.97	246.27	246.00	4.8235
78	1.36	0.98	249.39	249.00	4.8824
81	1.41	0.99	251.83	252.00	4.9412
84	1.47	0.99	253.58	254.00	4.9804
87	1.52	1.00	254.64	255.00	5.0000
90	1.57	1.00	255.00	255.00	5.0000

93	1.62	1.00	254.66	255.00	5.0000
96	1.67	0.99	253.63	254.00	4.9804
99	1.73	0.99	251.90	252.00	4.9412
102	1.78	0.98	249.48	249.00	4.8824
105	1.83	0.97	246.37	246.00	4.8235
108	1.88	0.95	242.59	243.00	4.7647
111	1.94	0.93	238.15	238.00	4.6667
114	1.99	0.91	233.06	233.00	4.5686
117	2.04	0.89	227.33	227.00	4.4510
120	2.09	0.87	220.97	221.00	4.3333
123	2.15	0.84	214.01	214.00	4.1961
126	2.20	0.81	206.47	206.00	4.0392
129	2.25	0.78	198.36	198.00	3.8824
132	2.30	0.74	189.70	190.00	3.7255
135	2.36	0.71	180.53	181.00	3.5490
138	2.41	0.67	170.86	171.00	3.3529
141	2.46	0.63	160.72	161.00	3.1569
144	2.51	0.59	150.15	150.00	2.9412
147	2.56	0.55	139.16	139.00	2.7255
150	2.62	0.50	127.79	128.00	2.5098
153	2.67	0.46	116.08	116.00	2.2745
156	2.72	0.41	104.04	104.00	2.0392
159	2.77	0.36	91.72	92.00	1.8039
162	2.83	0.31	79.15	79.00	1.5490
165	2.88	0.26	66.36	66.00	1.2941
168	2.93	0.21	53.39	53.00	1.0392
171	2.98	0.16	40.27	40.00	0.7843
174	3.04	0.11	27.05	27.00	0.5294
177	3.09	0.05	13.74	14.00	0.2745
180	3.14	0.00	0.41	0.00	0.0000

Untuk mendapatkan bilangan bulat pada nilai register digunakan struktur round atau pembulatan angka. Contoh struktur round adalah sebagai berikut:

$$\begin{aligned}
 \sin 90^\circ &= 1 \\
 \sin 45^\circ &= \frac{1}{2}\sqrt{2} = 0,0707 \times 100 \\
 &= 7,07 \\
 &= 7
 \end{aligned}$$

Nilai 7,07 yang di bulatkan menjadi 7 disebut dengan perintah round. Karena nilai register belum merupakan bilangan bulat sebelum dilakukan perintah round maka perintah round sendiri dilakukan sebelum mendapatkan nilai register yaitu pada program microsoft excel.

3.2.5. PEMROGRAMAN

Pada perancangan ini struktur perulangan For digunakan sebagai program utama untuk membangkitkan gelombang sinusoidal. Dengan mengatur port a dan port c sebagai output mikrokontroler. Port a dan port c masing-masing adalah input DAC. Sedangkan output DAC itu sendiri akan terhubung dengan terminal basis masing-masing transistor yang berada pada rangkaian transistor daya. Berikut ini adalah program utama pada perancangan ini.

'deklarasi crystal	'pengenalan crystal
\$crystal = 4000000	'kristal yang digunakan=4000000
'deklarasi library/heder	'pengenalan mikrokontroler
\$regfile = "m8535.dat"	'mikrokontroler yang digunakan =
	ATmega 8535
'deklarasi variable	'pengenalan variabel
Dim Index As Integer	'variabel index sebagai integer
Dim Datanya As Byte	'variabel datanya sebagai byte
'konfigurasi port i/o	'pengenalan input / output
Config Porta = Output	'port a adalah output
Config Portb = Output	'port b adalah output
Config Portc = Output	'port c adalah output
Config Portd = Output	'port d adalah output
'program utama	
Do	'memulai restore lookuptable
Restore Lookuptable	'lihat ke lookuptable
For Index = 1 To 601	'ulangi variable index mulai dari 1
	Sampai 601
Read Datanya	'baca variable datanya
Porta = Datanya	'port a adalah datanya
Next Index	'lanjutkan variable index
Restore Lookuptable	'lihat ke lookuptable
For Index = 1 To 601	'ulangi variable index mulai dari 1
	sampai 601

Read Datanya	`baca variable datanya
Portc = Datanya	`port c adalah datanya
Next Index	`lanjutkan variable index
Loop	`lakukan perintah do secara kontinu
End	`akhiri program

Lookuptable:

Data 0 , 1 , 3 , 4 , 5 , 7 , 8 , 9 , 11 , 12 , 13 ` 15 , 16 ,17
Data 19 , 20 , 21 , 13 , 14 , 15 , 17 , 18 , 19 , 31 , 32 , 33
Data 35 , 36 , 37 , 39 , 40 , 41 , 43 , 44 , 45 , 46 , 48 , 49
Data 50 , 52 , 53 , 54 , 56 , 57 , 58 , 59 , 61 , 62 , 63, 65
Data 66 , 67 , 68 , 69 , 70 , 71 , 72 , 74 , 75 , 76 , 77 , 79
Data 80 , 81 , 83 , 84 , 85 , 86 , 88 , 89 , 90 , 91 , 93 , 94
Data 95 , 96 , 98 , 99 , 100 , 101 , 102 , 104 , 105 , 106 , 107
Data 109 , 110 , 111 , 112 , 113 , 115 , 116 , 117 , 118 , 119
Data 120 , 122 , 123 , 124 , 125 , 126 , 127 , 129 , 130 , 131
Data 132 , 133 , 134 , 135 , 137 , 138 , 139 , 140 , 141 , 142
Data 143 , 144 , 145 , 147 , 148 , 149 , 150 , 151 , 152 , 153
Data 154 , 155 , 156 , 157 , 158 , 159 , 160 , 161 , 162 , 164
Data 165 , 166 , 167 , 168 , 169 , 170 , 171 , 172 , 173 , 174
Data 174 , 175 , 176 , 177 , 178 , 179 , 180 , 181 , 182 , 183
Data 184 , 185 , 186 , 187 , 188 , 189 , 189 , 190 , 191 , 192
Data 193 , 194 , 195 , 196 , 196 , 197 , 198 , 199 , 200 , 201
Data 201 , 202 , 203 , 204 , 205 , 205 , 206 , 207 , 208 , 209
Data 209 , 210 , 211 , 212 , 212 , 213 , 214 , 215 , 215 , 216
Data 217 , 217 , 218 , 219 , 219 , 220 , 221 , 221 , 222 , 223
Data 223 , 224 , 225 , 225 , 226 , 227 , 227 , 228 , 228 , 229
Data 230 , 230 , 231 , 231 , 232 , 232 , 233 , 233 , 234 , 234
Data 235 , 236 , 236 , 237 , 237 , 238 , 238 , 238 , 239 , 239
Data 240 , 240 , 241 , 241 , 242 , 242 , 242 , 243 , 243 , 244
Data 244 , 244 , 245 , 245 , 246 , 246 , 246 , 247 , 247 , 247
Data 248 , 248 , 248 , 249 , 249 , 249 , 249 , 250 , 250 , 250
Data 250 , 251 , 251 , 251 , 251 , 252 , 252 , 252 , 252 , 252
Data 253 , 253 , 253 , 253 , 253 , 253 , 254 , 254 , 254 , 254
Data 254 , 254 , 254 , 254 , 254 , 255 , 255 , 255 , 255 , 255
Data 255 , 255 , 255 , 255 , 255 , 255 , 255 , 255 , 255 , 255
Data 255 , 255 , 255 , 255 , 255 , 255 , 255 , 255 , 255 , 254

Data 254 , 254 , 254 , 254 , 254 , 254 , 254 , 253 , 253 , 253
 Data 253 , 253 , 253 , 252 , 252 , 252 , 252 , 252 , 251 , 251
 Data 251 , 251 , 251 , 250 , 250 , 250 , 249 , 249 , 249 , 249
 Data 248 , 248 , 248 , 247 , 247 , 247 , 246 , 246 , 246 , 245
 Data 245 , 245 , 244 , 244 , 243 , 243 , 243 , 242 , 242 , 241
 Data 241 , 240 , 240 , 240 , 239 , 239 , 238 , 238 , 237 , 237
 Data 236 , 236 , 235 , 235 , 234 , 234 , 233 , 233 , 232 , 231
 Data 231 , 230 , 230 , 229 , 229 , 228 , 227 , 227 , 226 , 225
 Data 225 , 224 , 224 , 223 , 222 , 222 , 221 , 220 , 220 , 219
 Data 218 , 218 , 217 , 216 , 215 , 215 , 214 , 213 , 213 , 212
 Data 211 , 210 , 210 , 209 , 208 , 207 , 206 , 206 , 205 , 204
 Data 203 , 202 , 202 , 201 , 200 , 199 , 198 , 198 , 197 , 196
 Data 195 , 194 , 193 , 192 , 191 , 191 , 190 , 189 , 188 , 187
 Data 186 , 185 , 184 , 183 , 182 , 181 , 181 , 180 , 179 , 178
 Data 177 , 176 , 175 , 174 , 173 , 172 , 171 , 170 , 169 , 168
 Data 167 , 166 , 165 , 164 , 163 , 162 , 161 , 160 , 159 , 158
 Data 157 , 155 , 154 , 153 , 152 , 151 , 150 , 149 , 148 , 147
 Data 146 , 145 , 144 , 142 , 141 , 140 , 139 , 138 , 137 , 136
 Data 135 , 134 , 132 , 131 , 130 , 129 , 128 , 127 , 125 , 124
 Data 123 , 122 , 121 , 120 , 118 , 117 , 116 , 115 , 114 , 112
 Data 111 , 110 , 109 , 108 , 106 , 105 , 104 , 103 , 102 , 100
 Data 99 , 98 , 97 , 95 , 94 , 93 , 92 , 90 , 89 , 88 , 87 , 85
 Data 84 , 83 , 82 , 80 , 79 , 78 , 77 , 75 , 74 , 73 , 71 , 70
 Data 69 , 68 , 66 , 65 , 64 , 62 , 61 , 60 , 59 , 57 , 56 , 55
 Data 53 , 52 , 51 , 49 , 48 , 47 , 46 , 44 , 43 , 42 , 40 , 39
 Data 38 , 36 , 35 , 34 , 32 , 31 , 30 , 28 , 27 , 26 , 24 , 23
 Data 22 , 20 , 19 , 18 , 16 15 , 14 , 12 , 11 , 10 , 8 , 7 , 6
 Data 4 , 3 , 2 , 0

BAB IV

PENGUJIAN DAN ANALISIS SISTEM

Setelah proses perancangan dan pembuatan, langkah selanjutnya ialah proses pengujian dan analisa. Adapun pada tahap pengujian ini terdiri dari :

1. Pengujian perangkat keras.
2. Pengujian dan analisa sistem

Pada tahap ini pengujian perangkat keras akan dilakukan pengujian terhadap setiap blok alat yang dibuat yang meliputi pengujian terhadap rangkaian penurun tegangan, DAC, Transistor pada rangkaian flip-flop, serta pengujian terhadap trafo.

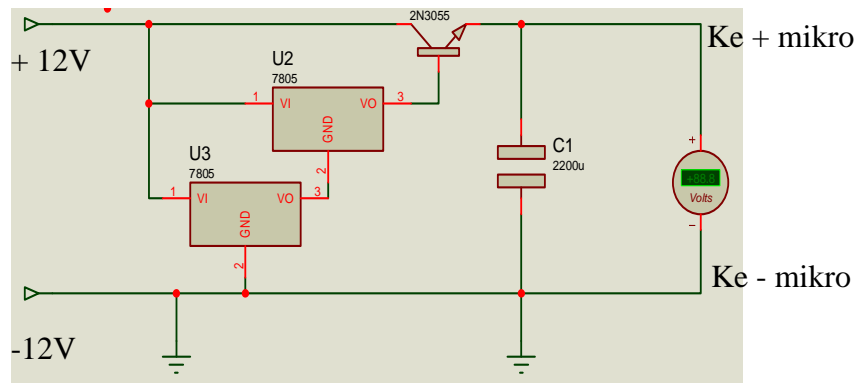
Untuk pengujian sistem secara keseluruhan akan dilakukan pengujian sistem dengan cara mengintegrasikan sistem secara keseluruhan, apakah sistem yang dibuat telah dapat memenuhi tujuan yang hendak dicapai dan memberikan analisa sistemnya.

4.1. PENGUJIAN PERANGKAT KERAS

Pengujian dan pengukuran perangkat keras pada perancangan pembangkit gelombang sinus ini digunakan peralatan seperti multimeter dan *oscilloscope*. Setiap masukan dan keluaran dari tiap-tiap blok rangkaian diuji satu persatu. Pengujian dilakukan dengan cara mengukur tegangan *input* dan tegangan *output* pada setiap blok rangkaian perancangan.

4.1.1. PENGUJIAN RANGKAIAN PENURUN TEGANGAN

Pada perancangan ini rangkaian penurun tegangan bersumber dari tegangan akumulator sebesar 12 VDC akan diturunkan menjadi sebesar 9V. Tegangan sebesar 9V akan dibutuhkan untuk mikrokontroler. Titik pengujian dapat dilihat pada gambar 4.1 dibawah ini. Dari pengujian secara manual, output rangkaian penurun tegangan dapat dilihat pada gambar 4.2 dibawah ini.



Gambar 4.1 Titik Pengukuran Rangkaian Penurun Tegangan



a



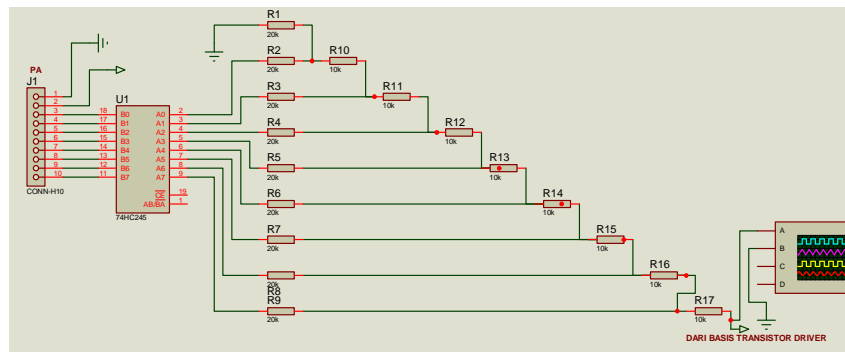
b

Gambar 4.2 (a).Tegangan Keluaran Akumulator

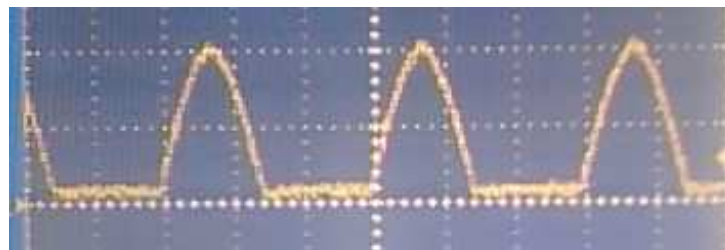
(b) Tegangan Keluaran Rangkaian Penurun Tegangan

4.1.2. PENGUJIAN RANGKAIAN DAC

Adapun yang diuji dari DAC adalah catu daya dan hasil pengukurannya. Pengujian dilakukan dengan cara memberikan tegangan pada input rangkaian DAC dan mengukurnya pada output rangkaian DAC itu sendiri. Titik pengujian untuk rangkaian DAC dapat dilihat pada gambar 4.3. Setelah dilakukan pengujian dan pengukuran, maka didapatkan tegangan sebesar 7,2 V. Gambar hasil pengujian dan pengukuran dapat dilihat pada gambar 4.4 berikut ini:



Gambar 4.3 Titik Pengukuran Rangkaian DAC



Gambar 4.4 Output DAC chanel 1

Pengukuran keluaran dari rangkaian DAC ini berfungsi untuk menentukan waktu dan frekuensi dari rangkaian output DAC atau input basis. setelah dilakukan pengukuran pada osiloskop maka didapatkan:

$$V/DIV = 1 \text{ V/DIV}$$

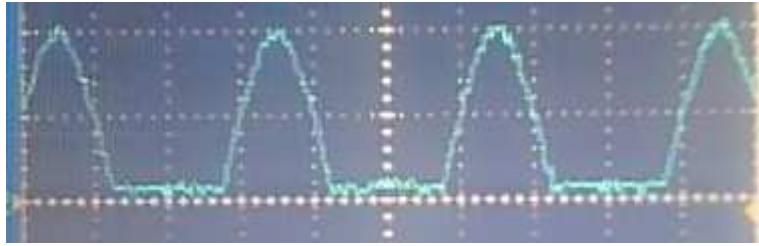
$$\text{Time/DIV} = 5 \text{ ms}$$

$$\text{tinggi gelombang} = 2 \text{ DIV}$$

$$\begin{aligned} \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\ &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \end{aligned}$$

$$\begin{aligned} T &= \text{DIV Horizontal} \times \text{Time/DIV} \\ &= 3 \times 5 \text{ ms} \\ &= 15 \text{ ms} \end{aligned}$$

$$\begin{aligned} f &= 1/T \\ &= 1/15 \times 10^{-3} \text{ s} \\ &= 1000/15 \\ &= 66,6 \text{ Hz} \end{aligned}$$



Gambar 4.5 Output DAC Chanel 2

Hasil pengukuran Output DAC channel 2 sama dengan Output DAC channel 1 yaitu dengan hasil pengukuran :

$$V/DIV = 1 \text{ V/DIV}$$

$$\text{Time/DIV} = 5 \text{ ms}$$

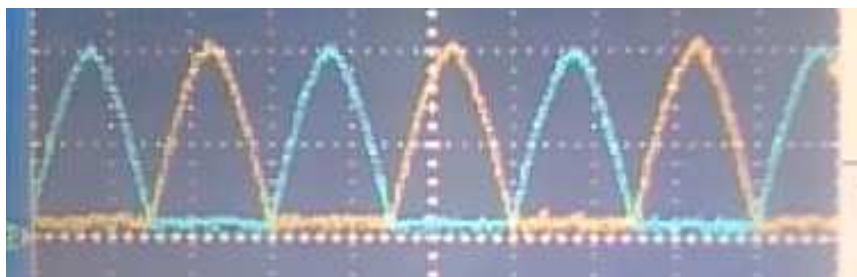
$$\text{tinggi gelombang} = 2 \text{ DIV}$$

$$\begin{aligned} \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\ &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \end{aligned}$$

$$\begin{aligned} T &= \text{DIV Horizontal} \times \text{Time/DIV} \\ &= 3 \times 5 \text{ ms} \\ &= 15 \text{ ms} \end{aligned}$$

$$\begin{aligned} f &= 1/T \\ &= 1/15 \times 10^{-3} \text{ s} \\ &= 1000/15 \\ &= 66.6 \text{ Hz} \end{aligned}$$

Setelah melakukan pengukuran DAC masing-masing channel yaitu channel 1 dan channel 2, kemudian pengukuran dilakukan dengan mengukur kedua output DAC secara bersamaan dan didapatkan hasil seperti pada gambar berikut ini.

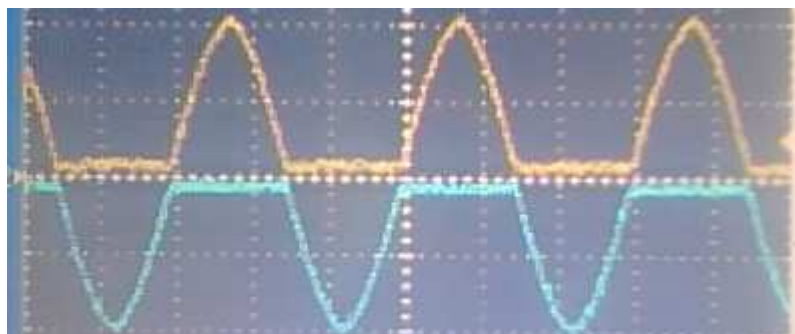


Gambar 4.6 Output DAC Normal Channel 1 Dan 2

Sedangkan hasil pengukuran untuk masing-masing keluaran DAC yakni chanel 1 dan 2 ini adalah:

$$\begin{aligned}
 \text{V/DIV} &= 1 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times \text{V/DIV} \\
 &= 2 \times 1 \text{ V/DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Setelah melakukan pengukuran keluaran DAC chanel 1 dan chanel 2 secara normal, kemudian pengukuran dilanjutkan dengan mengukur keluaran DAC chanel 1 dan chanel 2 yang di invert. Gambar berikut adalah gambar hasil pengukuran untuk keluaran DAC chanel 1 dan chanel 2 yang sudah di invert



Gambar 4.7 Output DAC Invert Chanel 1 dan 2

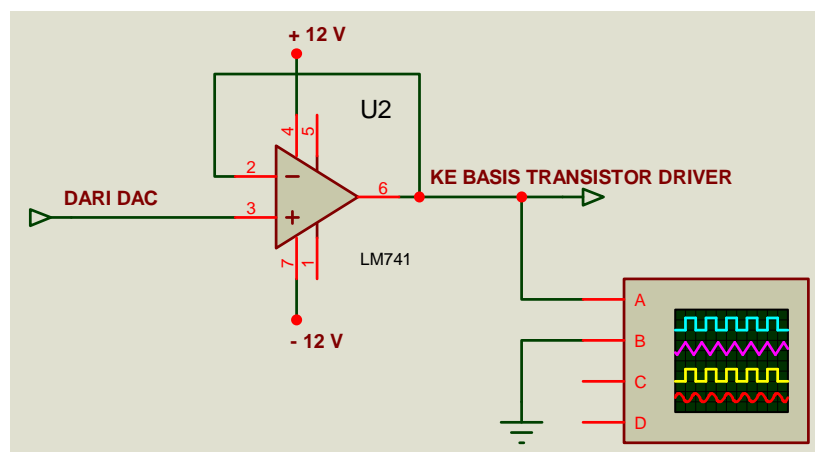
Hasil pengukuran adalah:

$$\begin{aligned}
 \text{V/DIV} &= 1 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms}
 \end{aligned}$$

$$\begin{aligned}
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/\text{DIV} \\
 &= 2 \times 1V/\text{DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

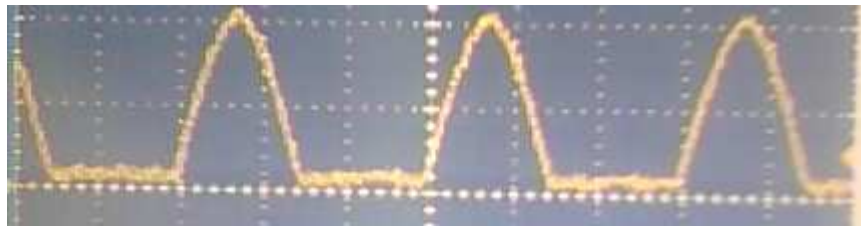
4.1.3. PENGUJIAN RANGKAIAN OP AMP

Pengujian berikutnya adalah pengujian pada rangkaian op amp untuk melihat bentuk gelombang yang dihasilkan. gambar titik pengujian dapat dilihat pada gambar berikut:



Gambar 4.8 Titik Pengujian Rangkaian Op Amp

Setelah dilakukan pengujian dengan menggunakan osiloskop maka dapat dilihat gelombang yang dihasilkan oleh rangkaian op amp ini adalah sebagai berikut:



Gambar 4.9 Output Op Amp Chanel 1

Hasil pengukurannya adalah:

$$\begin{aligned}
 \text{V/DIV} &= 1 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times \text{V/DIV} \\
 &= 2 \times 1 \text{ V/DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Pengukuran selanjutnya adalah pengukuran output op amp chanel 2. setelah dilakukan pengukuran maka di dapatkan seperti pada gambar berikut ini:



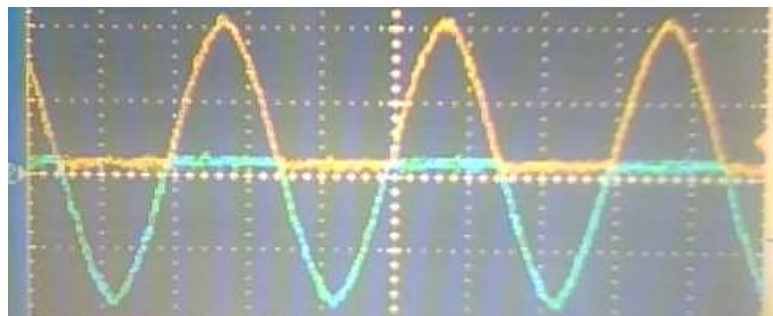
Gambar 4.10 Output Rangkaian Op Amp Chanel 2

Hasil perhitungannya sama dengan hasil perhitungan pada rangkaian op amp chanel 1 yaitu:

$$\begin{aligned}
 \text{V/DIV} &= 1 \text{ V/DIV}
 \end{aligned}$$

$$\begin{aligned}
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/\text{DIV} \\
 &= 2 \times 1 \text{ V/DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Pengukuran dilanjutkan dengan mengukur output op amp untuk chanel 1 dan chanel 2. setelah dilakukan pengukuran maka didapatkan hasil sebagai berikut:



Gambar 4.11 Output Rangkaian Op Amp Chanel 1 Dan 2 Setelah Di Invert

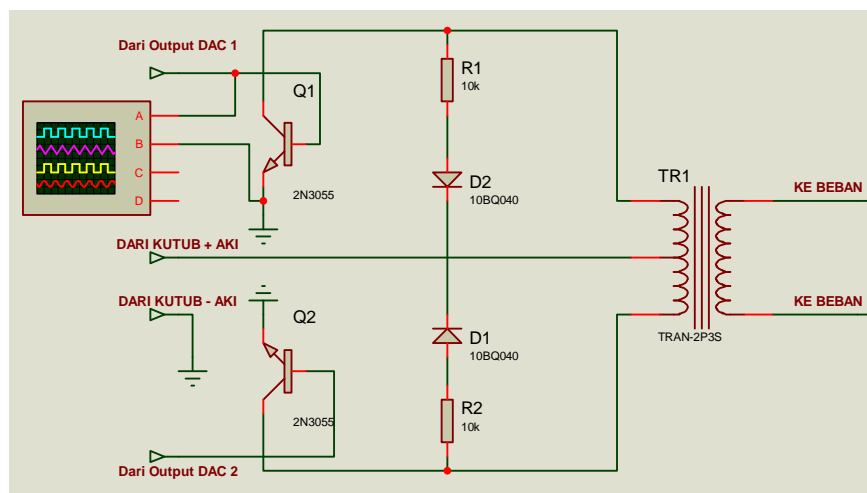
Hasil perhitungannya adalah:

$$\begin{aligned}
 V/\text{DIV} &= 1 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/\text{DIV} \\
 &= 2 \times 1 \text{ V/DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV}
 \end{aligned}$$

$$\begin{aligned}
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

4.1.4. PENGUJIAN TRANSISTOR DRIVER

Pengujian selanjutnya yaitu pengujian transistor pada rangkaian flip-flop. Adapun yang diuji yaitu tegangan pada transistor dan bentuk gelombang yang dihasilkan oleh transistor. Gambar 4.12 menunjukkan titik pengujian pada kaki basis dari rangkaian transistor driver. Hasil dari pengujian dapat dilihat pada gambar 4.13 berikut ini:



Gambar 4.12 Titik Pengukuran Pada Terminal Basis Chanel 1

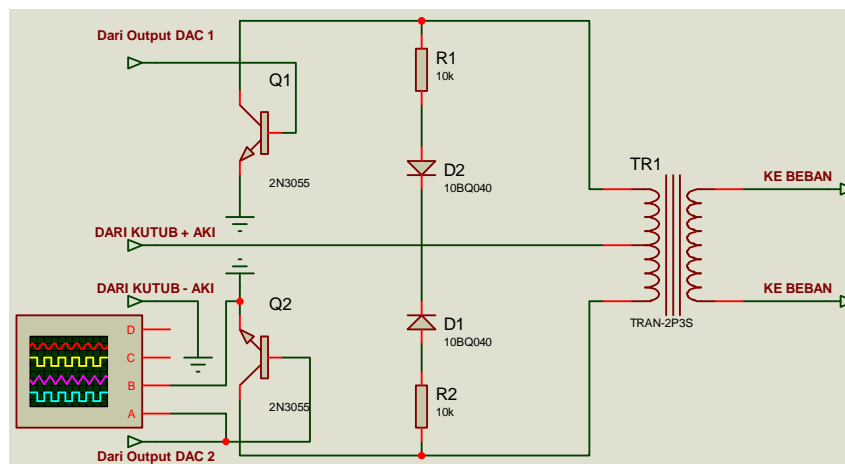


Gambar 4.13 Gelombang Keluaran Pada Terminal Basis Chanel 1

$$V/DIV = 2 \text{ V/DIV}$$

$$\begin{aligned}
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 1 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/\text{DIV} \\
 &= 1 \times 2V/\text{DIV} \\
 &= 2 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Sedangkan titik pengujian transistor driver untuk terminal basis chanel 2 dapat dilihat pada gambar berikut ini:



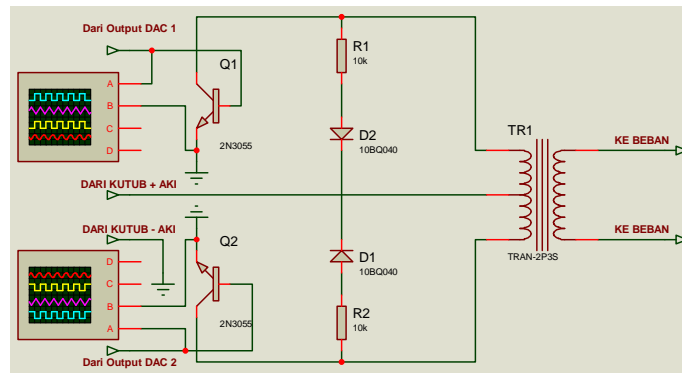
Gambar 4.14 Titik Pengukuran Pada Terminal Basis Chanel 2



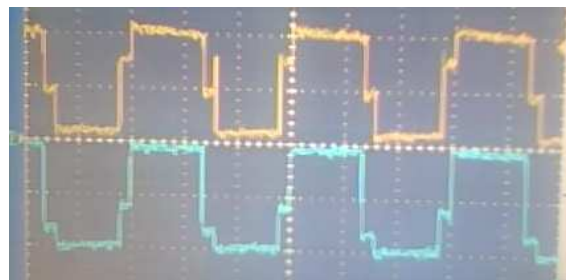
Gambar 4.15 Gelombang Keluaran Pada Terminal Basis Chanel 2

$$\begin{aligned}
 V/DIV &= 2 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 0,8 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\
 &= 0,8 \times 2V/DIV \\
 &= 1,6 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

langkah selanjutnya adalah melakukan pengukuran pada terminal basis. Titik pengukuran pada terminal basis dapat dilihat pada gambar berikut ini:



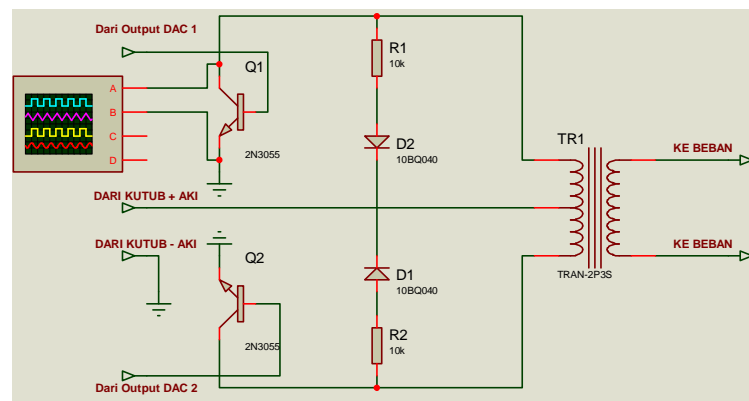
Gambar 4.16 Titik Pengukuran Pada Terminal Basis Chanel 1 dan 2



Gambar 4.17 Gelombang Keluaran Pada Terminal Basis Chanel 1 dan 2 Invert

$$\begin{aligned}
 V/DIV &= 2 \text{ V/DIV} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2,1 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\
 &= 2 \times 5V/DIV \\
 &= 10\text{Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 \text{sehingga } f &= 1/T \\
 &= 1/15 \times 10^{-3}\text{s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Untuk pengujian pada kaki kolektor dapat dilihat pada gambar 4.16 Sedangkan gelombang yang terukur pada kaki kolektor adalah seperti pada gambar 4.17 berikut ini.

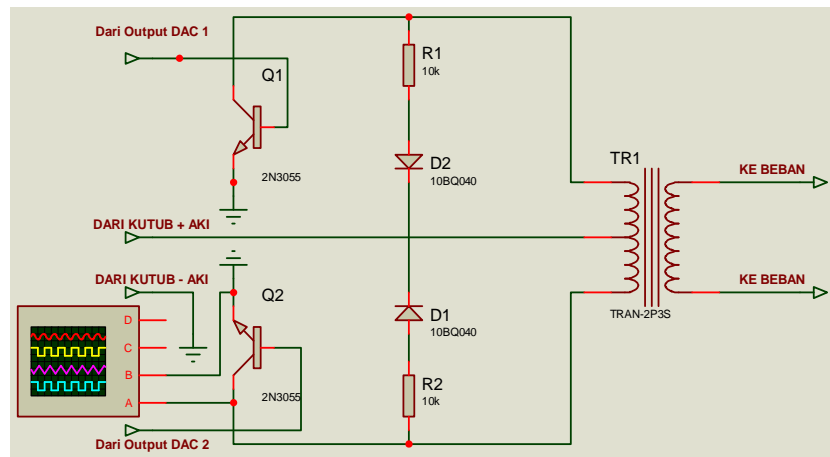


Gambar 4.18 Titik Pengukuran Pada Kaki Kolektor Chanel 1



Gambar 4.19 Gelombang Keluaran Pada Kaki Kolektor Chanel 1

$$\begin{aligned}
 V/DIV &= 2 \text{ V} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\
 &= 2 \times 5 \text{ V/DIV} \\
 &= 10 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 \text{sehingga } f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

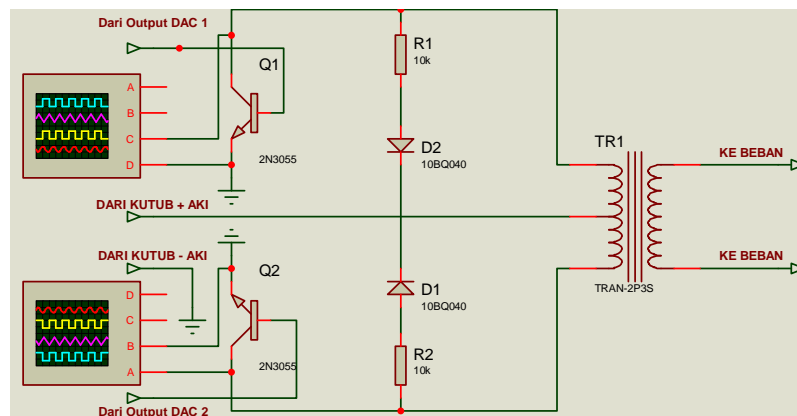


Gambar 4.20 Titik Pengukuran Pada Kaki Kolektor Chanel 2

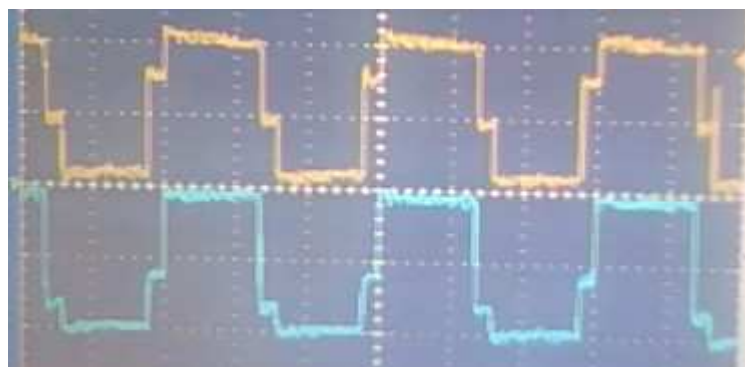


Gambar 4.21 Gelombang Keluaran Pada Kaki Kolektor chanel 2

$$\begin{aligned}
 V/DIV &= 2 \text{ V} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/DIV \\
 &= 2 \times 5V/DIV \\
 &= 10 \text{ Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 \text{sehingga } f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$



Gambar 4.22 Titik Pengujian Kaki Kolektor Chanel 1 Dan 2

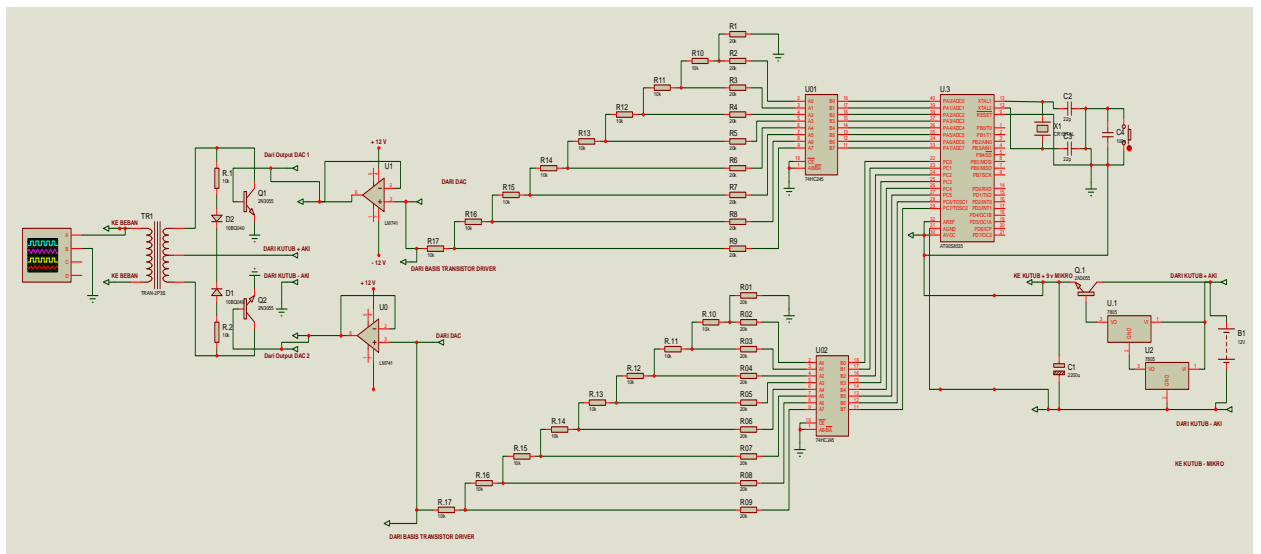


Gambar 4.23 Gelombang Keluaran Pada Chanel 1 dan 2 Setelah Di Invert

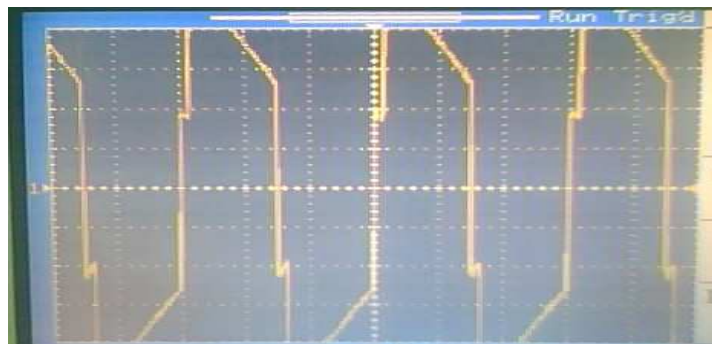
$$\begin{aligned}
 \text{V/DIV} &= 2 \text{ V} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 2 \text{ DIV} \\
 \text{sehingga } V &= \text{Tinggi Gelombang} \times \text{V/DIV} \\
 &= 2 \times 5\text{V/DIV} \\
 &= 10\text{Volt} \\
 T &= \text{DIV Horizontal} \times \text{Time/DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 \text{sehingga } f &= 1/T \\
 &= 1/15 \times 10^{-3}\text{s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

4.1.5. PENGUJIAN TRAFO

Pengujian trafo dilakukan dengan mengintegrasikan semua blok sistem yaitu akumulator, penurun tegangan, mikrokontroler, DAC, transistor, dan trafo. Untuk pengujian hasil perancangan ini dilakukan dengan mengukur dan menguji bentuk gelombang yang dihasilkan oleh trafo. Gambar 4.11 menunjukkan titik pengujian output trafo. Dari hasil pengujian gelombang keluaran trafo dapat dilihat pada gambar 4.12 dibawah ini.



Gambar 4.24 Titik Pengukuran Output Trafo



Gambar 4.25 Gelombang Keluaran Trafo

Setelah dilakukan pengujian dan pengukuran, maka didapat hasil sebagai

berikut:

$$V/DIV = 40 \text{ V}$$

$$Time/DIV = 5 \text{ ms}$$

$$\text{tinggi gelombang} = 5 \text{ DIV}$$

$$\text{sehingga } V = \text{Tinggi Gelombang} \times V/DIV$$

$$= 5 \times 40V/DIV$$

$$= 200 \text{ V}$$

$$T = \text{DIV Horizontal} \times \text{Time/DIV}$$

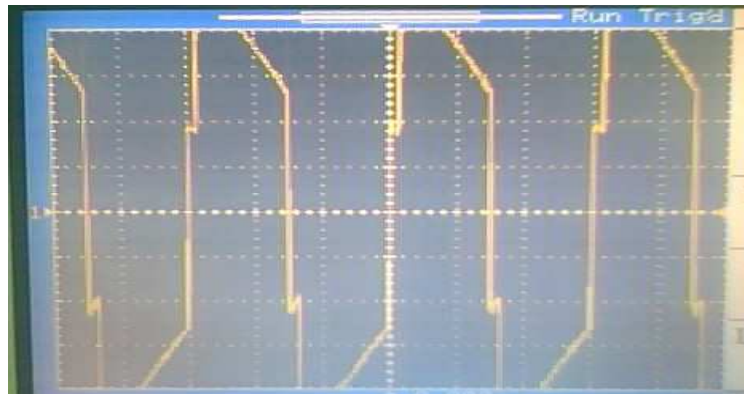
$$= 3 \times 5 \text{ ms}$$

$$= 15 \text{ ms}$$

$$\begin{aligned}
 \text{sehingga } f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

4.2. PENGUJIAN DAN ANALISIS SISTEM

Pengujian sistem dilakukan dengan mengintegrasikan semua blok sistem yaitu akumulator, penurun tegangan, mikrokontroler, DAC, transistor, dan trafo. Untuk pengujian hasil perancangan ini dilakukan dengan mengukur dan menguji bentuk gelombang yang dihasilkan oleh trafo. Pengujian dilakukan setelah semua rangkaian perancangan di hubungkan dan telah dilakukan pemrograman terhadap mikrokontroler. Setelah semua sistem diaktifkan maka akan didapatkan gelombang output dari trafo seperti pada gambar 4.7 di bawah ini.



Gambar 4.26 Keluaran Trafo

Keluaran trafo yang sudah dipengaruhi oleh mikrokontroler dapat kita ambil kesimpulan bahwa:

$$\begin{aligned}
 \text{V/DIV} &= 40 \text{ V} \\
 \text{Time/DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 5 \text{ DIV}
 \end{aligned}$$

$$\begin{aligned}
 \text{sehingga } V &= \text{Tinggi Gelombang} \times V/\text{DIV} \\
 &= 5 \times 40V/\text{DIV} \\
 &= 200 \text{ V} \\
 T &= \text{DIV Horizontal} \times \text{Time}/\text{DIV} \\
 &= 3 \times 5 \text{ ms} \\
 &= 15 \text{ ms} \\
 f &= 1/T \\
 &= 1/15 \times 10^{-3} \text{ s} \\
 &= 1000/15 \\
 &= 66,6 \text{ Hz}
 \end{aligned}$$

Sedangkan tegangan *peak to peak* atau puncak ke puncak keluaran trafo dapat di ketahui:

$$\begin{aligned}
 V_{pp} &= \text{DIV Vertikal} \times V/\text{DIV} \\
 &= 10 \text{ DIV} \times 20 \text{ V}/\text{DIV} \\
 &= 200 \text{ V} \\
 V_{rms} &= V_p/\sqrt{2} \\
 &= \frac{1}{2} \sqrt{2} \cdot V_p \\
 &= 0,707 \times 100 \\
 &= 70,7 \text{ VAC}
 \end{aligned}$$

Amplitudo yang didapat adalah = 200 V.

Sementara frekuensi yang didapatkan adalah = 66 Hz.

Pada hasil perancangan gelombang yang dihasilkan belum berbentuk gelombang sinusoida disebabkan oleh transistor driver berada dalam keadaan saturasi. Bila V_{be} besar dari 0.7V maka transistor akan menjadi saturasi dan menyebabkan nilai I_c mejadi konstant. Sehingga arus I_c akan bernilai tetap.

BAB V

KESIMPULAN DAN SARAN

5.1. Kesimpulan

Dari hasil pengujian dan analisis yang telah dilakukan dapat diambil kesimpulan sebagai berikut:

1. Perancangan telah berhasil merubah arus DC menjadi arus AC
2. Amplitudo dan frekuensi *output* trafo yang didapat pada perancangan ini yaitu sebesar 200 V dan 66,6 Hz.
3. perancangan belum berhasil membuat output dengan keluaran gelombang sinusoidal

5.2. Saran

1. Buat dengan bahasa program atau komponen lain agar output bisa berbentuk gelombang sinusoidal.

**PERANCANGAN DAN ANALISIS PENGUBAH ARUS
DC MENJADI AC
BERBASIS MIKROKONTROLER ATMEGA8535**

TUGAS AKHIR

**Diajukan Sebagai Salah Satu Syarat
Untuk Memperoleh Gelar Sarjana Teknik Elektro Pada
Jurusan Teknik Elektronika**

OLEH:

**HERDI
10355023094**



**JURUSAN TEKNIK ELEKTRO
FAKULTAS SAINS DAN TEKNOLOGI
UNIVERSITAS ISLAM NEGERI SULTAN SYARIF KASIM RIAU
2011**

DAFTAR PUSTAKA

- Anonim, <http://elkacom.telkompoltek.net201006%20penguat-kelas-a.html>. diakses tanggal 28 juni 2010)
- Anonim, <http://elektroindonesia.com/elektro/ener36b.html>, 15 Maret 2010
- Anonim, <http://elkacom.telkompoltek.net201006%20penguat-kelas-b-push-pull.html> 28 juni 2010
- Anonim, <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html> 12 Feb 2010
- Anonim, <http://www.aaroncake.net/circuits/inverter.asp> , 12 Feb 2010.
- Anonim, http://www.trensains.com/flip_flop.html, 15 Maret 2010
- Anonim, [http://elkacom.telkompoltek.net201006%20op amp.html](http://elkacom.telkompoltek.net201006%20op%20amp.html). diakses tanggal 20 oktober 2010)
- Anonim, <http://elektro.itenas.ac.id/index.php/artikel/did-you-know-/50-transformator>, 15 Maret 2010
- Budioko, Totok, *Belajar dengan Mudah dan Cepat Pemrograman Bahasa C dengan SDCC pada Mikrokontroler AT89X051/AT89C51/52 Teori, Simulasi dan Aplikasi*. Gava Media, Yogyakarta.2005.
- Iswanto, *Design dan Implementasi Sistem Embeded Mikrokontroler ATmega 8535 dengan Bahasa Basic*, Gava Media, Yogyakarta, 2008.
- Rusli, Ridwan, *Teknik Elektronika*, Angkasa, Bandung 1997.

DAFTAR GAMBAR

Gambar	Halaman
2.1 Rangkaian dasar kelas A	II-1
2.2 Garis beban dan titik Q kelas A.....	II-2
2.3 Kurva penguatan kelas A	II-2
2.4 Titik Q penguat A, AB dan B	II-3
2.5 Rangkaian dasar penguat kelas B.....	II-4
2.6 Kurva penguatan kelas B	II-5
2.7 (a) Struktur transistor NPN	II-6
(b) Simbol transistor NPN.....	II-6
2.8 Pembagian muatan pada transistor NPN.....	II-6
2.9 (a) Cara kerja transistor NPN	II-7
(b) Aliran arus pada transistor NPN.....	II-7
2.10 Rangkaian inverting Amplifier.....	II-8
2.11 Rangkaian Non Inverting Amplifier	II-9
2.12 Perangkat-Perangkat Yang Terdapat Dalam Mikrokontroler	II-10
2.13 Diagram Blok Fungsional ATmega8535	II-11
2.14 Konfigurasi Pin ATmega8535	II-12
2.15 Konfigurasi Memori Data Atmega 8535.....	II-13
2.16 Memori Program ATmega8535	II-14
2.17 Status Register ATmega8535.....	II-15
2.18 DAC Metode R – 2R Analog	II-16
2.19 Trafo.....	II-18
2.20 Tampilan Bascom AVR	II-22
3.1 Rangkaian Perancangan	III-1
3.2 Rangkaian Penurun Tegangan.....	III-2
3.3 Rangkaian DAC Metode R – 2R Analog	III-3
3.4 Rangkaian Op Amp.....	III-4
3.5 Rangkaian Transistor Daya	III-4
3.6 Diagram Alir Sistem Pembangkit Gelombang Sinusoidal.....	III-5
3.7 Hasil simulasi besaran sinusoidal dengan step 0.3 derajat.....	III-8

3.8	Hasil simulasi output DAC terhadap nilai register	III-8
4.1	Titik Pengukuran Rangkaian Penurun Tegangan.....	IV-2
4.2	(a).Tegangan Keluaran Akumulator.....	IV-2
	(b) Tegangan Keluaran Rangkaian Penurun Tegangan	IV-2
4.3	Titik Pengukuran Rangkaian DAC	IV-3
4.4	Output DAC Chanel 1	IV-3
4.5	Output DAC Chanel 2.....	IV-4
4.6	Output DAC Normal Chanel 1 Dan 2	IV-4
4.7	Output DAC Invert Chanel 1 dan 2	IV-5
4.8	Titik Pengujian Rangkaian Op Amp	IV-6
4.9	Output Op Amp Chanel 1	IV-6
4.10	Output Rangkaian Op Amp Chanel 2	IV-7
4.11	Output Rangkaian Op Amp Chanel 1 Dan 2 Setelah Di Invert	IV-7
4.12	Titik Pengukuran Pada Terminal Basis Chanel 1	IV-8
4.13	Gelombang Keluaran Pada Terminal Basis Chanel 1	IV-8
4.14	Titik Pengukuran Pada Terminal Basis Chanel 2	IV-9
4.15	Gelombang Keluaran Pada Terminal Basis Chanel 2.....	IV-9
4.16	Titik Pengukuran Pada Terminal Basis Chanel 1 dan 2.....	IV-10
4.17	Gelombang Keluaran Pada Terminal Basis Chanel 1 dan 2 Invert	IV-10
4.18	Titik Pengukuran Pada Kaki Kolektor Chanel 1	IV-11
4.19	Gelombang Keluaran Pada Kaki Kolektor.....	IV-11
4.20	Titik Pengukuran Pada Kaki Kolektor Chanel 1	IV-12
4.21	Gelombang Keluaran Pada Kaki Kolektor.....	IV-12
4.22	Titik Pengujian Kaki Kolektor Chanel 1 Dan 2.....	IV-13
4.23	Gelombang Keluaran Pada Chanel 1 Dan 2 Seteleh Di Invert	IV-13
4.24	Titik Pengukuran Output Trafo.....	IV-14
4.25	Gelombang Keluaran Trafo.....	IV-14
4.26	Keluaran Trafo	IV-15

DAFTAR RIWAYAT HIDUP



Herdi, lahir di Sungai Banyak Ikan, 12 Agustus 1983 sebagai anak kedua dari lima bersaudara dari Bapak Saparudin dan Ibu Jusma yang beralamat di Desa Sungai Banyak Ikan Kelayang Indragiri Hulu.

Email : herdyafifah@gmail.com

Hp : 081268671567

Pengalaman pendidikan yang dilalui mulai pada SDN 057 di Sungai Banyak Ikan tahun 1990-1997 dan dilanjutkan di MTS Ponpes Khairul Ummah di Air Molek tahun 1997-2000. Setamat MTS pendidikan dilanjutkan ke Madrasah Aliah di Ponpes Bahrul Ulum Pantai Raja hingga tahun 2001. Kemudian pada tahun 2002 kembali ke Madrasah Aliah Ponpes Khairul Ummah hingga tahun 2003. Kemudian kuliah di Jurusan Elektro Fakultas Sains dan Teknologi UIN Suska Riau dan lulus tahun 2011.

Penelitian tugas akhir berjudul “Perancangan dan Analisis Pengubah Arus DC Menjadi AC Berbasis Mikrokontroler ATmega8535”.

PERANCANGAN DAN ANALISIS PENGUBAH ARUS DC MENJADI AC BERBASIS MIKROKONTROLER ATMEGA8535

Zulfatri Aini, ST.MT, Putut Son Maria, S.ST, dan Herdi.

Abstrak

Untuk mengubah arus *DC* (*Direct Current*) menjadi *AC* (*Alternating Current*) bisa dilakukan dengan rangkaian transistor daya. Transistor daya yang dirancang adalah dengan menggunakan metode flip-flop, kedua transistor akan bekerja secara bergantian. Penelitian ini merancang pengubah arus DC menjadi AC berbasis Mikrokontroler ATmega 8535. Logika data yang di muat ke register menggunakan amplitudo sinus yang ditabelkan dengan metode *Look Up Table*. Algoritma pemrograman yang digunakan adalah bahasa *basic*. Selain mikrokontroler ATmega8535 digunakan juga rangkaian DAC (*Digital to Analog Converter*) yang akan mengubah besaran digital yang dihasilkan oleh mikrokontroler ATmega8535 menjadi besaran analog yang akan mempengaruhi transistor pada rangkaian transistor daya. Hasil yang didapat di dalam penelitian ini menunjukkan alat yang dirancang bekerja sesuai dengan hasil rancangan yang telah dilakukan. Dengan memasukkan nilai register yang terdapat pada metode *look up table* kedalam *memory* mikrokontroler ATmega8535.

Kata kunci : *Look Up Table*, Mikrokontroler ATmega8535, DAC, Transistor Daya

I. PENDAHULUAN

1.1. Latar Belakang

Untuk mengubah arus *DC* (*Direct Current*) menjadi *AC* (*Alternating Current*) bisa dilakukan dengan rangkaian transistor daya. Transistor daya yang dirancang adalah dengan menggunakan metode flip-flop, kedua transistor akan bekerja secara bergantian, jika sinyal input pada transistor berupa gelombang sinus, maka transistor Q_1 aktif pada 50% siklus pertama yaitu pada positif 0° - 180° . Dan selanjutnya giliran transistor Q_2 aktif pada siklus 50% berikutnya yaitu pada fase negatif 180° - 360° .

Namun untuk menghasilkan gelombang sinusoidal murni dengan memanipulasi tegangan *DC* akan membutuhkan rangkaian yang kompleks dan mahal. Oleh karena itu digunakan pemrograman menggunakan metode *Look Up Table* selain untuk mereduksi penggunaan komponen elektronika. metode *look up table* juga menunjang membangkitkan gelombang sinus dengan cara memasukkan nilai derajat kedalam tabel kemudian mensimulasikan gelombang sinus. metode ini sangat praktis karena tidak memerlukan proses secara matematik.

Setelah sinyal input transistor berupa gelombang sinus yang didapat dari output DAC, maka masing-masing kaki basis akan dihubungkan dengan lilitan primer pada trafo, sehingga pada lilitan skundernya bisa menghasilkan tegangan dan akan menghasilkan arus AC.

1.2. Rumusan Masalah

Bagaimana merancang pengubah arus DC menjadi AC berbasis Mikrokontroler ATmega 8535 dan menganalisa gelombang yang dihasilkan.

1.3. Tujuan Penelitian

Tujuan pembuatan tugas akhir ini adalah sebagai berikut :

- a. Merancang pengubah arus DC menjadi arus AC
- b. Menganalisis hasil perancangan guna mengetahui kelemahan dan keunggulannya.

1.4. Batasan Masalah

Tugas Akhir ini membahas tentang poin-poin sebagai berikut agar konsisten dengan judul yang diambil :

- a. Merancang pengubah arus DC menjadi arus AC Berbasis Mikrokontroler ATmega8535.
- b. Logika data yang dimuat ke register menggunakan amplitudo sinus yang ditabelkan dengan metode *Look Up Table*.

1.5. Metodologi Penelitian

Metode yang dipilih pada penelitian ini adalah metode eksperimen, dengan langkah-langkah dalam pengerjaan Tugas Akhir sebagai berikut:

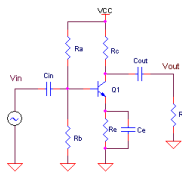
1. Studi kepustakaan
Yaitu mempelajari prinsip kerja dari Transistor, Op Amp, Mikrokontroler ATmega8535, DAC, dan Trafo Daya.
2. Perencanaan dan Pembuatan Perangkat Keras:
Merancang dan membuat prototipe serta sistem yang di butuhkan berupa perangkat keras.
3. Perancangan dan pembuatan perangkat lunak
Merancang dan membuat prototipe serta sistem yang di butuhkan berupa perangkat lunak.
4. Pengujian dan analisis
Mengintegrasikan sistem antara perangkat keras dan perangkat lunak, kemudian dilakukan pengujian dan analisa terhadap hasil yang didapatkan.
5. Penulisan Laporan
Penulisan sebuah laporan yang terstruktur

II LANDASAN TEORI

2.1. Tinjauan Pustaka

2.1.1. Transistor Penguat Sinyal kelas A

Contoh dari penguat class A adalah adalah rangkaian dasar common emitter (CE) transistor. Penguat tipe kelas A dibuat dengan mengatur arus bias yang sesuai di titik tertentu yang ada pada garis beban sedemikian rupa sehingga titik Q ini berada tepat di tengah garis beban kurva $V_{CE}-I_C$ dari rangkaian penguat tersebut dan sebut saja titik ini titik A. Gambar berikut adalah contoh rangkaian common emitter dengan transistor NPN Q1.



Gambar 2.1. Rangkaian dasar kelas A

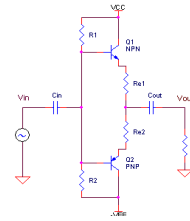
Sumber: (<http://elkacom.telkompoltek.net201006penguat-kelas-a.html>, diakses tanggal 28 juni 2010)

Ciri khas dari penguat kelas A, seluruh sinyal keluarannya bekerja pada daerah aktif. Penguat tipe class A disebut sebagai penguat yang memiliki tingkat fidelitas yang tinggi. Asalkan sinyal masih bekerja di daerah aktif, bentuk sinyal keluarannya akan sama persis dengan sinyal input. Namun penguat kelas A ini memiliki efisiensi yang rendah kira-kira hanya 25% - 50%. Ini tidak lain karena titik Q yang ada pada titik A, sehingga walaupun tidak ada sinyal input (atau ketika sinyal input = 0 Vac) transistor tetap bekerja pada daerah aktif dengan arus bias konstan.

2.1.2. Transistor Penguat Sinyal Kelas B.

Panas yang berlebih menjadi masalah tersendiri pada penguat kelas A. Maka dibuatlah penguat kelas B dengan titik Q yang digeser ke titik B pada gambar 2.4. Titik B adalah satu titik pada garis beban dimana titik ini berpotongan dengan garis arus $I_b = 0$. Karena letak titik yang demikian, maka transistor hanya bekerja aktif pada satu bagian phase gelombang saja. Oleh sebab itu penguat kelas B selalu dibuat dengan 2 buah transistor Q1 (NPN) dan Q2 (PNP).

Karena kedua transistor ini bekerja bergantian, maka penguat kelas B sering dinamakan sebagai penguat Push-Pull. Rangkaian dasar kelas B adalah seperti pada gambar 2.5 dibawah ini. Jika sinyalnya berupa gelombang sinus, maka transistor Q1 aktif pada 50 % siklus pertama (phase positif $0^\circ-180^\circ$) dan selanjutnya giliran transistor Q2 aktif pada siklus 50 % berikutnya (phase negatif $180^\circ - 360^\circ$). Penguat kelas B lebih efisien dibanding dengan kelas A, sebab jika tidak ada sinyal input ($v_{in} = 0$ volt) maka arus bias I_b juga = 0 dan praktis membuat kedua transistor dalam keadaan OFF. (Sumber: <http://elkacom.telkompoltek.net201006penguat-kelas-b-push-pull.html>, diakses tanggal 28 juni 2010)



Gambar 2.5. Rangkaian dasar penguat kelas B

Sumber: (<http://elkacom.telkompoltek.net201006penguat-kelas-b-push-pull.html>, diakses tanggal 28 juni 2010)

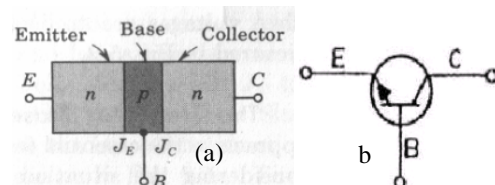
Efisiensi penguat kelas B kira-kira sebesar 75%. Namun bukan berarti masalah sudah selesai, sebab transistor memiliki ke-tidak ideal-an. Pada kenyataannya ada tegangan jepit V_{be} kira-kira sebesar 0.7 volt yang menyebabkan transistor masih dalam keadaan OFF walaupun arus I_b telah lebih besar beberapa mA dari 0. Ini yang menyebabkan masalah *cross-over* pada saat transisi dari transistor Q1 menjadi transistor Q2 yang bergantian menjadi aktif. Gambar-7 menunjukkan masalah *cross-over* ini yang penyebabnya adalah adanya dead zone transistor Q1 dan Q2 pada saat transisi. (Sumber: <http://elkacom.telkompoltek.net201006penguat-kelas-b-push-pull.html>, diakses tanggal 28 juni 2010)

2.2. Transistor

Transistor berasal dari kata *transfer* dan *resistor* yang artinya perpindahan dan resistansi. Pada dasarnya transistor terbuat dari kristal germanium atau silikon yang terdiri dari 3 sisi yaitu dua sisi tipe P yang dipisahkan oleh sebuah sisi tipe N. Yang kedua yaitu jenis dua sisi tipe N dan dipisahkan oleh sebuah tipe P. Jenis transistor yang pertama disebut transistor PNP dan yang kedua disebut dengan NPN. (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

2.2.1. Transistor NPN

Transistor NPN adalah transistor yang memiliki dua sisi N yang berdampingan dengan sebuah sisi P. Pada gambar dibawah ini akan terlihat struktur transistor NPN bagian N sebelah kiri di sebut emitor sedangkan N yang sebelah kanan disebut collector. sementara P yang ada di antara dua N disebut basis. Emitor dan collector terbuat dari bahan semi konduktor N yang di *doped* lebih keras sedangkan basis terbuat dari bahan semi konduktor P yang di *doped* sangat ringan dan dengan ukuran yang sangat tipis. pada gambar dibawah ini akan diperlihatkan simbol transistor NPN dengan tanda panah menyatakan tanda arus konvensional. (sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)



Gambar 2.7. (a) Gambar struktur transistor NPN, (b) Gambar simbol transistor NPN

(sumber: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/transistor.html> diakses tanggal 12 Feb 2010)

2.3. OP AMP (OPERATIONAL AMPLIFIER)

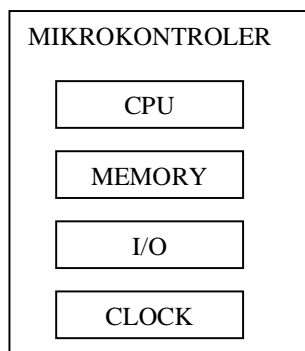
Amplifier secara umum adalah mengambil sebagai masukan satu atau lebih sinyal listrik dan memproduksi output satu atau lebih variasi sinyal. Yang umum menggunakan sebagian besar amplifier adalah menerima sinyal listrik kecil dan meningkatkan tegangan misalnya amplifier dalam stereo. Op Amp adalah blok bangunan dasar untuk penanganan sinyal listrik analog. Biasanya sebuah Op Amp memiliki dua masukan disebut positif (+) dan negative (-)

2.4. Mikrokontroler

2.4.1. Mikrokontroler ATMEGA8535

Mikrokontroler adalah sebuah komponen elektronik berbentuk keping IC (*Integrated Circuit*) yang bekerja sesuai dengan program yang diisikan ke dalam memorinya seperti layaknya sebuah komputer yang sangat sederhana. Dalam IC-nya mikrokontroler selain CPU (*Central Processing Unit*) juga terdapat device lain yaitu sistem memori RAM (*Random Access Memory*) ROM (*Read Only Memory*), *serial & parallel interface*, *timer*, *interrupt controller*, dan lainnya tergantung fitur yang melengkapi mikorkontroler tersebut. (Sumber :

[httpwww.scribd.com/doc/11571142Pemrograman-Mikrokontroler-ATMEGA8535](http://www.scribd.com/doc/11571142/Pemrograman-Mikrokontroler-ATMEGA8535). tgl 14 juni 2010)

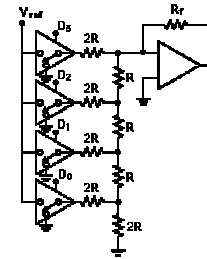


Gambar 2.12 Perangkat-Perangkat Yang Terdapat Dalam Mikrokontroler

2.5. DAC (Digital to Analog Converter)

DAC dibutuhkan untuk mengubah besaran digital yang dihasilkan oleh mikrokontroler menjadi besaran analog sehingga keluaran outputnya bisa diubah secara kontinu sesuai dengan perubahan masukan sehingga bisa diterima oleh transistor.

DAC adalah piranti yang mengubah besaran digital atau biner menjadi besaran analog. Gambar 2.12 menunjukkan gambar skema DAC dengan menggunakan R – 2R.



Gambar 2.18 DAC metode R – 2R analog

(Dikutip dari <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html> diakses tanggal 12 Feb 2010)

Gambar 2.12 di atas menunjukkan DAC R-2R 4 bit.

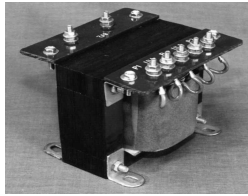
Disebut sebagai 4 bit karena jalur data input ada sebanyak 4 bit yaitu D0, D1, D2 dan D3. Jika masing-masing bit berpotensi untuk berlogika 0 atau 1, maka jumlah kombinasi yang mungkin untuk 4 bit sebanyak $2^N = 2^4 = 16$ kombinasi. Setiap kombinasi input akan menghasilkan tegangan yang berbeda-beda besarnya pada output. Rangkaian di atas masih dapat dikembangkan dengan cara menambah jumlah jalur data input menjadi 8 bit. Sengaja dipilih 8 bit karena untuk menyesuaikan spesifikasi mikrokontroler ATmega 8535 yang merupakan mikrokontrol 8 bit, artinya register dan jalur pada terminal I/O mikrokontrol masing-masing berjumlah 8 bit atau 8 saluran. (sumber : <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html> diakses tanggal 12 Feb 2010)

2.6. TRAFO DAYA

Transformator daya adalah suatu peralatan tenaga listrik yang berfungsi untuk menyalurkan tenaga atau daya listrik dari tegangan tinggi ke tegangan rendah atau sebaliknya mentransformasikan tegangan.

Prinsip dasar suatu transformator adalah induksi bersama (*mutual induction*) antara dua rangkaian yang dihubungkan oleh fluks magnet. Dalam bentuk yang sederhana, transformator terdiri dari dua buah kumparan induksi yang secara listrik terpisah tetapi secara magnet dihubungkan oleh suatu path yang mempunyai reluktansi yang rendah. Kedua kumparan tersebut mempunyai mutual induction yang tinggi. Jika salah satu kumparan dihubungkan dengan sumber tegangan bolak-balik, fluks bolak-balik timbul di dalam inti besi yang dihubungkan dengan kumparan yang lain menyebabkan atau menimbulkan ggl (gaya gerak listrik) induksi (sesuai dengan induksi elektromagnet) dari hukum Faraday, Bila arus bolak balik mengalir pada induktor, maka akan timbul gaya gerak listrik (ggl).

Bagian primer dan sekunder adalah merupakan lilitan kawat yang tidak berhubungan secara elektrik. Kedua lilitan kawat ini dililitkan pada sebuah inti yang dinamakan inti trafo. Untuk trafo yang digunakan pada tegangan AC frekuensi rendah biasanya inti trafo terbuat dari lempengan-lempengan besi yang disusun menjadi satu membentuk teras besi. Sedangkan untuk trafo frekuensi tinggi digunakan pada rangkaian-rangkaian RF (*Radio Frequency*) menggunakan inti ferit yaitu serbuk besi yang dipadatkan. (sumber : <http://elektro.itenas.ac.id/index.php/artikel/did-you-know-/50-transformator>, 15 Maret 2010)



Gambar 2.19. Trafo

Pada penggunaannya trafo juga digunakan untuk mengubah impedansi. Untuk trafo frekuensi rendah contohnya adalah trafo penurun tegangan (*Step Down Trafo*) yang digunakan pada peralatan-peralatan elektronik tegangan rendah seperti adaptor pengisi baterai

Prinsip trafo penurun tegangan adalah jumlah lilitan primernya lebih banyak dari pada jumlah lilitan skundernya. Sedangkan trafo penaik tegangan memiliki jumlah lilitan primer lebih sedikit dari pada jumlah lilitan skundernya. Jika dilihat dari besarnya ukuran kawat yang digunakan, trafo penurun tegangan memiliki ukuran kawat yang lebih kecil pada lilitan primernya. Sebaliknya trafo penaik tegangan memiliki kawat lilitan yang lebih besar pada lilitan primernya

2.7. BASCOM AVR

Pada bahasa program digunakan bahasa Basic dimana bahasa pemrograman ini dikembangkan oleh John G. Kemeny, profesor dari Dartmouth College, beserta Thomas E. Kurtz pada tahun 1960. BASIC merupakan singkatan dari *Beginner's All Purpose Symbolic Instruction Code* ditujukan untuk kalangan mahasiswa sebagai pengenalan menggunakan komputer pada saat itu (Imam, 2008). Dan untuk BASIC Compiler digunakan Bascom AVR

III PERANCANGAN ALAT

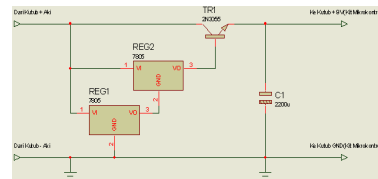
Perancangan dilakukan dengan cara merancang perangkat keras (*Hardware*) serta perancangan perangkat lunak (*Software*). Perancangan ini bertujuan untuk membuat sebuah pengubah arus DC menjadi arus AC. gelombang yang dihasilkan merupakan hasil rekayasa menggunakan algoritma pemrograman, untuk dapat membangkitkan gelombang maka akan dilakukan pemrograman terhadap mikrokontroler yang akan mengeksekusi perintah sesuai dengan yang kita instruksikan

3.1. PERANCANGAN PERANGKAT KERAS

Pada perancangan ini tegangan *input* yang bersumber dari akumulator sebesar 12 VDC akan diturunkan menjadi sebesar 9 VDC. Hal ini dilakukan untuk memberikan tegangan *input* mikrokontroler yaitu sebesar 9 VDC. Kemudian dilakukan pemrograman terhadap mikrokontroler yang akan ditransmisikan melalui rangkaian DAC. Sedangkan masing-masing output DAC akan dihubungkan langsung dengan masing-masing kaki basis pada rangkaian transistor daya. Setelah semua sistem perancangan diaktifkan maka gelombang keluaran trafo diharapkan akan berbentuk gelombang sinusoidal.

3.1.1. RANGKAIAN PENURUN TEGANGAN

Rangkaian penurun tegangan adalah rangkaian yang berfungsi menurunkan tegangan 12V yang bersumber dari akumulator menjadi 9V. Rangkaian ini dibutuhkan untuk memberikan tegangan pada kit mikrokontroler.

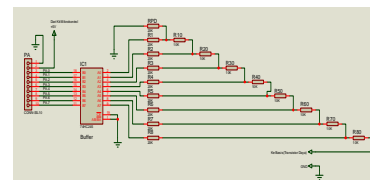


Gambar 3.2 Rangkaian Penurun Tegangan

3.1.2. DAC

Pada perancangan ini DAC dibutuhkan untuk mengubah besaran digital yang dihasilkan oleh mikrokontroler menjadi besaran analog sehingga keluaran outputnya bisa diubah secara kontinu sesuai dengan perubahan masukan. Ini sesuai dengan tegangan yang dibutuhkan transistor.

DAC adalah piranti yang mengubah besaran digital atau biner menjadi besaran analog. Gambar 3.3 menunjukkan gambar skema DAC dengan menggunakan R – 2R.

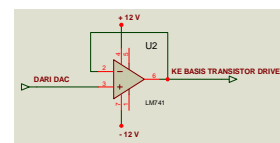


Gambar 3.3 Rangkaian DAC Metode R – 2R Analog

Gambar 3.2 di atas menunjukkan DAC R-2R 8 bit. Disebut sebagai 8 bit karena jalur data input ada sebanyak 8 bit yaitu pin3, 5, 7, 9, 12, 14, 16 dan 18. Jika masing-masing bit berpotensi untuk berlogika 0 atau 1, maka jumlah kombinasi yang mungkin untuk 8 bit sebanyak $2^8 = 256$ kombinasi. Setiap kombinasi input akan menghasilkan tegangan yang berbeda-beda besarannya pada output. Rangkaian di atas sudah dikembangkan dengan cara menambah jumlah jalur data input menjadi 8 bit. Sengaja dipilih 8 bit karena untuk menyesuaikan spesifikasi mikrokontroler ATmega 8535 yang merupakan mikrokontroler 8 bit, artinya register dan jalur pada terminal I/O mikrokontroler masing-masing berjumlah 8 bit atau 8 saluran.

3.1.3. OP AMP

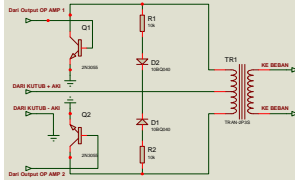
Pada perancangan ini Op Amp berfungsi sebagai penguat sinyal yang dihasilkan oleh rangkaian DAC. Op amp yang dirancang adalah Op Amp Non Inverting. Output dari Op Amp ini akan dihubungkan dengan terminal basis pada rangkaian transistor daya. Berikut ini adalah rangkaian hasil perancangan:



Gambar 3.4 Rangkaian Op Amp

3.1.4. TRANSISTOR DAYA

Pada perancangan ini rangkaian transistor daya dirancang dengan metode flip-flop tetapi kaki basis transistor sudah dipengaruhi oleh rangkaian DAC. Sehingga pada keluaran trafo diharapkan akan menghasilkan gelombang sinus.

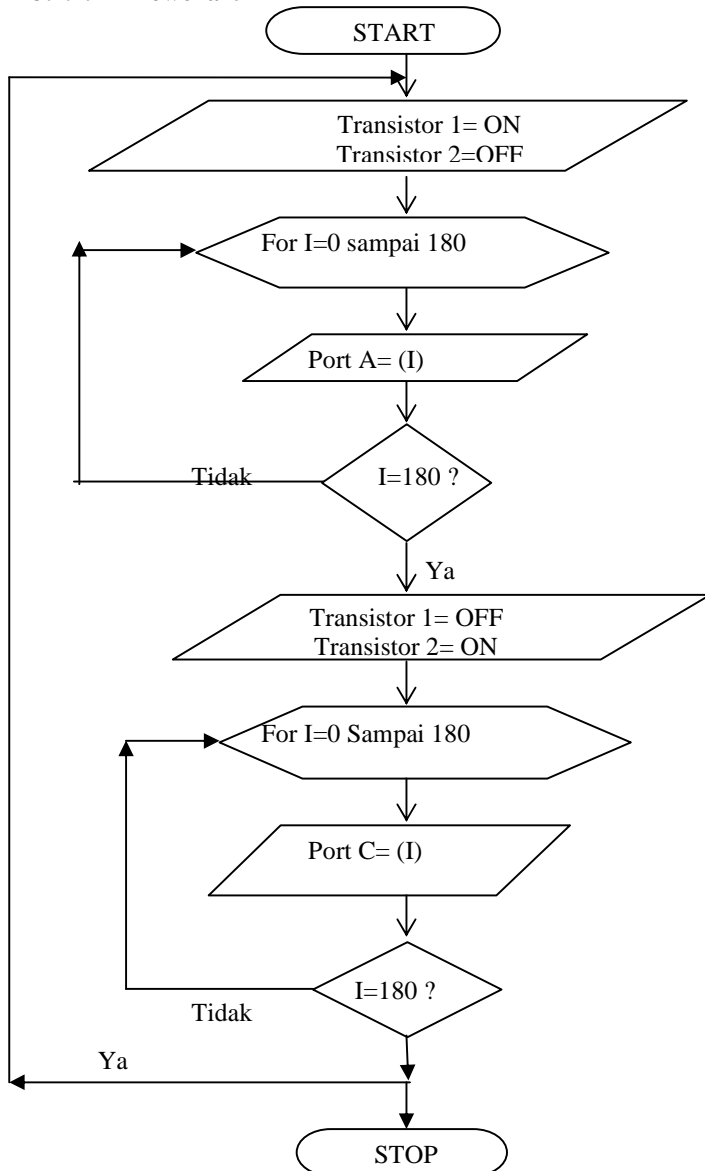


Gambar 3.5 Rangkaian Transistor Daya

Gambar 3.5 menunjukkan rangkaian transistor daya yang dirancang dengan metode flip-flop, dimana kaki basis dari masing-masing transistor akan dihubungkan langsung dengan output rangkaian DAC. Sedangkan output trafo bisa langsung dialirkan ke beban.

3.2. PERANCANGAN PERANGKAT LUNAK

3.2.1. Flowchart



Gambar 3.6. Diagram Alir Sistem Pembangkit Gelombang Sinusoidal

Langkah pertama dilakukan mengaktifkan transistor 1 dan menonaktifkan transistor 2. setelah itu dilakukan pemrograman dengan struktur perulangan for untuk mengulang variabel I yang bernilai 0 samai 180. kemudian masukkan kembali nilai yang berada di alamat I untuk dikeluarkan melalui port A. jika variabe I belum terulang sampai 180 maka kembali ke langkah pertama dan jika sudah terulang sampai 180 akan dilanjutkan dengan langkah ke dua.

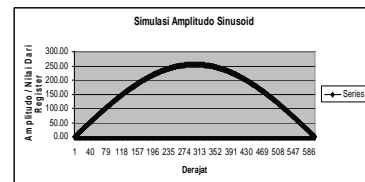
Langkah kedua yaitu menonaktifkan transistor 1 dan mengaktifkan transistor 2. seperti pada langkah pertama melakukan struktur perulangan for untuk mengulang variabel I yang bernilai 0 sampai 180. kemudian masukkan kembali nilai yang berada di alamat I untuk di dikeluarkan melalui port A jika nilai variabel I sampai 180 maka dilakukan kembali struktur perulangan for untuk mengulang variabel I dari 0 sampai 180. dan jika variabel I sudah bernilai 180 dilakukan kembali langkah pertama, hal ini dilakukan agar gelombang sinus yang dibangkitkan menjadi kontinu atau terus berulang. Pada perancangan ini kondisi berhenti setelah semua sistem di nonaktifkan.

3.2.4. Algoritma Look Up Table

Sesuai dengan teori matematika bahwa gelombang sinusoidal merupakan fungsi gelombang yang spesifik. Persamaan atau fungsi sinusoidal tidak sama dengan persamaan linier atau logaritmik. Besaran tegangan dari gelombang sinusoidal mempunyai rasio yang berbeda-beda untuk setiap sampling amplitudonya. Oleh karena itu karena sifat rasio tegangannya yang variabel, maka dalam perencanaan tugas akhir ini digunakan metode *Look Up Table* yaitu memetakan besaran sinusoidal menjadi tabel dan kemudian data tabel itulah yang digunakan untuk membangkitkan gelombang sinusoidal.

Gambar 3.7 menunjukkan hasil simulasi dengan menggunakan program microsoft excel. Sumbu Horizontal adalah besaran derajat dengan step 0.3 derajat. Sedangkan sumbu vertikal adalah nilai amplitudo gelombang setelah dikuantisasi dengan skala 255.

Skala kuantisasi dipilih 255 karena nilai maksimal yang bisa dikeluarkan dari mikrokontrol adalah 255 desimal, sedangkan output maksimal dari fungsi sinusoidal adalah sebesar 1.



Gambar 3.7 Hasil simulasi besaran sinusoidal dengan step 0.3 derajat

Berikut ini adalah tampilan program metode *look up table* yang dilakukan dengan microsoft excel.

Tabel 3.1 Metode Look Up Table

Derajat	Radian	Sin	Nilai Pecahan	Nilai Register	Teg. Output
---------	--------	-----	---------------	----------------	-------------

					DAC
0	0.00	0.00	0.00	0.00	0.0000
0.3	0.01	0.01	1.33	1.00	0.0196
0.6	0.01	0.01	2.67	3.00	0.0588
0.9	0.02	0.02	4.00	4.00	0.0784
1.2	0.02	0.02	5.34	5.00	0.0980
1.5	0.03	0.03	6.67	7.00	0.1373
180	3.14	0.00	0.41	0.00	0.0000

3.2.5. PEMROGRAMAN

Pada perancangan ini struktur perulangan For digunakan sebagai program utama untuk membangkitkan gelombang sinusoidal. Dengan mengatur port a dan port c sebagai output mikokontroler. Port a dan port c masing-masing adalah input DAC. Sedangkan output DAC itu sendiri akan terhubung dengan terminal basis masing-masing transistor yang berada pada rangkaian transistor daya. Berikut ini adalah program utama pada perancangan ini.

```
'deklarasi crystal
$crystal = 4000000
'deklarasi library/heder
$regfile = "m8535.dat"
'deklarasi variable
Dim Index As Integer
Dim Datanya As Byte
'konfigurasi port i/o
Config Porta = Output
Config Portb = Output
Config Portc = Output
Config Portd = Output
'program utama
Do
restore lookuptable
Restore Lookuptable
For Index = 1 To 601

    Read Datanya
    Porta = Datanya
Next Index
Restore Lookuptable
For Index = 1 To 601
Read Datanya
Portc = Datanya
Next Index
Loop
End
Lookuptable:
Data 0 , 1 , 3 , 4 , 5 , 7 , 8 , 9 , 11
, 12 , 13 , 15 , 16 , 17
Data 38 , 36 , 35 , 34 , 32 , 31 , 30 ,
28 , 27 , 26 , 24 , 23
Data 22 , 20 , 19 , 18 , 16 , 15 , 14 ,
12 , 11 , 10 , 8 , 7 , 6
Data 4 , 3 , 2 , 0
```

IV PENGUJIAN DAN ANALISIS SISTEM

Setelah proses perancangan dan pembuatan, langkah

selanjutnya ialah proses pengujian dan analisa. Adapun pada tahap pengujian ini terdiri dari :

1. Pengujian perangkat keras.
2. Pengujian dan analisa sistem

Pada tahap ini pengujian perangkat keras akan dilakukan pengujian terhadap setiap blok alat yang dibuat yang meliputi pengujian terhadap rangkaian penurun tegangan, DAC, Transistor pada rangkaian flip-flop, serta pengujian terhadap trafo.

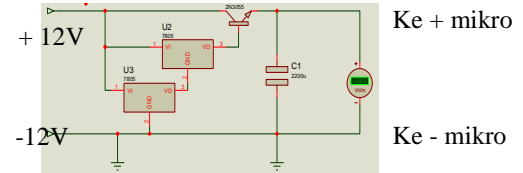
Untuk pengujian sistem secara keseluruhan akan dilakukan pengujian sistem dengan cara mengintegrasikan sistem secara keseluruhan, apakah sistem yang dibuat telah dapat memenuhi tujuan yang hendak dicapai dan memberikan analisa sistemnya.

4.1. PENGUJIAN PERANGKAT KERAS

Pengujian dan pengukuran perangkat keras pada perancangan pembangkit gelombang sinus ini digunakan peralatan seperti multimeter dan *oscilloscope*. Setiap masukan dan keluaran dari tiap-tiap blok rangkaian diuji satu persatu. Pengujian dilakukan dengan cara mengukur tegangan *input* dan tegangan *output* pada setiap blok rangkaian perancangan.

4.1.1. PENGUJIAN RANGKAIAN PENURUN TEGANGAN

Pada perancangan ini rangkaian penurun tegangan bersumber dari tegangan akumulator sebesar 12 VDC akan diturunkan menjadi sebesar 9V. Tegangan sebesar 9V akan dibutuhkan untuk mikrokontroler. Titik pengujian dapat dilihat pada gambar 4.1 dibawah ini. Dari pengujian secara manual, output rangkaian penurun tegangan dapat dilihat pada gambar 4.2 dibawah ini.



Gambar 4.1 Titik Pengukuran Rangkaian Penurun Tegangan



a

Gambar 4.2 (a).Tegangan Keluaran Akumulator



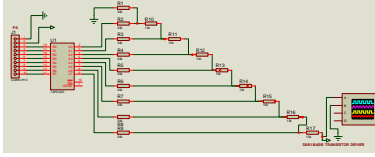
b

(b) Tegangan Keluaran Rangkaian Penurun Tegangan

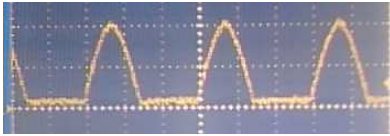
4.1.2. PENGUJIAN RANGKAIAN DAC

Adapun yang diuji dari DAC adalah catu daya dan hasil pengukurannya. Pengujian dilakukan dengan cara memberikan tegangan pada input rangkaian DAC dan mengukurnya pada output rangkaian DAC itu sendiri. Titik pengujian untuk rangkaian DAC dapat dilihat pada gambar 4.3. Setelah dilakukan pengujian dan pengukuran, maka

didapatkan tegangan sebesar 7,2 V. Gambar hasil pengujian dan pengukuran dapat dilihat pada gambar 4.4 berikut ini:



Gambar 4.3 Titik Pengukuran Rangkaian DAC

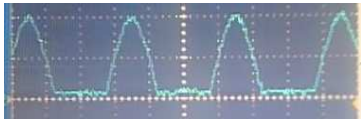


Gambar 4.4 Output DAC channel 1

Pengukuran keluaran dari rangkaian DAC ini berfungsi untuk menentukan waktu dan frekuensi dari rangkaian output DAC atau input basis. setelah dilakukan pengukuran pada osiloskop maka didapatkan:

$$\begin{aligned} \text{V/DIV} &= 1 \text{ V/DIV} \\ \text{Time/DIV} &= 5 \text{ ms} \\ \text{tinggi gelombang} &= 2 \text{ DIV} \\ \text{sehingga } V &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \\ T &= 4 \times 5 \text{ ms} \\ &= 20 \text{ ms} \end{aligned}$$

$$\begin{aligned} \text{Sehingga } f &= 1/T \\ &= 1/20 \times 10^{-3} \text{ s} \\ &= 1000/20 \\ &= 50 \text{ Hz} \end{aligned}$$

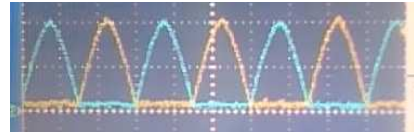


Gambar 4.5 Output DAC Channel 2

Hasil pengukuran Output DAC channel 2 sama dengan Output DAC channel 1 yaitu dengan hasil pengukuran :

$$\begin{aligned} \text{V/DIV} &= 1 \text{ V/DIV} \\ \text{Time/DIV} &= 5 \text{ ms} \\ \text{tinggi gelombang} &= 2 \text{ DIV} \\ \text{sehingga } V &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \\ T &= 4 \times 5 \text{ ms} \\ &= 20 \text{ ms} \\ \text{Sehingga } f &= 1/T \\ &= 1/20 \times 10^{-3} \text{ s} \\ &= 1000/20 \\ &= 50 \text{ Hz} \end{aligned}$$

Setelah melakukan pengukuran DAC masing-masing channel yaitu channel 1 dan channel 2, kemudian pengukuran dilakukan dengan mengukur kedua output DAC secara bersamaan dan didapatkan hasil seperti pada gambar berikut ini.



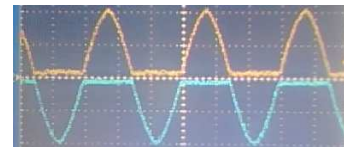
Gambar 4.6 Output DAC Normal Channel 1 Dan 2

Sedangkan hasil pengukuran untuk keluaran DAC channel 1 dan 2 ini adalah:

$$\begin{aligned} \text{V/DIV} &= 1 \text{ V/DIV} \\ \text{Time/DIV} &= 5 \text{ ms} \\ \text{tinggi gelombang} &= 2 \text{ DIV} \\ \text{sehingga } V &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \\ T &= 4 \times 5 \text{ ms} \\ &= 20 \text{ ms} \end{aligned}$$

$$\begin{aligned} \text{Sehingga } f &= 1/T \\ &= 1/20 \times 10^{-3} \text{ s} \\ &= 1000/20 \\ &= 50 \text{ Hz} \end{aligned}$$

Setelah melakukan pengukuran keluaran DAC channel 1 dan channel 2 secara normal, kemudian pengukuran dilanjutkan dengan mengukur keluaran DAC channel 1 dan channel 2 yang di invert. Gambar berikut adalah gambar hasil pengukuran untuk keluaran DAC channel 1 dan channel 2 yang sudah di invert



Gambar 4.7 Output DAC Invert Channel 1 dan 2

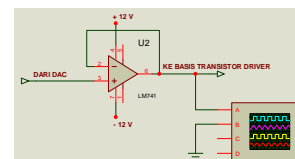
Hasil pengukuran adalah:

$$\begin{aligned} \text{V/DIV} &= 1 \text{ V/DIV} \\ \text{Time/DIV} &= 5 \text{ ms} \\ \text{tinggi gelombang} &= 2 \text{ DIV} \\ \text{sehingga } V &= 2 \times 1 \text{ V/DIV} \\ &= 2 \text{ Volt} \\ T &= 4 \times 5 \text{ ms} \\ &= 20 \text{ ms} \end{aligned}$$

$$\begin{aligned} \text{Sehingga } f &= 1/T \\ &= 1/20 \times 10^{-3} \text{ s} \\ &= 1000/20 \\ &= 50 \text{ Hz} \end{aligned}$$

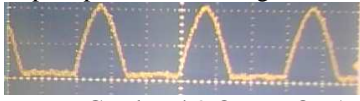
4.1.3. PENGUJIAN RANGKAIAN OP AMP

Pengujian berikutnya adalah pengujian pada rangkaian op amp untuk melihat bentuk gelombang yang dihasilkan. gambar titik pengujian dapat dilihat pada gambar berikut:



Gambar 4.8 Titik Pengujian Rangkaian Op Amp

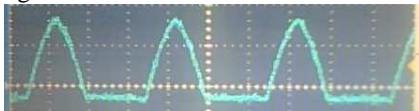
Setelah dilakukan pengujian dengan menggunakan osiloskop maka dapat dilihat gelombang yang dihasilkan oleh rangkaian op amp ini adalah sebagai berikut:



Gambar 4.9 Output Op Amp Channel 1
Hasil pengukurannya adalah:

V/DIV	= 1 V/DIV
Time/DIV	= 5 ms
tinggi gelombang	= 2 DIV
sehingga V	= 2 x 1V/DIV
	= 2 Volt
T	= 4 x 5 ms
	= 20 ms
Sehingga f	= 1/T
	= $1/20 \times 10^{-3}s$
	= 1000/20
	= 50 Hz

Pengukuran selanjutnya adalah pengukuran output op amp chanel 2. setelah dilakukan pengukuran maka di dapatkan seperti pada gambar berikut ini:

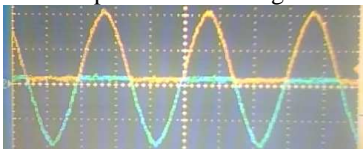


Gambar 4.10 Output Rangkaian Op Amp Channel 2

Hasil perhitungannya sama dengan hasil perhitungan pada rangkaian op amp chanel 1 yaitu:

V/DIV	= 1 V/DIV
Time/DIV	= 5 ms
tinggi gelombang	= 2 DIV
sehingga V	= 2 x 1V/DIV
	= 2 Volt
T	= 4 x 5 ms
	= 20 ms
Sehingga f	= 1/T
	= $1/20 \times 10^{-3}s$
	= 1000/20
	= 50 Hz

Pengukuran dilanjutkan dengan mengukur output op amp untuk chanel 1 dan chanel 2. setelah dilakukan pengukuran maka didapatkan hasil sebagai berikut:



Gambar 4.11 Output Rangkaian Op Amp Channel 1 Dan 2
Setelah Di Invert

Hasil perhitungannya adalah:

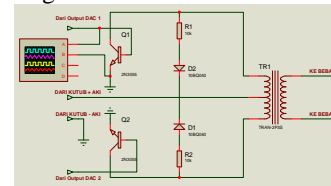
V/DIV	= 1 V/DIV
Time/DIV	= 5 ms
tinggi gelombang	= 2 DIV
sehingga V	= 2 x 1V/DIV
	= 2 Volt
T	= 4 x 5 ms

$$= 20 \text{ ms}$$

$$\begin{aligned} f &= 1/T \\ &= 1/20 \times 10^{-3}s \\ &= 1000/20 \\ &= 50 \text{ Hz} \end{aligned}$$

4.1.4. PENGUJIAN TRANSISTOR DRIVER

Pengujian selanjutnya yaitu pengujian transistor pada rangkaian flip-flop. Adapun yang diuji yaitu tegangan pada transistor dan bentuk gelombang yang dihasilkan oleh transistor. Gambar 4.12 menunjukkan titik pengujian pada kaki basis dari rangkaian transistor driver. Hasil dari pengujian dapat dilihat pada gambar 4.13 berikut ini:

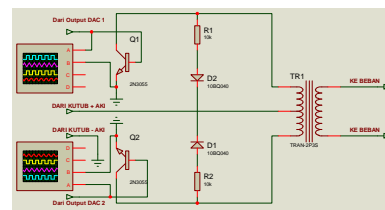


Gambar 4.12 Titik Pengukuran Pada Terminal Basis Channel 1



Gambar 4.13 Gelombang Keluaran Pada Terminal Basis Channel 1

V/DIV	= 2 V/DIV
Time/DIV	= 5 ms
tinggi gelombang	= 2,1 DIV
sehingga V	= 1 x 2V/DIV
	= 2 Volt
T	= 4 x 5 ms
	= 20 ms
f	= 1/T
	= $1/20 \times 10^{-3}s$
	= 1000/20
	= 50 Hz



Gambar 4.16 Titik Pengukuran Pada Terminal Basis Channel 1 dan 2



Gambar 4.17 Gelombang Keluaran Pada Terminal Basis Channel 1 dan 2 Invert

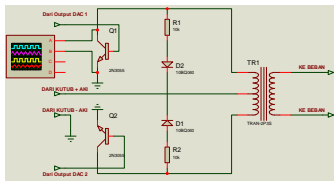
V/DIV	= 2 V/DIV
Time/DIV	= 5 ms
tinggi gelombang	= 2,1 DIV
sehingga V	= 1 x 2V/DIV
	= 2 Volt

sehingga

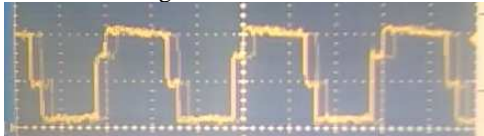
$$T = 4 \times 5 \text{ ms} = 20 \text{ ms}$$

$$f = 1/T = 1/20 \times 10^{-3} \text{ s} = 1000/20 = 50 \text{ Hz}$$

Untuk pengujian pada kaki kolektor dapat dilihat pada gambar 4.16 Sedangkan gelombang yang terukur pada kaki kolektor adalah seperti pada gambar 4.17 berikut ini.



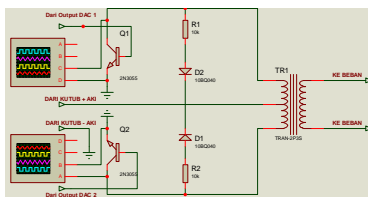
Gambar 4.18 Titik Pengukuran Pada Kaki Kolektor Channel 1



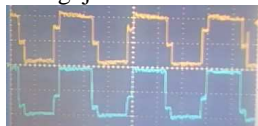
Gambar 4.19 Gelombang Keluaran Pada Kaki Kolektor Channel 1

V/DIV = 1 V
Time/DIV = 5 ms
tinggi gelombang = 2,1 DIV
sehingga V = 2,1 x 1V/DIV = 2,1 Volt
T = 4 x 5 ms = 20 ms

sehingga f = 1/T = 1/20 x 10⁻³s = 1000/20 = 50 Hz



Gambar 4.22 Titik Pengujian Kaki Kolektor Channel 1 Dan 2



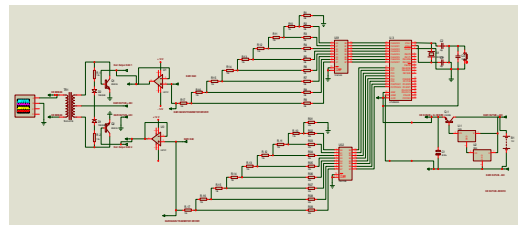
Gambar 4.23 Gelombang Keluaran Pada Channel 1 dan 2 Setelah Di Invert

V/DIV = 1 V
Time/DIV = 5 ms
tinggi gelombang = 2,1 DIV
sehingga V = 2,1 x 1V/DIV = 2,1 Volt

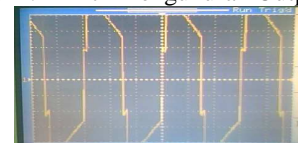
T = 4 x 5 ms = 20 ms
f = 1/T = 1/20 x 10⁻³s = 1000/20 = 50 Hz

4.1.5. PENGUJIAN TRAF0

Pengujian trafo dilakukan dengan mengintegrasikan semua blok sistem yaitu akumulator, penurun tegangan, mikrokontroler, DAC, transistor, dan trafo. Untuk pengujian hasil perancangan ini dilakukan dengan mengukur dan menguji bentuk gelombang yang dihasilkan oleh trafo. Gambar 4.11 menunjukkan titik pengujian output trafo. Dari hasil pengujian gelombang keluaran trafo dapat dilihat pada gambar 4.12 dibawah ini.



Gambar 4.24 Titik Pengukuran Output Trafo

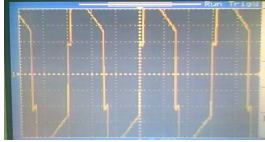


Gambar 4.25 Gelombang Keluaran Trafo

V/DIV = 5 V
Time/DIV = 5 ms
tinggi gelombang = 5 DIV
sehingga V = 5 x 5V/DIV = 25 Volt
T = 4 x 5 ms = 20 ms
f = 1/T = 1/20 x 10⁻³s = 1000/20 = 50Hz

4.2. PENGUJIAN DAN ANALISIS SISTEM

Pengujian sistem dilakukan dengan mengintegrasikan semua blok sistem yaitu akumulator, penurun tegangan, mikrokontroler, DAC, transistor, dan trafo. Untuk pengujian hasil perancangan ini dilakukan dengan mengukur dan menguji bentuk gelombang yang dihasilkan oleh trafo. Pengujian dilakukan setelah semua rangkaian perancangan di hubungkan dan telah dilakukan pemrograman terhadap mikrokontroler. Setelah semua sistem diaktifkan maka akan didapatkan gelombang output dari trafo seperti pada gambar 4.7 di bawah ini.



Gambar 4.26 Keluaran Trafo

Keluaran trafo yang sudah dipengaruhi oleh mikrokontroler dapat kita ambil kesimpulan bahwa:

$$\begin{aligned}
 V/\text{DIV} &= 5 \text{ V} \\
 \text{Time}/\text{DIV} &= 5 \text{ ms} \\
 \text{tinggi gelombang} &= 5 \\
 \text{sehingga } V &= 5 \times 5 \text{ V}/\text{DIV} \\
 &= 25 \text{ Volt} \\
 T &= 4 \times 5 \text{ ms} \\
 &= 20 \text{ ms}
 \end{aligned}$$

Sedangkan tegangan *peak to peak* atau puncak ke puncak keluaran trafo dapat di ketahui:

$$\begin{aligned}
 V_{pp} &= 180 \text{ V} \\
 V_{rms} &= V_p/\sqrt{2} \\
 &= \frac{1}{2} \cdot V_{pp}/\sqrt{2} \\
 &= 90/\sqrt{2} \\
 &= 63 \text{ VAC} \\
 f &= 1/T \\
 &= 1/20 \times 10^{-3} \text{ s} \\
 &= 1000/20 \\
 &= 50 \text{ Hz}
 \end{aligned}$$

Amplitudo yang didapat adalah = 180 V.

Sementara frekuensi yang didapatkan adalah = 50 Hz.

Pada hasil perancangan gelombang yang dihasilkan belum berbentuk gelombang sinusoida disebabkan oleh transistor driver berada dalam keadaan saturasi. Bila V_{be} besar dari 0.7V maka transistor akan menjadi saturasi dan menyebabkan nilai I_c mejadi konstant. Sehingga arus I_c akan bernilai tetap.

V KESIMPULAN DAN SARAN

5.1. Kesimpulan

Dari hasil pengujian dan analisis yang telah dilakukan dapat diambil kesimpulan sebagai berikut:

1. Perancangan telah berhasil merubah arus DC menjadi arus AC
2. Amplitudo dan frekuensi *output* trafo yang didapat pada perancangan ini yaitu sebesar 180 V dan 50 Hz.
3. perancangan belum berhasil membuat output dengan keluaran gelombang sinusoidal

5.2. Saran

1. Buat dengan bahasa program atau komponen lain agar output bisa berbentuk gelombang sinusoidal.

DAFTAR PUSTAKA

- Anonim, <http://pelkakom.telkompoltek.net201006penguat-kelas-a.html>. diakses tanggal 28 juni 2010)
- Anonim, <http://elektroindonesia.com/elektro/ener36b.html>, 15 Maret 2010
- Anonim, <http://pelkakom.telkompoltek.net201006penguat-kelas-b-push-pull.html> 28 juni 2010
- Anonim, <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/dac.html> 12 Feb 2010
- Anonim, <http://www.aaroncake.net/circuits/inverter.asp> , 12 Feb 2010.
- Anonim, http://www.trensains.com/flip_flop.html, 15 Maret 2010
- Anonim, http://pelkakom.telkompoltek.net201006op_amp.html. diakses tanggal 20 oktober 2010)
- <http://elektro.itenas.ac.id/index.php/artikel/did-you-know-/50-transformator>, 15 Maret 2010
- Budioko, Totok, *Belajar dengan Mudah dan Cepat Pemrograman Bahasa C dengan SDCC pada Mikrokontroler AT89X051/AT89C51/52 Teori, Simulasi dan Aplikasi*. Gava Media, Yogyakarta.2005.
- Iswanto, *Design dan Implementasi Sistem Embeded Mikrokontroler ATmega 8535 dengan Bahasa Basic*,Gava Media,Yogyakarta, 2008.
- Rusli, Ridwan, *Teknik Elektronika*, Angkasa, Bandung 1997.



PERANCANGAN DAN ANALISIS PENGUBAH ARUS DC MENJADI AC BERBASIS MIKROKONTROLER ATMEGA8535

HERDI
10355023094

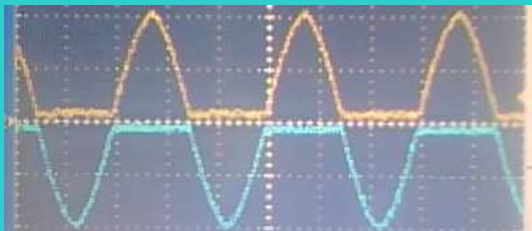
PEMBIMBING 1 :ZULFATRI AINI, ST.,MT
PEMBIMBING 2 :PUTUT SON MARIA, S.ST

JURUSAN TEKNIK ELEKTRO
FAKULTAS SAINS DAN TEKNOLOGI
UNIVERSITAS ISLAM NEGERI SULTAN SYARIF KASIM RIAU

ABSTRAK

Untuk mengubah arus *DC* (*Direct Current*) menjadi *AC* (*Alternating Current*) bisa dilakukan dengan rangkaian transistor daya. Transistor daya yang dirancang adalah dengan menggunakan metode flip-flop, kedua transistor akan bekerja secara bergantian. Penelitian ini merancang pengubah arus DC menjadi AC berbasis Mikrokontroler ATmega 8535. Logika data yang di muat ke register menggunakan amplitudo sinus yang ditabelkan dengan metode *Look Up Table*. Algoritma pemrograman yang digunakan adalah bahasa *basic*. Selain mikrokontroler ATmega8535 digunakan juga rangkaian DAC (Digital to Analog Converter) yang akan mengubah besaran digital yang dihasilkan oleh mikrokontroler ATmega8535 menjadi besaran analog yang akan mempengaruhi transistor pada rangkaian transistor daya. Hasil yang didapat di dalam penelitian ini menunjukkan alat yang dirancang bekerja sesuai dengan hasil rancangan yang telah dilakukan. Dengan memasukkan nilai register yang terdapat pada metode *look up table* kedalam *memory* mikrokontroler ATmega8535.

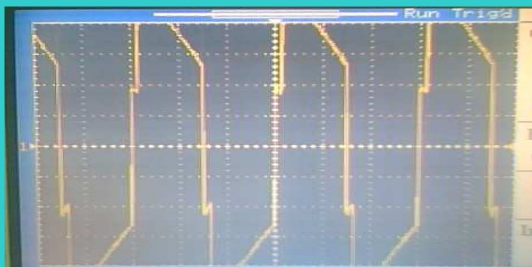
Kata kunci : *Look Up Table*, Mikrokontroler ATmega8535, DAC, Transistor Daya



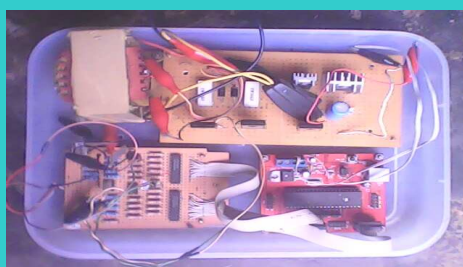
Output Gelombang DAC



Output Gelombang Transistor



Gelombang Keluaran Trafo



Gambar Rangkaian Keseluruhan

KEKONVERGENAN PADA RUANG BERNORMA DAN RUANG HASIL KALI DALAM

WINA DIANA
10554001597

Tanggal Sidang: 04 Februari 2011
Periode Wisuda: Februari 2011

Jurusan Matematika
Fakultas Sains dan Teknologi
Universitas Islam Negeri Sultan Syarif Kasim Riau
Jl. HR. Soebrantas No.155 Pekanbaru

ABSTRAK

Diberikan $\langle \cdot, \cdot \rangle$ hasil kali dalam, $(\langle \cdot, \cdot \rangle)$ ruang hasil kali dalam dan diberikan $\| \cdot \|$ norma, $(X, \| \cdot \|)$ ruang bernorma. Tujuan dari tugas akhir ini adalah menunjukkan kekonvergenan pada ruang bernorma dan kekonvergenan pada ruang hasil kali dalam. Diperoleh juga bahwa barisan yang konvergen kuat pada ruang bernorma maka barisan tersebut konvergen lemah pada hasil kali dalam.

Kata Kunci: konvergen, ruang bernorma, ruang hasil kali dalam.

CONVERGENCE ON NORM SPACE AND INNER PRODUCT SPACE

WINA DIANA
10554001597

Date of Final Exam: February 04, 2011
Graduation Ceremony Period: Februari 2011

Mathematic Department
Faculty of Sciences and Technology
State Islamic University of Sultan Syarif Kasim Riau
HR. Soebrantas Street No. 155 Pekanbaru

ABSTRACT

Let $\langle \cdot, \cdot \rangle$ is inner product, $(\langle \cdot, \cdot \rangle)$ be a inner product space and let $\| \cdot \|$ is norm, $(X, \| \cdot \|)$ be a norm space. At the end of this assignment will be shown the convergence in the norm space and the convergence in the inner product space. It is also produced that the strong convergence sequences in the norm space then weak convergence sequences in the inner product.

Keywords : *convergence, inner product space, norm space.*

DAFTAR ISI

	Halaman
LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN	iii
LEMBAR HAK ATAS KEKAYAAN INTELEKTUAL	iv
LEMBAR PERNYATAAN	v
LEMBAR PERSEMBAHAN	vi
ABSTRAK	vii
<i>ABSTRACT</i>	viii
KATA PENGANTAR	ix
DAFTAR ISI	xi
DAFTAR LAMBANG	xiii
DAFTAR GAMBAR	xiv
BAB I. PENDAHULUAN.....	I-1
1.1 Latar Belakang	I-1
1.2 Rumusan Masalah	I-2
1.4 Tujuan Penulisan	I-2
1.5 Sistematika Penulisan	I-2
BAB II. LANDASAN TEORI.....	II-1
2.1 Ruang Vektor	II-1
2.2 Kekonvergenan pada Barisan Bilangan Riil	II-2
2.3 Ruang Hasil Kali Dalam	II-9
2.4 Ruang Bernorma	II-11

BAB III. METODOLOGI PENELITIAN	III-1
BAB IV. PEMBAHASAN KEKONVERGENAN PADA DAN RUANG BERNORMA RUANG HASIL KALI DALAM.....	IV-1
4.1 Kekonvergen pada Ruang Bernorma	IV-1
4.2 Kekonvergen pada Ruang Hasil Kali Dalam	IV-3
4.3 Kekonvergen pada Ruang Bernorma dan Ruang Hasil Kali Dalam	IV-3
BAB V. KESIMPULAN DAN SARAN	V-1
5.1 Kesimpulan	V-1
5.2 Saran	V-2
DAFTAR PUSTAKA	
DAFTAR RIWAYAT HIDUP	

BAB I

PENDAHULUAN

1.1 Latar Belakang Masalah

Sejalan dengan perkembangan ilmu matematika, para pemikir matematika terus berusaha untuk mengembangkan teori-teori yang telah ada. Perkembangan ilmu matematika tersebut selalu bertambah maju dari zaman ke zaman. Sebagai contoh perkembangan ilmu matematika adalah perkembangan ilmu aljabar.

Aljabar telah digunakan matematikawan sejak beberapa ribu tahun yang lalu. Nama aljabar berasal dari kitab yang ditulis pada tahun 830 oleh matematikawan Persia bernama Muhammad Ibnu Musa Al-Kwarizmi dengan judul 'Al-Kitab Al-Jabr Wal-Muqabala' (yang berarti "*The Compendious Book on Calculation by Completion and Balancing*"), yang menerapkan operasi simbolik untuk mencari solusi secara sistematis terhadap persamaan linier dan kuadratik. Salah satu muridnya, Omar Khayyam menerjemahkan hasil karya Al-Khwarizmi ke bahasa Eropa. Aljabar bersama-sama dengan geometri, analisis dan teori bilangan adalah cabang-cabang utama dalam matematika. Sekarang ini istilah aljabar mempunyai makna lebih luas daripada sekedar aljabar elementer, yaitu meliputi aljabar abstrak, aljabar linier dan sebagainya.

Para pemikir matematika terus berusaha untuk mengembangkan teori-teori yang telah ada, seperti konsep ruang hasil kali dalam, ruang bernorma dan ketaksamaan Cauchy-Schwarz. Pada penulisan ini akan dibahas tentang konsep kekonvergenan pada barisan riil, kekonvergenan pada ruang bernorma dan kekonvergenan pada ruang hasil kali dalam. Konsep kekonvergenan pada barisan bilangan riil pertama kali dibahas oleh Bartle dan Sherbert (1982). Seiring dengan itu dikemukakan berbagai hasil tentang sifat-sifat ruang bernorma dan ruang hasil kali dalam yang dibahas oleh Anton (1994), dan selanjutnya dikembangkan lagi oleh Gunawan (2002) yang mengemukakan konsep ruang bernorma-2 dan ruang hasil kali dalam-2. Setelah melihat dan membaca hal tersebut di atas maka penulis tertarik untuk menulis sebuah skripsi dengan judul **"Kekonvergenan pada Ruang Bernorma dan Ruang Hasil Kali Dalam"**

1.2 Rumusan Masalah

Berdasarkan latar belakang di atas maka dapat dirumuskan masalahnya adalah, “bagaimana konsep kekonvergenan pada ruang bernorma dan ruang hasil kali dalam?”.

1.3 Batasan Masalah

Permasalahan yang akan dibahas dalam tulisan ini dibatasi hanya pada menunjukkan kekonvergenan pada ruang bernorma dan ruang hasil kali dalam.

1.4 Tujuan Penulisan

Tujuan dari penulisan ini adalah menunjukkan bahwa konvergen pada barisan bilangan riil dapat diperumum ke ruang bernorma dan ruang hasil kali dalam, kemudian melihat bentuk kekonvergenan pada ruang bernorma dan ruang hasil kali dalam.

1.5 Sistematika Penulisan

Sistematika dalam pembuatan tulisan ini mencakup 5 bab yaitu :

Bab I : Pendahuluan

Bab ini berisi latar belakang masalah, rumusan masalah, tujuan, dan sistematika penulisan.

Bab II : Landasan Teori

Bab ini berisikan informasi tentang teori-teori yang digunakan dalam penulisan ataupun metode/teorema yang dipakai. Dalam penulisan tugas akhir ini, landasan teori yang dipakai antara lain tentang ruang vektor, barisan bilangan riil, ruang bernorma dan ruang hasil kali dalam.

Bab III : Metode Penelitian

Bab ini berisikan cara-cara atau langkah-langkah dalam menyelesaikan permasalahan keterkaitan kekonvergenan pada ruang bernorma dan ruang hasil kali dalam.

Bab IV : Pembahasan dan Analisa

Bab ini berisikan penyelesaian masalah keterkaitan kekonvergenan pada ruang bernorma dan ruang hasil kali dalam.

Bab V : Penutup

Bab ini berisi kesimpulan dan saran.

BAB II

LANDASAN TEORI

Pada bab II ini akan akan dibahas mengenai teori-teori yang menjadi landasan atau acuan untuk bab seterusnya. Teori-teori yang dibahas antara lain mengenai ruang vektor, konvergen pada barisan bilangan riil, ruang hasil kali dalam, dan ruang bernorma.

2.1 Ruang Vektor

Definisi 2.1 : (Howard Anton, 1997) Ruang vektor atas lapangan R adalah himpunan tidak kosong X dengan dua operasi yaitu penambahan dan perkalian dengan skalar atas vektor-vektor $x, y, z \in X$ dengan skalar $k, l \in R$ yang memenuhi sifat-sifat sebagai berikut :

1. $x + y \in X$,
2. $x + y = y + x$ (sifat komutatif),
3. $x + (y + z) = (x + y) + z$ (sifat asosiatif),
4. Ada sebuah vektor $0 \in X$ sehingga $0 + x = x + 0$,
5. $\forall x$ di X terdapat vektor balikan dari x atau $-x$ sehingga
$$x + (-x) = (-x) + x = 0$$
,
6. Jika k skalar dan x sebarang benda vektor di X maka kx berada di $kx \in X$,
7. $k(x + y) = kx + ky$ (sifat distributif),
8. $(k + l)x = kx + lx$,
9. $k(lx) = (kl)(x)$,
10. Untuk sebarang real 1 dan untuk setiap $x \in X$ berlaku $1x = x$.

Definisi 2.2 : (Howard Anton, 1997) Dua vektor $u = (u_1, u_2, \dots, u_n)$ dan $v = (v_1, v_2, \dots, v_n)$ pada R^n dinamakan sama jika $u_1 = v_1, u_2 = v_2, \dots, u_n = v_n$ sedangkan

untuk penjumlahan $u + v$ didefinisikan dengan $u + v = (u_1 + v_1, u_2 + v_2, \dots, u_n + v_n)$ dan jika k adalah sebarang skalar, maka perkalian skalar ku didefinisikan dengan $ku = (ku_1, ku_2, \dots, ku_n)$. Operasi penambahan dan perkalian skalar dalam definisi ini disebut dengan operasi-operasi baku pada R^n .

Definisi 2.3 : (Howard Anton, 1997) Jika $u = (u_1, u_2, \dots, u_n)$ dan $v = (v_1, v_2, \dots, v_n)$ adalah sebarang vektor pada R^n , maka hasil kali dalam *Euclidis* (*Euclidean inner product*) $u \cdot v$ didefinisikan dengan $u \cdot v = u_1 v_1 + u_2 v_2 + \dots + u_n v_n$.

Contoh :

Diberikan hasil kali dalam Euclidis dari vektor u dan v masing-masing adalah $u = (-1, 2, 6)$ dan $v = (7, 3, 1)$. Tentukan hasil kali dalam Euclidisnya.

Jawab :

Hasil kali dalam Euclidis pada R^3 adalah

$$\begin{aligned} u \cdot v &= u_1 v_1 + u_2 v_2 + \dots + u_n v_n \\ &= (-1)(7) + (2)(3) + (6)(1) \\ &= (-7) + (6) + (6) \\ &= 5 \end{aligned}$$

maka nilai 5 disebut sebagai hasil kali dalam Euclidis.

2.2 Konvergen pada Barisan Bilangan Riil

Definisi 2.4 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Barisan bilangan riil (barisan di R) adalah fungsi dari himpunan bilangan asli N yang daerah hasilnya terdapat dalam himpunan bilangan riil R .

Definisi 2.5 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Barisan (x_n) dikatakan konvergen ke x atau $\lim(x_n) = x$, jika untuk setiap $\varepsilon > 0$ terdapat bilangan asli $K(\varepsilon)$ sehingga untuk setiap $n \geq K(\varepsilon)$ sehingga $|x_n - x| < \varepsilon$.

Definisi 2.6 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Barisan (x_n) dikatakan terbatas jika terdapat bilangan riil $M > 0$ sehingga $|x_n| < M$ untuk semua $n \in \mathbb{N}$.

Definisi 2.7 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Misal X adalah bilangan riil,

- 1) Untuk setiap $\varepsilon > 0$ lingkungan dari x adalah himpunan $V_\varepsilon x = \{a \in \mathbb{R} : |x - a| < \varepsilon\}$,
- 2) Lingkungan dari x adalah semua unsur yang terdapat pada lingkungan ε dan x , untuk $\varepsilon > 0$.

Definisi 2.8 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Misalkan (x_n) barisan pada bilangan riil, (x_n) dikatakan mempunyai limit ke x jika untuk setiap $\varepsilon > 0$ terdapat bilangan riil $K(\varepsilon) \in \mathbb{N}$ sehingga $n \geq K(\varepsilon)$ dan $(x_n) \in V_\varepsilon(x)$. Jika terdapat x limit barisan (x_n) maka (x_n) konvergen ke x (barisan mempunyai limit). Jika barisan (x_n) konvergen ke x dapat ditulis :

$$\lim_{n \rightarrow \infty} (x_n) = x \text{ atau bisa juga ditulis } x_n \rightarrow x.$$

Contoh 2.1:

1. Tentukan apakah barisan $(x_n) = \frac{n-2}{3n+7}$ adalah barisan konvergen!

Jawab :

$$\begin{aligned}\lim_{n \rightarrow \infty} (x_n) &= \lim_{n \rightarrow \infty} \frac{n-2}{3n+7} \\&= \lim_{n \rightarrow \infty} \frac{n/n + 2/n}{3n/n + 7/n} \\&= \lim_{n \rightarrow \infty} \frac{1 + 2/n}{3 + 7/n} \\&= \frac{1 + 2/\infty}{3 + 7/\infty} \\&= \frac{1}{3}\end{aligned}$$

jadi barisan $(x_n) = \frac{n-2}{3n+7}$ adalah barisan konvergen karena barisan tersebut mempunyai limit yaitu $\frac{1}{3}$.

2. Tentukan apakah barisan $(x_n) = \frac{n^2}{3n+7}$ adalah barisan konvergen atau tidak!

Penyelesaian :

$$\begin{aligned}\lim_{n \rightarrow \infty} (x_n) &= \lim_{n \rightarrow \infty} \frac{n^2}{3n+7} \\&= \lim_{n \rightarrow \infty} \frac{n^2/n^2}{3n/n^2 + 7/n^2} \\&= \lim_{n \rightarrow \infty} \frac{1}{3/n + 7/n^2} \\&= \frac{1}{3/\infty + 7/\infty^2} \\&= \frac{1}{0} \\&= \infty\end{aligned}$$

karena barisan $(x_n) = \frac{n^2}{3n+7}$ tidak mempunyai limit maka barisan tersebut divergen.

Selanjutnya akan ditunjukkan barisan terbatas dan ketunggalan limit.

Teorema 2.1 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Jika barisan (x_n) konvergen maka barisan tersebut terbatas.

Bukti :

Diketahui barisan (x_n) adalah barisan konvergen, katakan $\lim(x_n) = x$. Ambil $\varepsilon = 1$, dan terdapat $n \in N$. Berdasarkan sifat nilai mutlak maka dari $|x_n - x| < \varepsilon$ diperoleh $|x_n| < |x| + 1$, untuk setiap $n \geq N$.

Pilih $M = \sup\{|x_1|, |x_2|, |x_3|, \dots, |x| + 1\}$.

karena $|x_n| < |x| + 1$ maka berlaku $|x_n| < M$ untuk semua $n \in N$.

maka terbukti bahwa (x_n) terbatas ■

Teorema 2.2 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Jika barisan (x_n) konvergen, maka (x_n) paling banyak hanya mempunyai satu limit, dengan kata lain limitnya tunggal.

Bukti :

Diketahui (x_n) barisan konvergen, akan dibuktikan bahwa barisan konvergen mempunyai satu limit.

andaikan $\lim_{n \rightarrow \infty} (x_n) = x'$ dan $\lim_{n \rightarrow \infty} (x_n) = x''$ dengan $x' \neq x''$, akan ditunjukkan $x' = x''$

sehingga untuk sebarang $\varepsilon > 0$ terdapat K' , sedemikian hingga $|x_n - x'| < \frac{\varepsilon}{2}$ dan

terdapat K'' , sedemikian hingga $|x_n - x''| < \frac{\varepsilon}{2}$ untuk setiap $n \geq K''$.

dipilih $K = \max\{K', K''\}$.

dengan menggunakan ketaksamaan segitiga, maka untuk $n \geq K$ diperoleh :

$$\begin{aligned} |x' - x''| &= |x' - x_n + x_n - x''| \\ &\leq |x' - x_n| + |x_n - x''| \\ &< \frac{\varepsilon}{2} + \frac{\varepsilon}{2} \\ &= \varepsilon \end{aligned}$$

oleh karena $\varepsilon > 0$ sebarang, maka $x' - x'' = 0$ yang berarti $x' = x''$. Kontradiksi dengan pengandaian $x' \neq x''$. Jadi terbukti bahwa limitnya tunggal. ■

Definisi 2.10 : Barisan (x_n) dinamakan barisan Cauchy jika untuk setiap $\varepsilon > 0$ terdapat $H(\varepsilon) \in \mathbb{N}$ sehingga untuk setiap $m, n \in \mathbb{N}$ dengan $m, n \geq H(\varepsilon)$ berlaku $|x_n - x_m| < \varepsilon$.

Lemma 2.1 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Jika barisan (x_n) konvergen, maka (x_n) barisan Cauchy.

Bukti :

Diketahui (x_n) adalah barisan konvergen dan misalkan (x_n) konvergen ke x , akan dibuktikan bahwa barisan bilangan riil yang konvergen merupakan barisan Cauchy (untuk sebarang $\varepsilon > 0$ maka dipenuhi $|x_n - x_m| < \varepsilon$).

Ambil sebarang $\varepsilon > 0$, maka terdapat $K\left(\frac{\varepsilon}{2}\right) \in \mathbb{N}$ sehingga jika $n \geq K\left(\frac{\varepsilon}{2}\right)$, maka

$|x_n - x| < \frac{\varepsilon}{2}$, oleh karena itu jika $H(\varepsilon) = K\left(\frac{\varepsilon}{2}\right)$ dan jika $n, m \geq H(\varepsilon)$, maka

diperoleh:

$$\begin{aligned} |x_n - x_m| &< |x_n - x + x - x_m| \\ &< |x_n - x| + |x - x_m| \\ &< \frac{\varepsilon}{2} + \frac{\varepsilon}{2} \\ &< \varepsilon \end{aligned}$$

karena berlaku untuk sebarang $\varepsilon > 0$ berlaku $|x_n - x_m| < \varepsilon$, maka terbukti bahwa (x_n) adalah barisan Cauchy. ■

Definisi 2.11 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Barisan (x_n) pada bilangan riil, dikatakan konvergen lemah ke x jika untuk setiap $\varepsilon > 0$ terdapat $K(\varepsilon) \in \mathbb{N}$, bila $n \geq K(\varepsilon)$ dan f adalah fungsi pada bilangan riil sehingga $|f(x_n) - f(x)| < \varepsilon$.

Contoh 2.2:

Selidiki apakah barisan bilangan riil $(x_n) = \frac{\pi}{n}$ dengan $f(x) = \sin x$ merupakan barisan yang konvergen lemah atau tidak!

Jawab :

Diketahui $(x_n) = \frac{\pi}{n}$ dan $f(x) = \sin x$, akan ditentukan $f(x_n) = \sin \frac{\pi}{n}$.

Berdasarkan definisi maka akan dibuktikan :

$$|f(x_n) - f(x)| < \varepsilon = \left| \sin \frac{\pi}{n} - \sin x \right| < \varepsilon$$

$\varepsilon > 0$, maka $\frac{1}{\varepsilon} > 0$. Misalkan $K(\varepsilon)$ adalah bilangan asli dengan menggunakan sifat

Archimedes maka didapat $K(\varepsilon) > \frac{1}{\sin x + \varepsilon}$, untuk setiap $n \in N$ dengan

$$\frac{1}{\sin \frac{\pi}{n}} \geq K(\varepsilon) \text{ maka akan didapat :}$$

$$\frac{1}{\sin \frac{\pi}{n}} \geq K(\varepsilon) > \frac{1}{\sin x + \varepsilon}$$

$$\frac{1}{\sin \frac{\pi}{n}} > \frac{1}{\sin x + \varepsilon}$$

$$\sin \frac{\pi}{n} < \sin x + \varepsilon$$

$$\text{maka } \left| \sin \frac{\pi}{n} - \sin x \right| < \varepsilon$$

karena terbukti $|f(x_n) - f(x)| < \varepsilon = \left| \sin \frac{\pi}{n} - \sin x \right| < \varepsilon$, maka barisan bilangan riil

$(x_n) = \frac{\pi}{n}$ dengan $f(x) = \sin x$ adalah konvergen lemah.

Definisi 2.12 : (Robert G. Bartle dan Donald R. Sherbert, 2000) Barisan (x_n)

pada bilangan riil, dikatakan konvergen kuat jika terdapat $x \in (x_n)$ sehingga berlaku :

$$\lim_{n \rightarrow \infty} |x_n - x| \rightarrow 0.$$

Contoh 2.3:

Selidiki apakah barisan $\lim_{n \rightarrow \infty} \frac{1}{n} = 0$ adalah konvergen kuat.

Jawab :

Untuk $\varepsilon > 0$, maka $\frac{1}{\varepsilon} > 0$.

Misalkan $K(\varepsilon)$ adalah bilangan asli dengan $K(\varepsilon) > \frac{1}{\varepsilon}$, untuk setiap $n \in N$ maka $n \geq K(\varepsilon)$,

maka akan didapat $n \geq K(\varepsilon) > \frac{1}{\varepsilon}$, sehingga $n > \frac{1}{\varepsilon}$ dan $\frac{1}{n} < \varepsilon$,

dengan demikian $\left| \frac{1}{n} - 0 \right| < \varepsilon$, sehingga $\frac{1}{n} < \varepsilon$,

jadi barisan tersebut konvergen kuat.

2.3 Ruang Hasil Kali Dalam

Telah dibahas sebelumnya mengenai hasil kali dalam Euclidis pada ruang vektor R^n . Selanjutnya akan dibahas mengenai notasi hasil kali dalam dari sebarang vektor riil.

Definisi 2.13 : (Anton Howard, 1994) Misalkan X ruang linier atas lapangan R suatu pemetaan dari $X \times X$ ke R yang ditulis $\langle \cdot, \cdot \rangle$ disebut hasil kali dalam bila memenuhi sifat-sifat berikut :

1. $\langle x, x \rangle \geq 0; \langle x, x \rangle = 0$ jika dan hanya jika $x = 0$,
2. $\langle x, y \rangle = \langle y, x \rangle$ untuk setiap $x, y \in X$,
3. $\langle \alpha x, y \rangle = \alpha \langle x, y \rangle$ untuk setiap $x, y \in X$ dan $\alpha \in R$,
4. $\langle x + y, z \rangle = \langle x, z \rangle + \langle y, z \rangle$ untuk setiap $x, y, z \in X$.

Contoh 2.4 :

Tunjukkan bahwa operasi perkalian titik-titik standar di R^3 merupakan hasil kali dalam !

Jawab :

Akan ditunjukkan bahwa perkalian titik standar memenuhi keempat aksioma hasil kali dalam, yaitu :

misalkan $x = (x_1, x_2, x_3)$, $y = (y_1, y_2, y_3)$, $z = (z_1, z_2, z_3)$, $x, y, z \in R^3$.

$$\begin{aligned}
 1. \quad \langle x, y \rangle &= \langle y, x \rangle \\
 \langle x, y \rangle &= (x.y) \\
 &= (x_1 y_1 + x_2 y_2 + x_3 y_3) \\
 &= (y_1 x_1 + y_2 x_2 + y_3 x_3) \\
 &= \langle y, x \rangle
 \end{aligned}$$

$$\begin{aligned}
 2. \quad \langle x, x \rangle &\geq 0 \\
 \langle x, x \rangle &= (x.x) \\
 &= (x_1^2 + x_2^2 + x_3^2) \geq 0 \\
 \langle x, x \rangle &= 0 \\
 (x_1^2 + x_2^2 + x_3^2) = 0, &\Leftrightarrow x = (0, 0, 0) = 0
 \end{aligned}$$

$$\begin{aligned}
 3. \quad \langle \alpha x, y \rangle &= \alpha \langle x, y \rangle \\
 \langle \alpha x, y \rangle &= \alpha (x.y) \\
 &= (\alpha x_1 y_1 + \alpha x_2 y_2 + \alpha x_3 y_3) \\
 &= \alpha (x.y)
 \end{aligned}$$

$$\begin{aligned}
&= \alpha \langle x, y \rangle \\
4. \quad \langle x + y, z \rangle &= ((x + y).z) \\
&= ((x_1 + y_1, x_2 + y_2, x_3 + y_3)(z_1, z_2, z_3)) \\
&= ((x_1 z_1 + y_1 z_1) + (x_2 z_2 + y_2 z_2) + (x_3 z_3 + y_3 z_3)) \\
&= (x_1 z_1 + x_2 z_2 + x_3 z_3) + (y_1 z_1 + y_2 z_2 + y_3 z_3) \\
&= (x.z) + (y.z) \\
&= \langle x, z \rangle + \langle y, z \rangle
\end{aligned}$$

karena keempat aksioma terpenuhi maka operasi perkalian titik-titik standar di R^3 merupakan hasil kali dalam.

2.4 Ruang Bernorma

Definisi 2.14 : (Anton Howard, 1994) Jika X adalah ruang linier atas lapangan R adalah fungsi bernilai riil dan $\|\cdot\|$ dikatakan norma pada X jika memenuhi 4 aksioma berikut :

1. $\|x\| \geq 0$ untuk semua $x \in X$,
2. $\|x\| = 0$ jika dan hanya jika $x = 0$,
3. $\|\alpha x\| = |\alpha| \|x\|$ untuk semua $x \in X$ dan $\alpha \in R$,
4. $\|x + y\| \leq \|x\| + \|y\|$ (ketaksamaan segitiga).

pasangan $(X; \|\cdot\|)$ disebut dengan ruang linier bernorma dengan norma $\|\cdot\|$.

Contoh 2.5 :

Misalkan X ruang linier atas lapangan R dengan mendefinisikan $\|x\| = |x_1| + |x_2| + |x_3|$, akan dibuktikan bahwa $\|x\| = |x_1| + |x_2| + |x_3|$ adalah norma dengan $x = (x_1, x_2, x_3)$ dimana $x \in X$.

Jawab :

$$1. \|x\| \geq 0$$

Misalkan X ruang linier atas lapangan R , ambil sebarang $x \in X$ dan

$$\|x\| = |x_1| + |x_2| + |x_3| \text{ dimana } |x_1| + |x_2| + |x_3| \geq 0 \text{ dengan kata lain } \|x\| \geq 0.$$

$$2. \|x\| = 0 \text{ jika dan hanya jika } x = 0$$

Terlebih dahulu kita harus membuktikan bahwa $\|x\| = 0$ maka haruslah $x = 0$.

Misalkan X ruang linier atas lapangan R dengan diketahui bahwa $\|x\| = 0$

sehingga $\|x\| = |x_1| + |x_2| + |x_3| = 0$, untuk setiap $x \in X$ dimana $|x_1, x_2, x_3| \geq 0$

sehingga untuk $|x_1| + |x_2| + |x_3| = 0$, haruslah nilai $x_1 = x_2 = x_3 = 0$ dengan

kata lain nilai dari $x = 0$. Selanjutnya akan ditunjukkan bahwa $\|x\| = 0$ jika

$$x = 0.$$

$$\|x\| = 0$$

$$\|x\| = |x_1| + |x_2| + |x_3| = |0| + |0| + |0|, \quad \leftrightarrow x = 0$$

$$3. \|\alpha x\| = |\alpha| \|x\|$$

$$\begin{aligned} \|\alpha x\| &= |\alpha x_1| + |\alpha x_2| + |\alpha x_3| \\ &= |\alpha| |x_1| + |\alpha| |x_2| + |\alpha| |x_3| \\ &= |\alpha| (|x_1| + |x_2| + |x_3|) \\ &= |\alpha| \|x\| \end{aligned}$$

$$4. \|x + y\| \leq \|x\| + \|y\|$$

Ambil sebarang nilai $y \in X$ dengan $y = (y_1, y_2, y_3)$ sehingga

$$\|x + y\| = |x_1 + y_1| + |x_2 + y_2| + |x_3 + y_3|$$

$$\begin{aligned}
&= |x_1| + |y_1| + |x_2| + |y_2| + |x_3| + |y_3| \\
&= |x_1| + |x_2| + |x_3| + |y_1| + |y_2| + |y_3| \\
&= \|x\| + \|y\|
\end{aligned}$$

sehingga diperoleh $\|x + y\| \leq \|x\| + \|y\|$

karena keempat aksioma terpenuhi maka $\|x\| = |x_1| + |x_2| + |x_3|$ merupakan norma pada ruang linier X atas lapangan R .

Teorema 2.3 : (Ketaksamaan Cauchy-Schwarz) Jika x dan y adalah vektor pada ruang hasil kali dalam maka : $\langle x, y \rangle^2 \leq \langle x, x \rangle \langle y, y \rangle$.

Bukti :

Diketahui x dan y adalah vektor pada ruang hasil kali dalam, akan ditunjukkan bahwa $\langle x, y \rangle^2 \leq \langle x, x \rangle \langle y, y \rangle$.

Misalkan $x = 0$, maka $\langle x, y \rangle = \langle x, x \rangle = 0$, sehingga ketaksamaan Cauchy-Schwarz akan terpenuhi jika $x \neq 0$. Misalkan $a = \langle x, x \rangle$, $b = 2\langle x, y \rangle$ dan $c = \langle y, y \rangle$ dan misalkan t sebarang bilangan riil, sehingga:

$$\begin{aligned}
0 \leq \langle tx + y, tx + y \rangle &= \langle t^2 x, x \rangle + \langle tx, y \rangle + \langle y, tx \rangle + \langle y, y \rangle \\
&= \langle x, x \rangle t^2 + 2\langle x, y \rangle t + \langle y, y \rangle \\
&= at^2 + bt + c
\end{aligned}$$

Ketaksamaan ini menyatakan bahwa polinom kuadrat $at^2 + bt + c$ tidak mempunyai akar, baik akar riil maupun akar iterasi, sehingga diskriminannya harus memenuhi $b^2 - 4ac < 0$ dengan menggantikan pemisalan koefisien a, b, c memberikan $4\langle x, y \rangle^2 - 4\langle x, x \rangle \langle y, y \rangle < 0$, sehingga diperoleh $\langle x, y \rangle^2 < \langle x, x \rangle \langle y, y \rangle$.

Maka ketaksamaan Cauchy-Schwarz terpenuhi ■

Lemma 2.2 : Ketaksamaan pada teorema dapat ditulis dalam bentuk determinan

matrik sebagai berikut : $\begin{vmatrix} \langle x, x \rangle & \langle x, y \rangle \\ \langle y, x \rangle & \langle y, y \rangle \end{vmatrix} \geq 0$.

Bukti :

Diketahui persamaan Cauchy-Schwarz.

Akan ditunjukkan bahwa persamaan tersebut dapat ditulis dalam determinan matrik,

yaitu $\begin{vmatrix} \langle x, x \rangle & \langle x, y \rangle \\ \langle y, x \rangle & \langle y, y \rangle \end{vmatrix} \geq 0$

dari hubungan $\langle x, y \rangle^2 < \langle x, x \rangle \langle y, y \rangle$, maka

$$\langle x, x \rangle \langle y, y \rangle - \langle x, y \rangle^2 \geq 0$$

karena $\langle x, y \rangle^2 < \langle x, y \rangle \langle y, x \rangle$

maka $\langle x, x \rangle \langle y, y \rangle - \langle x, y \rangle \langle y, x \rangle \geq 0$

jadi $\begin{vmatrix} \langle x, x \rangle & \langle x, y \rangle \\ \langle y, x \rangle & \langle y, y \rangle \end{vmatrix} \geq 0$ ■

Definisi : Jika V adalah sebuah ruang hasil kali dalam, maka norma (panjang) vektor

x dinyatakan oleh $\|x\|$ dan didefinisikan oleh $\|x\| = \langle x, x \rangle^{1/2}$.

Jika panjang berada pada R^2 maka $\|x\| = \sqrt{x_1^2 + x_2^2}$ sedangkan pada R^3 maka

$$\|x\| = \sqrt{x_1^2 + x_2^2 + x_3^2}.$$

Definisi : Jika V adalah sebuah ruang hasil kali dalam, maka jarak antara dua titik

vektor u dan v dinyatakan oleh $d(u, v)$ dan didefinisikan oleh $d(u, v) = \|u - v\|$. Jika

jarak dua titik di R^2 maka $u = (u_1, u_2)$ dan $v = (v_1, v_2)$ dan diberikan

$d(u, v) = \sqrt{(u_1 - v_1)^2 + (u_2 - v_2)^2} = \|u - v\|$ sedangkan jarak dua titik di R^3 maka

$u = (u_1, u_2, u_3)$ dan $v = (v_1, v_2, v_3)$ dan diberikan

$$d(u, v) = \sqrt{(u_1 - v_1)^2 + (u_2 - v_2)^2 + (u_3 - v_3)^2} = \|u - v\|$$

Definisi : Ruang linier X adalah suatu himpunan yang memiliki anggota vektor dan skalar pada lapangan (*field*) K dengan dua operasi yaitu operasi penjumlahan dan perkalian sebagai berikut:

1. $F(x + y) = F(x) + F(y)$
2. $F(kx) = kF(x)$.

Contoh :

Misalkan $F = R^2 \rightarrow R^3$ adalah fungsi yang didefinisikan oleh $F(u, v) = (x, x + y, x - y)$ dan jika $u = (x_1, y_1)$ dan $v = (x_2, y_2)$ maka $u + v = (x_1 + x_2, y_1 + y_2)$. Tunjukkan bahwa F adalah ruang linier.

Jawab :

Diketahui $F = R^2 \rightarrow R^3$ adalah fungsi yang didefinisikan oleh $F(u, v) = (x, x + y, x - y)$ dan jika $u = (x_1, y_1)$ dan $v = (x_2, y_2)$ maka $u + v = (x_1 + x_2, y_1 + y_2)$, akan ditunjukkan bahwa F adalah ruang linier.

untuk menunjukkan bahwa F merupakan ruang linier harus memenuhi 2 aksioma sebagai berikut :

1. $F(u + v) = F(u) + F(v)$

$$= [(x_1 + x_2), (x_1 + x_2) + (y_1 + y_2), (x_1 + x_2) - (y_1 + y_2)]$$

$$= (x_1, x_1 + y_1, x_1 - y_1) + (x_2, x_2 + y_2, x_2 - y_2)$$

$$= F(u) + F(v)$$

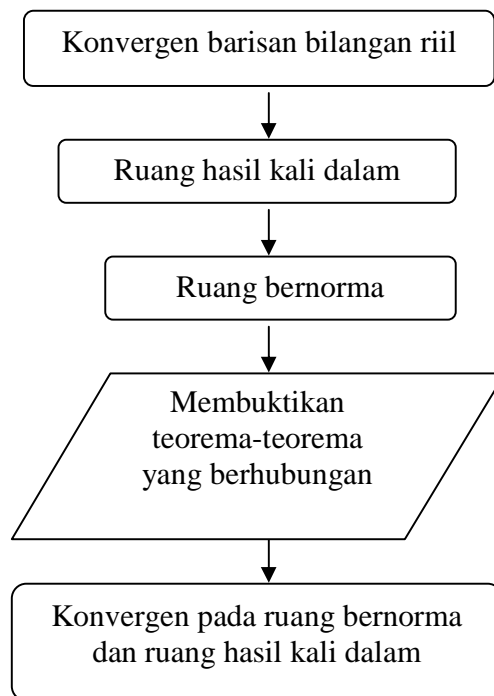
$$\begin{aligned}
2. \quad F(kx) &= kF(x) \\
&= (kx_1, kx_1 + ky_1, kx_1 - ky_1) \\
&= k(x_1, x_1 + y_1, x_1 - y_1) \\
&= kF(u)
\end{aligned}$$

karena kedua aksioma terpenuhi maka terbukti bahwa F adalah sebuah ruang linier.

BAB III

METODOLOGI PENELITIAN

Penulisan skripsi ini penulis menggunakan metodologi studi literatur terhadap referensi-referensi yang berkaitan dengan kekonvergenan pada barisan bilangan riil, kekonvergenan pada ruang hasil kali dalam dan kekonvergenan pada ruang bernorma. Dimulai dengan memahami definisi tentang barisan bilangan riil dan kekonvergenan barisan bilangan riil, memahami definisi tentang ruang hasil kali dalam dan memberikan contoh dan memahami definisi tentang ruang bernorma serta memberikan contoh. Setelah itu dilanjutkan dengan pembuktian teorema-teorema, lemma dan proposisi yang berhubungan dengan pembahasan dan dilanjutkan dengan melihat kekonvergenan ruang hasil kali dalam kekonvergenan pada ruang bernorma. *Flowchart* metodologi penelitian :



Gambar 3.1. *Flowchart* metodologi penelitian

BAB IV PEMBAHASAN

Pada bab ini akan dibahas mengenai pembahasan permasalahan yaitu menunjukkan bentuk kekonvergenan pada ruang bernorma dan ruang hasil kali dalam.

4.1 Kekonvergenan pada Ruang Bernorma

Definisi 4.1.1 : Barisan (x_n) di dalam ruang bernorma X dikatakan konvergen lemah ke x jika terdapat $x \in X$, maka untuk setiap $f \in X'$: $\lim_{n \rightarrow \infty} \|f(x_n) - f(x)\| = 0$.

Definisi 4.1.2 : Barisan (x_n) di dalam ruang bernorma X dikatakan konvergen kuat ke x jika terdapat $x \in X$, sehingga $\lim_{n \rightarrow \infty} \|x_n - x\| = 0$, untuk setiap $x \in X$.

Untuk menyatakan konvergen lemah juga bisa ditulis $x_n \xrightarrow{w} x$, jika untuk setiap $\varepsilon > 0$ terdapat $K(\varepsilon) \in \mathbb{N}$ dan bila $n > K(\varepsilon)$ maka $\|f(x_n) - f(x)\| < \varepsilon$.

Contoh :

Terdapat $(R^m, \|\cdot\|)$ ruang bernorma, dengan norma $\|x\| = \sqrt{x_1^2 + x_2^2 + x_3^2}$.

Ambil $(x_n) = \begin{pmatrix} x_{1n} \\ x_{2n} \\ \vdots \\ x_{mn} \end{pmatrix} = \begin{pmatrix} \pi/n \\ \pi/n \\ \vdots \\ \pi/n \end{pmatrix}$ dan $f : R^m \rightarrow R^m$ dengan

$$f \begin{pmatrix} x_1 \\ x_2 \\ \vdots \\ x_m \end{pmatrix} = \begin{pmatrix} \sin x_{1n} \\ \sin x_{2n} \\ \vdots \\ \sin x_{mn} \end{pmatrix} = \begin{pmatrix} \sin \pi/n \\ \sin \pi/n \\ \vdots \\ \sin \pi/n \end{pmatrix} \text{ akan konvergen ke } \bar{x} = \begin{pmatrix} 0 \\ 0 \\ \vdots \\ 0 \end{pmatrix}.$$

Jawab :

Akan ditunjukkan bahwa $|f(x_n) - f(x)| < \delta$ atau $|\sin \frac{\pi}{n} - \sin x_{1n}| < \delta$, untuk $\delta > 0$,
maka $\frac{1}{\delta} > 0$.

Misalkan $K(\delta)$ adalah bilangan asli, dengan menggunakan sifat Archimedes maka diperoleh :

$K(\delta) > \frac{1}{\sin x_{1n} + \delta}$, untuk setiap $n \in N$ dengan $\frac{1}{\sin \frac{\pi}{n}} \geq K(\delta)$, maka :

$$\frac{1}{\sin \frac{\pi}{n}} \geq K(\delta) > \frac{1}{\sin x_{1n} + \delta}$$

$$\frac{1}{\sin \frac{\pi}{n}} > \frac{1}{\sin x_{1n} + \delta}$$

$$\sin \frac{\pi}{n} > \sin x_{1n} + \delta$$

maka :

$$|\sin \frac{\pi}{n} - \sin x_{1n}| < \delta$$

$$= |f(x_n) - f(x)| < \delta$$

untuk $x_{2n} \dots x_{mn}$ buktinya analog.

Dengan kata lain untuk setiap $i = 1, 2, \dots, m$ berlaku $\lim_{n \rightarrow \infty} |f(x_{in}) - f(x_i)| = 0$

Diperoleh $\lim_{n \rightarrow \infty} |f(x_m) - f(x)| = 0$

$$\begin{aligned} &\leq \lim_{n \rightarrow \infty} [|f(x_{1n}) - f(x_1)| + |f(x_{2n}) - f(x_2)| + \dots + |f(x_{mn}) - f(x_m)|] = 0 \\ &= 0 + 0 + \dots + 0 = 0 \end{aligned}$$

atau $\lim_{n \rightarrow \infty} |f(x_m) - f(x)| = 0$

4.2 Kekonvergenan pada Ruang Hasil Kali Dalam

Definisi 4.3 : Barisan (x_n) pada ruang hasil kali dalam X dikatakan konvergen lemah ke x jika terdapat $x \in X$, sehingga untuk setiap $\varepsilon > 0$ terdapat $K(\varepsilon) \in \mathbb{N}$ dan bila $n > K(\varepsilon)$, maka untuk setiap $f \in X' : \langle f(x_n) - f(x), y \rangle < \varepsilon$ untuk setiap $y \in X$.

Definisi 4.4 : Jika barisan (x_n) pada ruang hasil kali dalam X dikatakan konvergen kuat ke x , jika : $\lim_{n \rightarrow \infty} \langle x_n - x, y \rangle = 0$, untuk setiap $y \in X$.

Dari pembahasan di atas, maka selanjutnya adalah suatu pernyataan yang berbentuk proposisi yang menyatakan hubungan antara kekonvergenan pada ruang bernorma dan kekonvergenan pada ruang hasil kali dalam.

4.3 Kekonvergenan pada Ruang Bernorma dan Ruang hasil Kali Dalam

Proposisi 4.1 : Jika barisan (x_n) pada ruang bernorma X konvergen kuat, maka barisan (x_n) konvergen lemah ke x pada ruang hasil kali dalam.

Bukti :

Diketahui (x_n) barisan pada ruang bernorma konvergen kuat.

Akan ditunjukkan bahwa barisan yang konvergen kuat pada ruang bernorma merupakan konvergen lemah pada ruang hasil kali dalam.

Dari ketaksamaan segitiga didapat :

$$|\langle x_n - x, y \rangle| \leq \|x_n - x\| \cdot \|y\|$$

karena (x_n) konvergen kuat ke x maka $\|x_n - x\| = 0$

$$\|x_n - x\| = 0$$

$$|\langle x_n - x, y \rangle| \leq 0$$

$$|\langle f(x_n) - f(x), y \rangle| \leq 0, \text{ untuk setiap } f \in X' \blacksquare$$

sehingga diperoleh $\langle f(x_n) - f(x), y \rangle \rightarrow 0$, yang merupakan konvergen lemah.

Proposisi 4.2 : Jika (x_n) pada ruang hasil kali dalam X konvergen lemah ke x dan x' , maka $x = x'$, dimana x dan x' anggota X .

Bukti :

Diketahui (x_n) konvergen lemah ke x dan x' .

Akan ditunjukkan bahwa $x = x'$, untuk x dan x' anggota X .

Jika $\langle x_n, y \rangle \rightarrow \langle x, y \rangle$ maka pada saat yang sama $\langle x_n, y \rangle \rightarrow \langle x', y \rangle$, untuk setiap $x, y \in X$.

Dari keunikan limit pada barisan bilangan riil, didapat :

$$\langle x, y \rangle = \langle x', y \rangle$$

$$\langle f(x), y \rangle = \langle f(x'), y \rangle$$

$$\langle f(x) - f(x'), y \rangle = 0, \text{ untuk setiap } x, y \in X.$$

$$f(x) - f(x') = 0$$

$$f(x) = f(x')$$

$$f(x) = f(x'), \text{ maka } x = x' \blacksquare$$

Lemma 4.1: Pada ruang hasil kali dalam jika $x_n \rightarrow x$ dan $y_n \rightarrow y$ maka

$$\langle x_n, y_n \rangle \rightarrow \langle x, y \rangle.$$

Bukti :

Akan ditunjukkan bahwa jika $x_n \rightarrow x$ dan $y_n \rightarrow y$ maka $\langle x_n, y_n \rangle \rightarrow \langle x, y \rangle$, dari ketaksamaan Schwarz, didapat :

$$\begin{aligned} |\langle x_n, y_n \rangle - \langle x, y \rangle| &= |\langle x_n, y_n \rangle - \langle x_n, y \rangle + \langle x_n, y \rangle - \langle x, y \rangle| \\ &\leq |\langle x_n, y_n - y \rangle| + |\langle x_n - x, y \rangle| \end{aligned}$$

karena $x_n - x \rightarrow 0$ dan $y_n - y \rightarrow 0$ dimana $n \rightarrow \infty$,

maka didapat $\leq \|x_n\| \|y_n - y\| + \|x_n - x\| \|y\| \rightarrow 0$

$$|\langle x_n, y_n \rangle - \langle x, y \rangle| \rightarrow 0$$

$$\langle x_n, y_n \rangle \rightarrow \langle x, y \rangle \quad \blacksquare$$

BAB V

KESIMPULAN DAN SARAN

Mengakhiri penulisan ini dapat diambil kesimpulan dan saran dari pembahasan dan analisa yang telah dipaparkan pada bab sebelumnya.

5.1 Kesimpulan

Di dalam barisan bilangan riil berlaku sifat kekonvergenan, baik konvergen kuat maupun konvergen lemah. Begitu juga dalam ruang bernorma dan ruang hasil kali dalam.

Bentuk kekonvergenan pada barisan bilangan riil, pada ruang bernorma dan ruang hasil kali dalam adalah sebagai berikut :

1. Konvergen lemah dalam barisan bilangan riil :
untuk setiap $\varepsilon > 0$ terdapat $K(\varepsilon) \in \mathbb{N}$, bila $n \geq K(\varepsilon)$ dan f adalah fungsi pada bilangan riil sehingga $|f(x_n) - f(x)| < \varepsilon$.
2. Konvergen kuat dalam barisan bilangan riil :
untuk $x \in (x_n)$ sehingga berlaku : $\lim_{n \rightarrow \infty} |x_n - x| \rightarrow 0$.
3. Konvergen lemah dalam ruang bernorma :
untuk setiap $f \in X'$: $\lim_{n \rightarrow \infty} \|f(x_n) - f(x)\| = 0$.
4. Konvergen kuat dalam ruang bernorma :
 $\lim_{n \rightarrow \infty} \|x_n - x\| = 0$, untuk setiap $x \in X$.
5. Konvergen lemah dalam ruang hasil kali dalam :
untuk setiap untuk setiap $f \in X'$ berlaku $\langle f(x_n) - f(x), y \rangle < \varepsilon$.
6. Konvergen kuat dalam ruang hasil kali dalam :
 $\lim_{n \rightarrow \infty} \langle x_n - x, y \rangle = 0$, untuk setiap $y \in X$.

Selain itu juga berlaku juga konvergen lemah pada ruang bernorma merupakan konvergen kuat pada ruang hasil kali dalam.

5.2 Saran

Dalam skripsi ini hanya dibahas tentang kekonvergenan pada ruang bernorma dan ruang hasil kali dalam, bagi yang tertarik untuk melanjutkan skripsi ini dapat mengembangkan tentang kekonvergenan pada ruang bernorma- n dan ruang hasil kali dalam- n atau ruang bernorma- $2k$ dan ruang hasil kali dalam- $2k$.